

**PARA-PARA DOĐRUSAL ELEMANLAR İEREN
DEVRELERİN MATLAB İLE MODELLENMESİ VE
SİMÜLASYONU**

Yaman AKBULUT

**Yüksek Lisans Tezi
Elektrik-Elektronik Mühendisliği Anabilim Dalı
Danışman: Prof. Dr. Yakup DEMİR
TEMmuz-2014**

**T.C.
FIRAT ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**PARÇA-PARÇA DOĞRUSAL ELEMANLAR İÇEREN DEVRELERİN
MATLAB İLE MODELLENMESİ VE SİMÜLASYONU**

YÜKSEK LİSANS TEZİ

Yaman AKBULUT

(01213102)

**Tezin Enstitüye Verildiği Tarih: 8 Temmuz 2014
Tezin Savunulduğu Tarih: 23 Temmuz 2014**

Tez Danışmanı: Prof. Dr. Yakup DEMİR (F.Ü.)

Diğer Jüri Üyeleri: Doç. Dr. Arif GÜLTEN (F.Ü.)

Yrd. Doç. Dr. Ayşegül UÇAR (F.Ü.)

TEMMUZ-2014

ÖNSÖZ

Bu tezde doğrusal olmayan elemanlar içeren devrelerin modellenmesi ve simülasyonu incelenmiştir. Doğrusal olmayan elemanlar parça-parça doğrusallık yaklaşımı kullanılarak modellenmiştir ve bu modeller Matlab/Simulink ortamında kullanılmıştır. Simulink SimPowerSystems kütüphanesi de doğrusal olmayan elemanlar için parça-parça doğrusallık yaklaşımı kullanmaktadır. Bu durum, yöntemin günümüzde de kullanıldığını göstermektedir. Ayrıca tezde, Simulink SimPowerSystems kütüphanesinde tanımlı olmayan bazı omik, indüktif ve kapasitif çok uçlu elemanlar için de modeller oluşturulmuştur.

Bu tez çalışması süresince engin bilgi ve tecrübelerinden faydalandığım, tez çalışmamın her aşamasında bana yol gösteren ve destek olan danışman hocam Sayın Prof. Dr. Yakup DEMİR'e sonsuz teşekkürlerimi sunarım.

Bugünleri yaşamamdaki en büyük pay sahibi olan eşime, kızıma ve oğluma da çok teşekkür ederim.

Yaman AKBULUT
ELAZIĞ – 2014

İÇİNDEKİLER

	<u>Sayfa No</u>
ÖNSÖZ	II
İÇİNDEKİLER	III
ÖZET	IV
SUMMARY	V
ŞEKİLLER LİSTESİ	VI
TABLolar LİSTESİ	IX
1. GİRİŞ	1
2. ELEMEN MODELLEME VE MATLAB/SIMULINK MODELLERİ	3
2.1. Giriş	3
2.2. Doğrusal Elemanlar	3
2.3. Anahtarlar	5
2.4. Kontrol Eşitsizlikleri	6
2.5. Doğrusal Olmayan Elemanlar	7
2.5.1. Yarı İletken Elemanlar	8
2.5.2. Doğrusal Olmayan Dirençler	13
2.5.3. Doğrusal Olmayan Kapasitörler	18
2.5.4. Doğrusal Olmayan İndüktanslar	24
3. ÖRNEK DEVRELERİN SİMÜLASYONU	29
3.1. Giriş	29
3.2. Örnek 1	33
3.3. Örnek 2	38
3.4. Örnek 3	45
3.5. Örnek 4	49
3.6. Örnek 5	53
3.7. Örnek 6	58
3.8. Örnek 7	62
4. SONUÇLAR	65
KAYNAKLAR	66
ÖZGEÇMİŞ	67

ÖZET

Bu tezde, doğrusal olmayan elemanlar içeren devrelerin modellenmesi ve Matlab/Simulink ortamında simülasyonu gerçekleştirilmiştir. Çalışma iki aşamadan oluşmaktadır. Birinci aşamada doğrusal olmayan elemanlar, karakteristiklerine parça-parça doğrusallık yaklaşımı uygulanarak; anahtarlar, kaynaklar ve doğrusal elemanlarla birlikte kontrol eşitsizlikleri kullanılarak modellenmiştir. Daha sonra bu modeller, Matlab/Simulink ortamında SimPowerSystems kütüphanesiyle oluşturulmuştur.

Çalışmanın ikinci aşamasında, örnek devrelere ilişkin simülasyon sonuçları verilmiştir. Simülasyon aşamasında örnek devrelerde, önce doğrusal olmayan elemanlar için birinci aşamada elde edilen modeller kullanılmıştır. Daha sonra, aynı devrelerin simülasyonu için doğrusal olmayan elemanların SimPowerSystems kütüphanesindeki kendi modelleri kullanılmıştır.

Her iki duruma ilişkin simülasyon sonuçları karşılaştırılmıştır. Fakat karşılaştırma işlemleri tüm örnekler için mümkün olmamıştır. Çünkü devrelerde farklı karakteristiklere sahip doğrusal olmayan omik, indüktif, kapasitif elemanlar bulunması durumunda, bu elemanlara ilişkin SimPowerSystems kütüphanesinde bir tanım olmadığı için, bu örneklerin simülasyonu sadece birinci aşamada tanımlanan modelleme kullanılarak yapılabilmektedir.

Anahtar Kelimeler: Parça-parça doğrusallık yaklaşımı, Kontrol eşitsizlikleri, Modelleme, Matlab/Simulink.

SUMMARY

THE MODELING AND SIMULATION OF THE CIRCUITS INCLUDING PIECEWISE LINEAR ELEMENTS WITH MATLAB

In this thesis, the modeling and simulation of the circuits including nonlinear elements are carried out on Matlab/Simulink environment. The study consist of two stages. In the first stage, the piecewise linearity approach is applied to the characteristics of the nonlinear elements and modeling of switches and the sources are achieved with linear elements and control inequalities. Then these models are constructed with SimPowerSystems library on Matlab/Simulink environment.

In the second stage of the study, the simulation results of the sample circuits are given. In the simulation stage, for the sample circuits, the nonlinear elements are replaced with the models that are obtained in the first stage of the study. Then for the simulation of the same circuits, the models of nonlinear elements in the SimPowerSystems library are used.

The obtained results are compared for both cases. But the comparisons are not carried out for all sample circuits. In the case that the circuits contain the different characteristics such as nonlinear resistive, inductive and capacitive elements, since there are no equivalent elements in the SimPowerSystems library, thus these sample circuits are just simulated with the models that are obtained in the first stage.

Keywords: Piecewise linearity approach, Control inequalities, Modeling, Matlab/Simulink.

ŞEKİLLER LİSTESİ

Sayfa No

Şekil 2.1.	İdeal anahtar, a) açık durumda, b) kapalı durumda.....	5
Şekil 2.2.	İdeal olmayan bir anahtarın eşdeğer devresi	5
Şekil 2.3.	a) Üç uçlu ve üç durumlu anahtar, b) İki uçlu anahtarlarla simüle edilmiş uygun anahtarlama fonksiyonlu eşdeğer devresi	6
Şekil 2.4.	a) İdeal diyot, b) i-v karakteristiği, c) eşdeğer devresi.....	8
Şekil 2.5.	Eşik gerilimi 0 olan diyotun i-v karakteristiği	9
Şekil 2.6.	Şekil 2.5'teki karakteristiği temsil eden eşdeğer devre.....	9
Şekil 2.7.	Eşik gerilimi V_0 olan diyotun i-v karakteristiği	10
Şekil 2.8.	a), b) Şekil 2.7'deki karakteristiği temsil eden eşdeğer devreler	10
Şekil 2.9.	SimPowerSystems altında eşdeğer diyot modeli	11
Şekil 2.10.	a) Tristör ve b) i-v karakteristiği	11
Şekil 2.11.	Şekil 2.10 (b)'deki karakteristiği temsil eden eşdeğer devre	12
Şekil 2.12.	SimPowerSystems altında eşdeğer tristör modeli	13
Şekil 2.13.	a) Doğrusal olmayan direnç, b) Gerilim kontrollü i-v karakteristiği, c) Akım kontrollü i-v karakteristiği	13
Şekil 2.14.	a), b) Şekil 2.13 (b)'deki karakteristiği temsil eden paralel eşdeğer devreler... ..	14
Şekil 2.15.	a), b) Şekil 2.13 (b)'deki karakteristiği temsil eden seri eşdeğer devreler.....	15
Şekil 2.16.	a), b) Şekil 2.13 (c)'deki karakteristiği temsil eden paralel eşdeğer devreler... ..	16
Şekil 2.17.	a), b) Şekil 2.13 (c)'deki karakteristiği temsil eden seri eşdeğer devreler.....	17
Şekil 2.18.	a) Doğrusal olmayan direnç i-v karakteristiği, b) temsil eden eşdeğer devre... ..	17
Şekil 2.19.	SimPowerSystems altında eşdeğer direnç modeli.....	18
Şekil 2.20.	a) Doğrusal olmayan kapasitör ve b) iki durumlu q-v karakteristiği	19
Şekil 2.21.	Şekil 2.20 (b)'deki karakteristiği temsil eden eşdeğer devre	19
Şekil 2.22.	Eşik gerilimi V_0 olan doğrusal olmayan iki durumlu kapasitörün q-v karakteristiği	20
Şekil 2.23.	Şekil 2.22'deki karakteristiği temsil eden eşdeğer devre.....	20
Şekil 2.24.	a) Varactor diyot ve b) q-v karakteristiği	21
Şekil 2.25.	Şekil 2.24 (b)'deki karakteristiği temsil eden eşdeğer devre	21
Şekil 2.26.	SimPowerSystems altında eşdeğer varactor diyot kapasitansı modeli	22
Şekil 2.27.	Doğrusal olmayan üç durumlu kapasitörün q-v karakteristiği	23
Şekil 2.28.	Şekil 2.27'deki karakteristiği temsil eden eşdeğer devre.....	24
Şekil 2.29.	a) Doğrusal olmayan indüktans ve b) iki durumlu λ -i karakteristiği	25
Şekil 2.30.	Şekil 2.29 (b)'deki karakteristiği temsil eden eşdeğer devre	25
Şekil 2.31.	SimPowerSystems altında eşdeğer doğrusal olmayan indüktans modeli	26
Şekil 2.32.	Üç durumlu indüktansın λ -i karakteristiği	26
Şekil 2.33.	Şekil 2.32'deki karakteristiği temsil eden eşdeğer devre.....	27
Şekil 3.1.	Simulink Model Properties penceresi	29
Şekil 3.2.	Simulink Model Properties penceresi Callbacks sekmesi.....	30

Şekil 3.3.	Simulink Model Properties penceresi Callbacks sekmesi StarFcn* ekran görüntüsü	31
Şekil 3.4.	Simülasyon çalıştığında Command Window ekranı	32
Şekil 3.5.	Simulink Model Properties penceresi Callbacks sekmesi StopFcn* ekran görüntüsü	32
Şekil 3.6.	Simülasyon bittiğinde Command Window ekranı	33
Şekil 3.7.	Örnek 1'e ait devre.....	33
Şekil 3.8.	a) Doğrusal olmayan direncin v-i karakteristiği, b) eşdeğer devresi	34
Şekil 3.9.	Devrenin son hali	34
Şekil 3.10.	Şekil 3.7'deki devrenin Simulink çizimi.....	35
Şekil 3.11.	Şekil 3.9'daki devrenin Simulink çizimi.....	35
Şekil 3.12.	Şekil 3.10'daki Simulink çiziminin simülasyon sonuçları: a) kondansatör geriliminin (V_C), b) tristör geriliminin (V_T) ve c) indüktans akımının (I_L) zamana göre değişimleri	36
Şekil 3.13.	Şekil 3.11'deki Simulink çiziminin simülasyon sonuçları: a) kondansatör geriliminin (V_C), b) tristör geriliminin (V_T) ve c) indüktans akımının (I_L) zamana göre değişimleri	37
Şekil 3.14.	Örnek 2'ye ait devre.....	38
Şekil 3.15.	Devrenin son hali	38
Şekil 3.16.	Şekil 3.14'teki devrenin Simulink çizimi	39
Şekil 3.17.	Şekil 3.15'teki devrenin Simulink çizimi	40
Şekil 3.18.	Şekil 3.16'daki Simulink çiziminin $R=15\ \Omega$, $L=0.01\ H$ yük değerleri için simülasyon sonuçları: a) yük akımının (I_Y), b) yük geriliminin (V_Y) ve c) T_1 tristör geriliminin (V_{T1}) zamana göre değişimleri	41
Şekil 3.19.	Şekil 3.17'deki Simulink çiziminin $R=15\ \Omega$, $L=0.01\ H$ yük değerleri için simülasyon sonuçları: a) yük akımının (I_Y), b) yük geriliminin (V_Y) ve c) T_1 tristör geriliminin (V_{T1}) zamana göre değişimleri	42
Şekil 3.20.	Şekil 3.16'daki Simulink çiziminin $R=5\ \Omega$, $L=0.05\ H$ yük değerleri için simülasyon sonuçları: a) yük akımının (I_Y), b) yük geriliminin (V_Y) ve c) T_1 tristör geriliminin (V_{T1}) zamana göre değişimleri	43
Şekil 3.21.	Şekil 3.17'deki Simulink çiziminin $R=5\ \Omega$, $L=0.05\ H$ yük değerleri için simülasyon sonuçları: a) yük akımının (I_Y), b) yük geriliminin (V_Y) ve c) T_1 tristör geriliminin (V_{T1}) zamana göre değişimleri	44
Şekil 3.22.	Örnek 3'e ait devre.....	45
Şekil 3.23.	Devrenin son hali	45
Şekil 3.24.	Şekil 3.22'deki devrenin Simulink çizimi.....	46
Şekil 3.25.	Şekil 3.23'teki devrenin Simulink çizimi	46
Şekil 3.26.	Şekil 3.24'teki Simulink çiziminin simülasyon sonuçları: a) kondansatör geriliminin (V_C), b) diyot akımının (I_D) ve c) tristör akımının (I_T) zamana göre değişimleri	47

Şekil 3.27. Şekil 3.25'teki Simulink çiziminin simülasyon sonuçları: a) kondansatör geriliminin (V_C), b) diyot akımının (I_D) ve c) tristör akımının (I_T) zamana göre değişimleri	48
Şekil 3.28. Örnek 4'e ait devre.....	49
Şekil 3.29. Devrenin son hali	49
Şekil 3.30. Şekil 3.28'deki devrenin Simulink çizimi.....	50
Şekil 3.31. Şekil 3.29'daki devrenin Simulink çizimi.....	50
Şekil 3.32. Şekil 3.30'daki Simulink çiziminin simülasyon sonuçları: a) tristör akımının (I_T), b) kondansatör akımının (I_C), c) kondansatör geriliminin (V_C), d) indüktans akımının (I_L) ve e) tristör geriliminin (V_T) zamana göre değişimleri	52
Şekil 3.33. Şekil 3.31'deki Simulink çiziminin simülasyon sonuçları: a) tristör akımının (I_T), b) kondansatör akımının (I_C), c) kondansatör geriliminin (V_C), d) indüktans akımının (I_L) ve e) tristör geriliminin (V_T) zamana göre değişimleri	53
Şekil 3.34. Örnek 5'e ait devre.....	53
Şekil 3.35. a) Doğrusal olmayan direncin v-i karakteristiği, b) eşdeğer devresi	54
Şekil 3.36. Devrenin son hali	54
Şekil 3.37. Şekil 3.34'teki devrenin Simulink çizimi	55
Şekil 3.38. Şekil 3.36'daki devrenin Simulink çizimi.....	55
Şekil 3.39. Şekil 3.37'deki Simulink çiziminin simülasyon sonuçları: a) diyot geriliminin (V_D), b) diyot akımının (I_D), c) doğrusal olmayan direncin akımının (I_{RN}) ve d) kondansatör geriliminin (V_C) zamana göre değişimleri ..	56
Şekil 3.40. Şekil 3.38'deki Simulink çiziminin simülasyon sonuçları: a) diyot geriliminin (V_D), b) diyot akımının (I_D), c) doğrusal olmayan direncin akımının (I_{RN}) ve d) kondansatör geriliminin (V_C) zamana göre değişimleri ..	57
Şekil 3.41. a) Örnek 6'ya ait devre b) doğrusal olmayan direncin i-v karakteristiği	58
Şekil 3.42. Şekil 3.41 (b)'deki karakteristiği temsil eden eşdeğer devre	59
Şekil 3.43. Devrenin son hali	60
Şekil 3.44. Şekil 3.43'teki devrenin Simulink çizimi	60
Şekil 3.45. a) İndüktans akımı (I_L), b) kondansatör gerilimi (V_C), ve c) doğrusal olmayan direncin geriliminin (V_{RN}) zamana göre değişimleri.....	61
Şekil 3.46. Örnek 7'ye ait devre.....	62
Şekil 3.47. a) Doğrusal olmayan kondansatörün q-v karakteristiği, b) eşdeğer devresi	62
Şekil 3.48. Devrenin son hali	63
Şekil 3.49. Şekil 3.48'deki devrenin Simulink çizimi.....	63
Şekil 3.50. a) Doğrusal olmayan indüktans akımının (I_{LN}), b) doğrusal olmayan kondansatör geriliminin (V_{CN}) ve c) doğrusal olmayan kondansatör akımının (I_{CN}) zamana göre değişimleri	64

TABLÖLAR LİSTESİ

Sayfa No

Tablo 2.1. Doğrusal elemanların sembolleri ve tanım bağıntıları	4
--	---

1. GİRİŞ

Doğrusal olmayan elemanların yer aldığı devrelerin analizi, daima önemli olmuştur ve bu alanda çok sayıda yöntem geliştirilmiştir. Bunlardan bazılarında, genel durumlar değil özel durumlar altındaki çözümlerle uğraşılmıştır. Genellikle devredeki durum değişkenleri sürekli kabul edilmiştir. Bu devrelerde kullanılan doğrusal olmayan elemanların modellenmesi sonucunda anahtarlar ortaya çıkmaktadır. Anahtarların içerden ya da dışarıdan kontrollü olma durumlarına göre, kontrol bilgilerinin de tanımlanmasına gerek duyulmuştur. Bu bilgiler genellikle, belirli bir matematiksel formda olup, kullanımı için değişik yöntemler önerilerek, analizleri gerçekleştirilmiştir [1,2].

Periyodik bir uyarıya karşı periyodik cevap veren doğrusal olmayan devrelerin formülasyonunda, modellenmesinde ve analizinde farklı yaklaşımlar kullanılmıştır [1]. Doğrusal olmayan elemanlar içeren devrelerin analizinde kullanılan yöntemlerden birisi de, devre elemanlarının karakteristiklerine parça-parça doğrusallık yaklaşımı yapılmasıdır. Bu yaklaşımda, doğrusal olmayan devre elemanları değişik çalışma bölgeleri içinde anahtarlar, kaynaklar ve doğrusal elemanlarla modellenir. Bu yaklaşım, modelleme sonucunda ortaya çıkan anahtarlama zamanları önceden bilinmediğinden dolayı kontrol bilgilerinin kullanılmasını gerektirmektedir. Çünkü hangi sistem durumunda olduğunun belirlenebilmesi ancak eleman durumlarını belirlemekle mümkün olur. Ayrıca, doğrusal bir devreyi oluşturan elemanların matematik modellerinde uç denklemleri yeterli olurken, doğrusal olmayan eleman içeren devre elemanlarında uç denklemlerine ek olarak kontrol eşitsizliklerinin de kullanılması gerekmektedir [2].

Doğrusal olmayan elemanların karakteristiklerine yapılan parça-parça doğrusallık yaklaşımı ile farklı eğimli doğrulara sahip yeni karakteristikler elde edilir. Bu her bir doğru parçası, bir eleman durumuna karşılık gelir. Elemanların modellenmesi ile ortaya çıkan anahtar pozisyonlarının birbirlerine göre farklı kombinasyonları, farklı alt devrelerin oluşmasını sağlar.

Güç elektroniği devrelerinin analizinde kullanılan en yaygın programlardan birisi Matlab/Simulink'tir. Matlab, sayısal hesaplama, görselleştirme ve programlama için üst seviye bir dil ve etkileşimli bir ortamdır. Matlab kullanarak verileri analiz etmek,

algoritmalar geliřtirmek, model ve uygulamalar oluřturmak mmkn olur. Simulink, oklu domain simlasyonu ve model tabanlı tasarım iin bir blok diyagram ortamıdır. Bu program, dinamik sistemlerin modellenmesi ve simlasyonu iin bir grafik editrn yanında zelleřtirilebilir ktphaneler ve zmleyiciler saėlar. Simulink, Matlab ile entegre olarak alıřır [3].

Bu tez alıřmasının amacı, nce doėrusal olmayan devre elemanlarını para-para doėrusallık yaklařımı kullanarak modellemek ve anahtarlar da ieren bu modellerin kullanıldıėı devrelerin Matlab/Simulink ortamında simlasyonunu yapmaktır. Sonra aynı devrelerden mmkn olanlar iin, elemanların Matlab/Simulink'teki modellerini kullanarak simlasyonunu gerekleřtirmektedir. Her iki duruma iliřkin sonuları, zm sresi ve doėruluk aısından karřılařtırmaktır. Her iki duruma iliřkin sonuların aynı olması, SimPowerSystems ktphanesinde tanımları olmayan farklı karakteristiklere sahip cebirsel ok ulu elemanlar iin bu tezde nerilen modelleme ynteminin kullanılabileceėini gstermektedir.

Bu tez drt blmden oluřmaktadır. Tezin geri kalan kısmının organizasyonu ařaėıda verildiėi gibi dzenlenmiřtir:

Blm 2'de doėrusal ve doėrusal olmayan elemanların tanım baėıntıları ve karakteristikleri verilmiřtir. Doėrusal olmayan elemanların anahtarlar, kaynaklar ve doėrusal elemanlarla birlikte kontrol eřitsizliklerini ieren modelleri oluřturulmuřtur. Ayrıca bu modeller SimPowerSystems ktphanesiyle de oluřturulmuřtur.

Blm 3'te seilen rnek devrelerin hem Matlab/Simulink ortamındaki mevcut ktphane elemanları kullanarak simlasyonları yapılmıřtır, hem de Matlab/Simulink ortamında elemanların bu tezde oluřturulan para-para doėrusal modellerini kullanarak simlasyonları yapılmıřtır. rnek devrelere ait sonular verilmiř ve zm sresi ve doėruluk aısından karřılařtırılmıřtır.

Son olarak Blm 4'te alıřma ile ilgili genel sonular verilmiřtir.

2. ELEMAN MODELLEME VE MATLAB/SIMULINK MODELLERİ

2.1. Giriş

Parça parça doğrusal veya dışarıdan kontrollü elemanlar içeren devreler doğrusal olmayan devrelerdir. Bu devrelerde yer alan parça-parça doğrusal veya dışarıdan kontrollü elemanlar doğrusal elemanlar; anahtarlar ve kaynaklar kullanılarak modellenir. Anahtarların açık veya kapalı olması durumlarına göre bir çok kombinasyon oluşur. Bu kombinasyonların her biri parça-parça doğrusal veya dışarıdan kontrollü elemanların doğrusal bir bölgesini temsil eder. Devrenin tümünün davranışı periyodik olduğundan devrede yer alan anahtarlar da periyodik olarak çalışır. Bu şekildeki devreler, periyodik olarak çalışan anahtar içeren devreler gibi analiz edilebilirler [4].

2.2. Doğrusal Elemanlar

Genellikle kullanılan doğrusal elemanların sembolleri ve tanım bağıntıları Tablo 2.1’de verilmiştir [5]. Doğrusal çok uçlu omik, indüktif ve kapasitif elemanların tanım bağıntıları aşağıda sırasıyla verilmiştir.

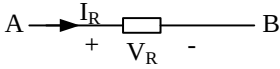
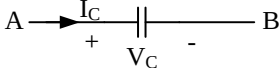
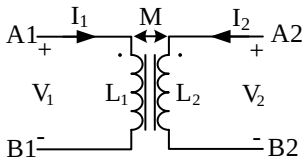
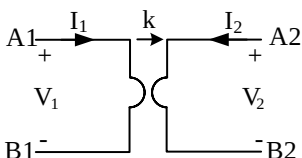
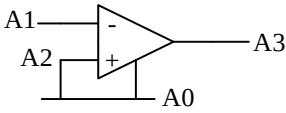
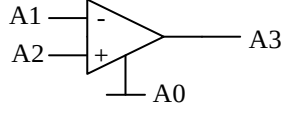
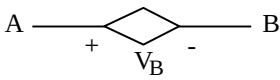
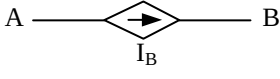
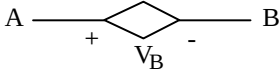
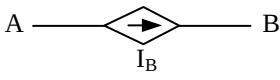
$$E. V_{C\dot{C}U} - F. I_{C\dot{C}U} = 0 \quad (2.1)$$

$$C. \dot{V}_C - I_C = 0 \quad (2.2)$$

$$L. \dot{I}_L - V_L = 0 \quad (2.3)$$

Bu devrelerde V uç gerilimlerini, I uç akımlarını gösteren vektördür. Tablo 2.1’de görülen elemanlardan iki uçlu bağımlı kaynaklar için özel bir gösterim kullanılmıştır. Diğerleri için (2.1), (2.2) ve (2.3)’te verilen genel tanımlar geçerlidir.

Tablo 2.1. Doğrusal elemanların sembolleri ve tanım bağıntıları

Elemanın Adı	Sembolü	Tanım Bağıntısı
Direnç (R)		$V_R - RI_R = 0$
Kapasite (C)		$C\dot{V}_C - I_C = 0$
İndüktans (L)		$L\dot{I}_L - V_L = 0$
Ortak İndüktans (L)		$\begin{bmatrix} L_1 & \pm M \\ \pm M & L_2 \end{bmatrix} \begin{bmatrix} \dot{I}_1 \\ \dot{I}_2 \end{bmatrix} - \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \end{bmatrix}$
Jirator (J)		$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} - \begin{bmatrix} 0 & k \\ -k & 0 \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \end{bmatrix}$
İşlemsel Kuvvetlendirici (3 uçlu)		$\begin{bmatrix} 1 & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} - \begin{bmatrix} 0 & 0 \\ -1 & 0 \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \end{bmatrix}$
İşlemsel Kuvvetlendirici (4 uçlu)		$\begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ -1 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \\ V_3 \end{bmatrix} - \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \\ I_3 \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ 0 \end{bmatrix}$
Gerilim Kontrollü Gerilim Kaynağı (GKGK)		$V_B - (\alpha_1 V_1 + \alpha_2 V_2 + \dots) = 0$
Gerilim Kontrollü Akım Kaynağı (GKAK)		$I_B - (\alpha_1 V_1 + \alpha_2 V_2 + \dots) = 0$
Akım Kontrollü Gerilim Kaynağı (AKGK)		$V_B - (\alpha_1 I_1 + \alpha_2 I_2 + \dots) = 0$
Akım Kontrollü Akım Kaynağı (AKAK)		$I_B - (\alpha_1 I_1 + \alpha_2 I_2 + \dots) = 0$

2.3. Anahtarlar

Kapalı durumda küçük bir direnç, açık durumda büyük bir direnç gösteren iki uçlu elemana ideal olmayan anahtar denir [6]. Bu dirençlere anahtarın iletim ve kesim dirençleri de denir. Bir a anahtarının çalışması $a(t)$ anahtarlama fonksiyonu ile tanımlanabilir.

$$a(t) = \begin{cases} 1, & a - \text{kapalı ise} \\ 0, & a - \text{açık ise} \end{cases}$$

Bir anahtarın tersi olarak çalışan başka bir $\bar{a}$ anahtarının anahtarlama fonksiyonu $\bar{a}(t)$ ise

$$\bar{a}(t) = 1 - a(t) \quad (2.4)$$

şeklinde tanımlanır. Bir anahtarın anahtarlama fonksiyonu T periyodu ile periyodik ise bu anahtara periyodik olarak çalışan anahtar denir. Bu anahtarın anahtarlama fonksiyonu için

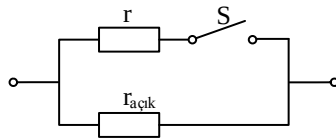
$$a(t) = a(t + T) \quad (2.5)$$

yazılabilir. Bir anahtarın kapalı durumdaki direnci sıfır ve açık durumdaki direnci sonsuz ise o anahtara ideal anahtar denir. Şekil 2.1’de bir ideal anahtarın şematik gösterimi verilmiştir.



Şekil 2.1. İdeal anahtar, **a)** açık durumda, **b)** kapalı durumda

İdeal olmayan anahtar, Şekil 2.2’de gösterildiği gibi bir ideal anahtar ve iki direnç kullanılarak modellenenebilir [6].



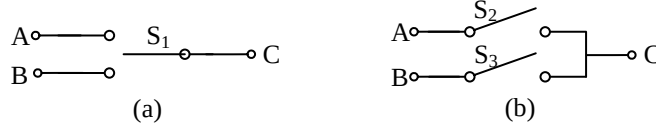
$$r_{kapalı} = \frac{r \cdot r_{açık}}{r + r_{açık}}$$

Şekil 2.2. İdeal olmayan bir anahtarın eşdeğer devresi

Pratikte kullanılan anahtarlar, ne ideal olan ne de ideal olmayan anahtarlara tam olarak benzemezler. Uygulamada anahtarın bir durumundan diğer durumuna geçme zamanı sıfır değildir. Buna bağlı olarak, her zaman için açık ve kapalı durumları dışında bir de geçiş (anahtarlama) durumu göz önüne alınmalıdır. Geçiş durumuna ait yükselme ve düşme zamanları tanımlanır. Yarı iletken anahtarlar için sıfır olmayan geçiş zamanlarını temsil etmek üzere, ideal olmayan anahtarın eşdeğer devresinde açık durum direncine paralel olarak küçük değerde bir kapasite bağlanabilir [7].

Uygulamada, ikiden fazla uçlu ya da ikiden fazla durumlu anahtarlar da mevcuttur. Bu anahtarlar, iki ucu bulunan ve uygun anahtarlama fonksiyonuna sahip olan anahtar devreleri yardımıyla simüle edilebilirler [6]. Örnek olarak, üç ucu ve üç duruma sahip bir anahtarın uygun anahtarlama fonksiyonuna sahip iki uçlu anahtarlarla simüle edilmiş eşdeğer devresi Şekil 2.3'te görülmektedir.

Sonuç olarak anahtar ideal değilse, (ideal anahtar + diğer elemanlar) şeklinde modellenemediği kabul edileceğinden tüm anahtarların ideal iki uçlu anahtarlar olduğu kabul edilir.



Şekil 2.3. a) Üç uçlu ve üç durumlu anahtar, b) İki uçlu anahtarlarla simüle edilmiş uygun anahtarlama fonksiyonlu eşdeğer devresi

2.4. Kontrol Eşitsizlikleri

Doğrusal bir devreyi oluşturan elemanların matematik modellerinde, uç denklemleri elemanları tanımlamak için yeterlidir. Ancak doğrusal olmayan bir eleman parça-parça doğrusal elemanlar ve anahtarlarla modellendiğinde, matematik modellerde eşdeğer devre elemanlarının uç denklemlerine ek olarak kontrol eşitsizliklerinin de kullanılması gereklidir. Uç denklemleri ve/veya eşdeğer devreleri aynı, fakat kontrol eşitsizlikleri farklı olan elemanlar farklı davranışlar gösterirler [1].

Elemanların durumlarını belirlemek için kullanılan bağıntılara, kontrol eşitsizlikleri denir. Bir elemanın durumunu belirlemek için en az bir eşitsizliğin olduğu varsayılır.

i. elemanın j. durumuna ilişkin kontrol eşitsizliği,

$$L_j^i y_j^i(t) \geq R_j^i \quad (2.6)$$

olur. Burada L_j^i : uygun boyutlu katsayı matrisini, $y_j^i(t)$: uç büyüklüklerden oluşan değişkenler vektörünü ve R_j^i : referans matrisini ifade etmektedir. i. elemanın eleman durumları için kontrol eşitsizliklerinin sayısı birden fazla olması halinde, bunların birbirine VE ile mi yoksa VEYA ile mi bağlı olduğunu gösterebilmek için Z^i matrisi tanımlanmıştır.

$$Z^i = \left[(z^i)_{l,k} \right] n_d^i \quad (2.7)$$

$$(z^i)_{l,k} = \begin{cases} 0, & (k+1). \text{ denklem yok ise} \\ 1, & k. \text{ denklem } (k+1). \text{ denkleme VE ile bağlı ise} \\ 2, & k. \text{ denklem } (k+1). \text{ denkleme VEYA ile bağlı ise} \end{cases} \quad (2.8)$$

Burada n_d^i : i. elemandaki durum sayısıdır. Bu tanımlamalar; sadece parça-parça doğrusal elemanlar için yeterlidir. Ancak, bu elemanlar aynı zamanda dışardan da kontrol ediliyorsa kontrol eşitsizliklerinin yanında etki edilen zaman değerlerinin de bilinmesi gerekmektedir. Zamanla ilgili olan eleman durumlarına ilişkin zaman değerleri de T^i vektöründe toplanmıştır.

$$T^i = \left[(t^i)_l \right] \quad (2.9)$$

Burada, $(t^i)_l$: ilgili durumlara ilişkin zaman değerleridir.

2.5. Doğrusal Olmayan Elemanlar

Bu alt bölümde, bazı yarı iletken elemanlar ile doğrusal olmayan direnç, kapasitör ve indüktans gibi elemanlar ele alınacaktır. Bu elemanların yer aldıkları devrelerin periyodik olarak çalışan anahtarlar içeren devreler gibi analiz edilebilmeleri için, bu elemanlar yerine eşdeğer devrelerinin göz önüne alınması gerekir. Parça-parça doğrusallık yaklaşımı kullanılarak oluşturulacak olan eşdeğer devrelerde anahtarlarla birlikte direnç, indüktans, kapasitör ve sabit kaynaklarda bulunabilir [7]. Burada ayrıca oluşturulan bu modellerin

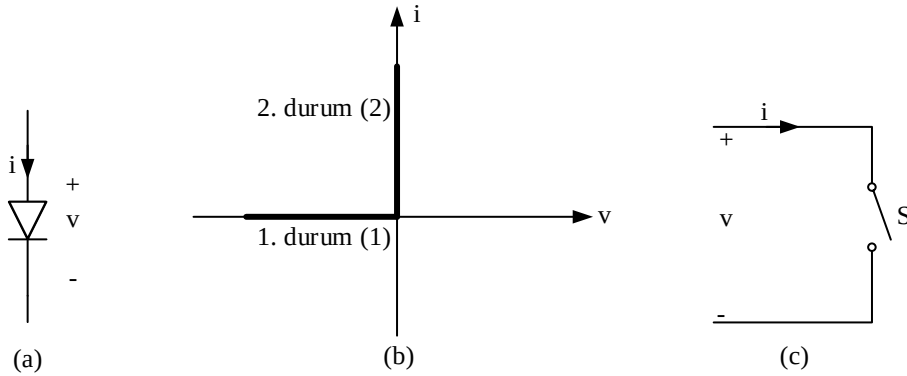
Matlab/Simulink ortamında SimPowerSystems kütüphanesi kullanılarak eşdeğer modelleri de oluşturulacaktır.

Simulink; dinamik sistemlerin modellemesinde ve analizinde kullanılan bir programdır, Matlab ile birlikte çalışır ve birçok kütüphaneden oluşmaktadır [3]. Bu tezdeki modeller oluşturulurken, Simscape kütüphanesi altında SimPowerSystems kütüphanesi kullanılmıştır. Bu çalışmada kullanılan işletim sistemi, Windows 7 Professional Service Pack 1 ve programın versiyonu Matlab 8.1 ve Simulink 8.1'dir.

2.5.1. Yarı İletken Elemanlar

Diyot:

Devre sembolü ve i-v karakteristiği Şekil 2.4 (a) ve (b)'de görülen bir ideal diyotun eşdeğer devresi Şekil 2.4 (c)'de verilmiştir. Burada S anahtarı 1. durum'da açık, 2. durum'da kapalıdır.



Şekil 2.4. a) İdeal diyot, b) i-v karakteristiği, c) eşdeğer devresi

Şekil 2.5'te iletim ve kesim dirençleri 0 ve ∞ 'dan farklı, eşik gerilimi 0 kabul edilen ideal olmayan bir diyotun i-v karakteristiği verilmiştir. Bu şekilden

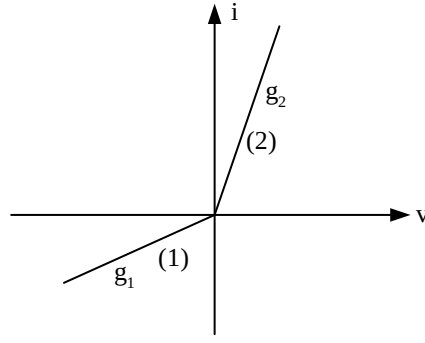
1. durum için:

$$i = g_1.v \quad (2.10a)$$

2. durum için:

$$i = g_2.v \quad (2.10b)$$

olur ve $0 < g_1 < g_2$ dir.



Şekil 2.5. Eşik gerilimi 0 olan diyotun i-v karakteristiği

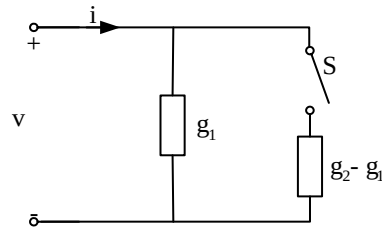
Bu ifadelerden oluşan eşdeğer devre, Şekil 2.6'daki gibi elde edilir. Bu elemana ilişkin kontrol eşitsizlikleri:

1. durumda:

$$\begin{bmatrix} -1 & 0 \\ 0 & -1 \end{bmatrix} \begin{bmatrix} V \\ i \end{bmatrix} \geq \begin{bmatrix} 0 \\ 0 \end{bmatrix} \quad (2.10c)$$

2. durumda:

$$\begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} \begin{bmatrix} V \\ i \end{bmatrix} \geq \begin{bmatrix} 0 \\ 0 \end{bmatrix} \quad (2.10d)$$



Şekil 2.6. Şekil 2.5'teki karakteristiği temsil eden eşdeğer devre

Eşik geriliminin Şekil 2.7'deki gibi sıfırdan farklı olduğu kabul edilirse;

1. durum için:

$$i = g_1 \cdot v \quad (2.11a)$$

2. durum için:

$$i = g_2 \cdot v - (g_2 - g_1) \cdot V_0 \quad (2.11b)$$

şeklinde yazılan uç denklemlerinden eşdeğer devre, Şekil 2.8'deki gibi elde edilir [1].

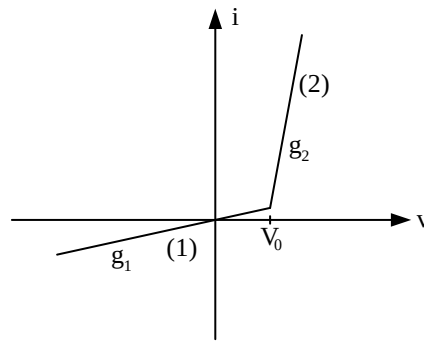
Kontrol eşitsizlikleri:

1. durumda:

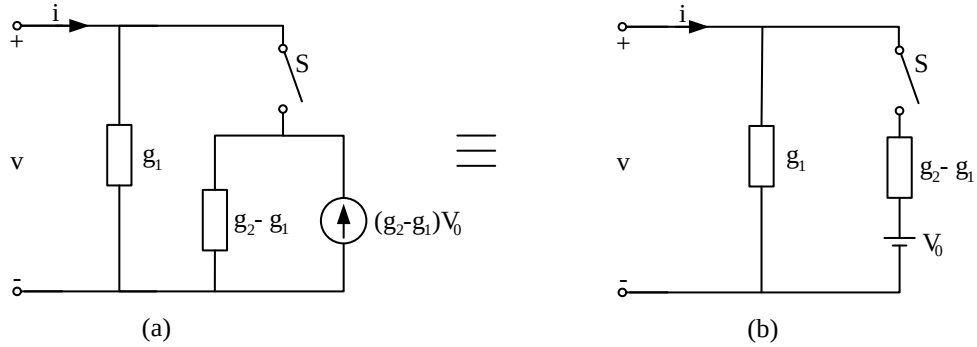
$$[-1] [v] \geq [-V_0] \quad (2.11c)$$

2. durumda:

$$[1] [v] \geq [V_0] \quad (2.11d)$$



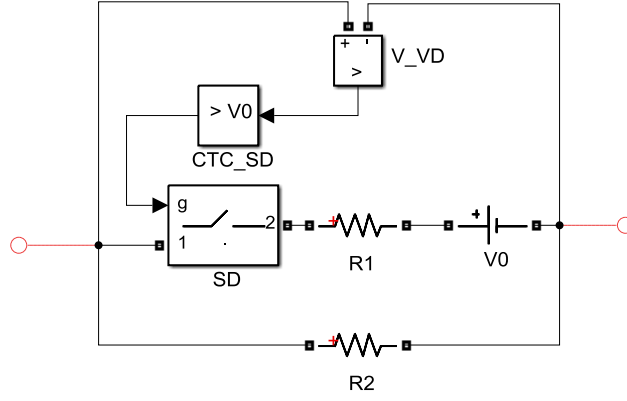
Şekil 2.7. Eşik gerilimi V_0 olan diyotun i-v karakteristiği



Şekil 2.8. a), b) Şekil 2.7'deki karakteristiği temsil eden eşdeğer devreler

Şekil 2.8 (b)'deki eşdeğer devrenin Matlab/Simulink ortamında SimPowerSystems kütüphanesi ile oluşturulan eşdeğer modeli Şekil 2.9'da verilmiştir. Bu modelde V_0 diyotun eşik gerilimini göstermektedir. R1 diyotun iletim direnci, R2 ise kesim direncidir. SD elemanı ideal anahtardır. V_VD elemanı voltmetre olup diyotun uç gerilimini ölçmektedir. CTC_SD adı verilen eleman ise karşılaştırma elemanıdır, burada kendisine

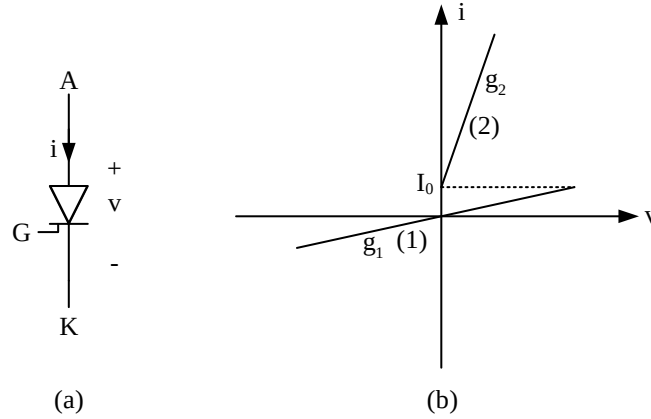
gelen değeri V_0 'dan büyük ise çıkışı vermektedir. Böylece kontrol eşitsizliğine uygun bir modelleme gerçekleştirilmiştir.



Şekil 2.9. SimPowerSystems altında eşdeğer diyot modeli

Tristör:

Devre sembolü ve karakteristiği:



Şekil 2.10. a) Tristör ve b) i-v karakteristiği

Şekil 2.10 (b)'de karakteristiği görülen tristörün uç denklemleri:

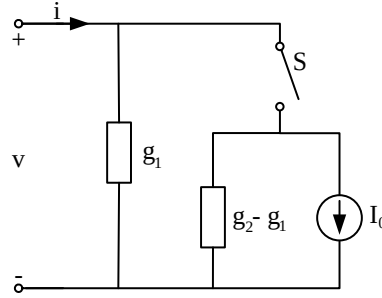
1. durum için:

$$i = g_1 \cdot v \quad (2.12a)$$

2. durum için:

$$i = g_2 \cdot v + I_0 \quad (2.12b)$$

şeklinde yazılır. Karakteristiğe ve uç denklemlerine uygun eşdeğer devre Şekil 2.11'deki gibi oluşturulur.



Şekil 2.11. Şekil 2.10 (b)'deki karakteristiği temsil eden eşdeğer devre

Kontrol eşitsizlikleri,

1. durumda:

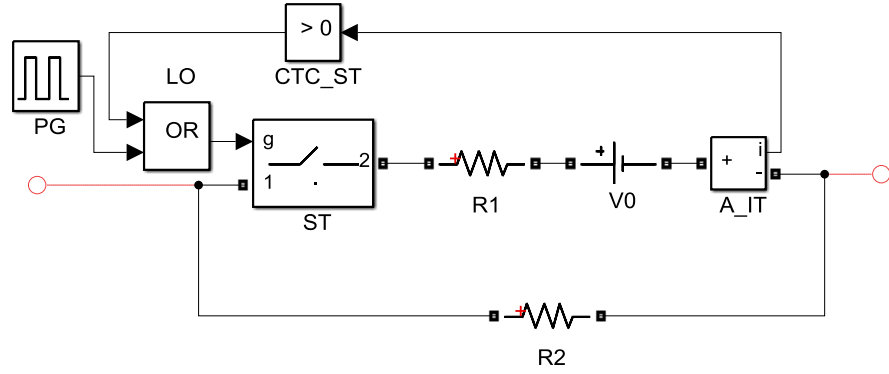
$$[-1] [i] \geq [-I_0] \quad (2.12c)$$

2. durumda:

$$[1] [i] \geq [I_0] \quad (2.12d)$$

olur. Tristör aynı zamanda dışardan kontrol edilen bir eleman olduğu için, bu durumun da göz önünde bulundurulması gerekmektedir. Elemanın hangi durumda olduğu uç denklemleri ve kontrol eşitsizliklerinin haricinde dışardan yapılan etkiye de bağlıdır. Tristör elemanı için tetikleme zamanı da belirtilmelidir.

Burada Şekil 2.11'de verilen tristöre ilişkin eşdeğer devre Matlab/Simulink ortamında SimPowerSystems kütüphanesi ile Şekil 2.12'de verildiği gibi oluşturulmuştur. Modelde V0 eşik gerilimini, R1 tristörün iletim direncini ve R2 ise kesim direncini göstermektedir. ST elemanı ideal anahtardır. A_IT elemanı ampermetre olup tristörden geçen akımı ölçmektedir. CTC_ST adı verilen eleman ise karşılaştırma elemanıdır. PG tristörün tetiklenmesi için gereken sinyal üreticidir. LO elemanı lojik VEYA kapısıdır. PG ve CTC_ST elemanlarından gelen değerlere göre ST anahtarını kapatıp açmaktadır.

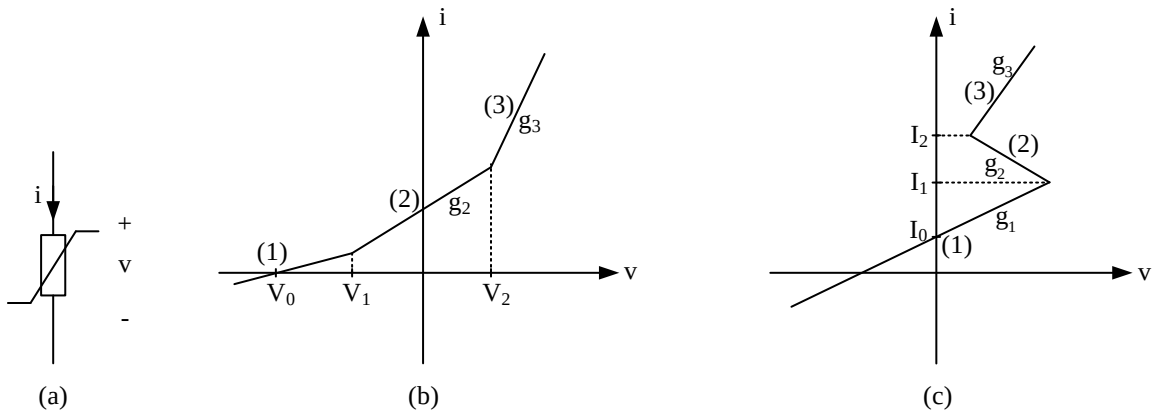


Şekil 2.12. SimPowerSystems altında eşdeğer tristör modeli

2.5.2. Doğrusal Olmayan Dirençler

Bir önceki bölümde incelediğimiz yarı iletken elemanlar da, aslında doğrusal olmayan bir dirençtir. Bu nedenle, tekrardan modellerinin nasıl oluştuğuna değinmeden aşağıda genel parametrelere dayalı olarak çizilmiş karakteristiklerin modellenmesi ile bulunan sonuçlar verilecektir.

Şekil 2.13 (a)'da devre sembolü gösterilen 2 uçlu doğrusal olmayan bir direncin gerilim veya akım kontrollü olma durumuna göre 3 durumlu parça-parça doğrusal karakteristikleri sırasıyla Şekil 2.13 (b) ve (c)'de verilmiştir.



Şekil 2.13. **a)** Doğrusal olmayan direnç, **b)** Gerilim kontrollü i-v karakteristiği, **c)** Akım kontrollü i-v karakteristiği

Gerilim kontrollü direnç:

Şekil 2.13 (b)'deki karakteristiğe göre uç denklemleri:

1. durum için:

$$i = g_1 \cdot (v - V_0) \quad (2.13a)$$

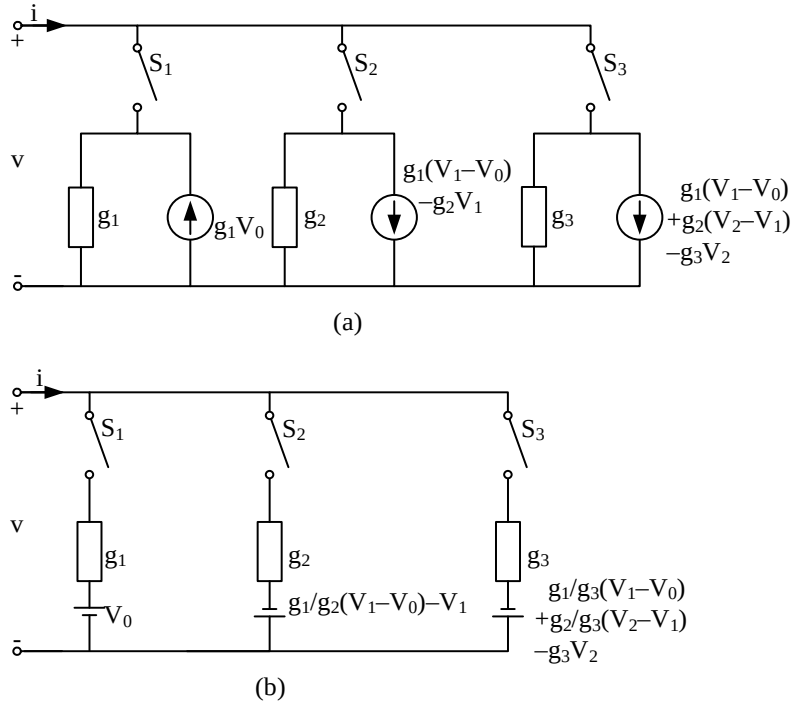
2. durum için:

$$i = g_2 \cdot v + g_1 \cdot (V_1 - V_0) - g_2 \cdot V_1 \quad (2.13b)$$

3. durum için:

$$i = g_3 \cdot v + g_1 \cdot (V_1 - V_0) + g_2 \cdot (V_2 - V_1) - g_3 \cdot V_2 \quad (2.13c)$$

Bu elemanı temsil eden paralel eşdeğer devreler Şekil 2.14'te verildiği gibidir.



Şekil 2.14. a), b) Şekil 2.13 (b)'deki karakteristiği temsil eden paralel eşdeğer devreler

Kontrol eşitsizlikleri:

1. durumda:

$$[-1][v] \geq [V_1] \quad (2.13d)$$

2. durumda:

$$\begin{bmatrix} 1 \\ -1 \end{bmatrix} [v] \geq \begin{bmatrix} V_1 \\ -V_2 \end{bmatrix} \quad (2.13e)$$

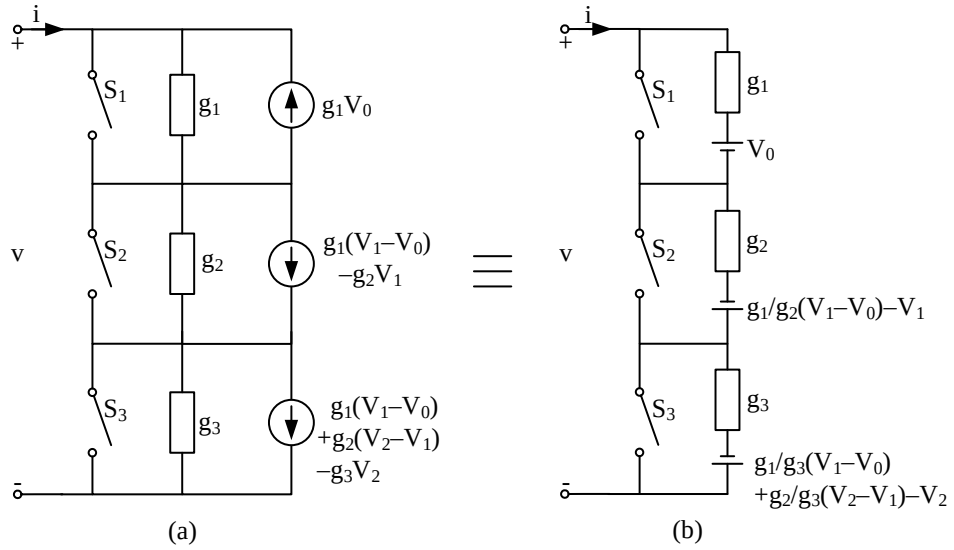
3. durumda:

$$[1][v] \geq [V_2] \quad (2.13f)$$

Burada $Z = \begin{bmatrix} 0 & 0 \\ 1 & 0 \\ 0 & 0 \end{bmatrix}$ şeklinde olur. Bu elemanda 3 durum mevcut olduğundan Z matrisinin

satır sayısı 3 olmuştur. 2. durumdaki kontrol eşitsizliği sayısı 2 olduğu için Z matrisinin sütun sayısı 2 olmuştur. Burada 1. ve 3. durumlara ilişkin bir bağlaç söz konusu değildir. Z matrisindeki 2. satır ise 2. durumdaki kontrol eşitsizliklerinin birbirine VE ile bağlı olduğunu göstermektedir.

Seri eşdeğer devresi ise Şekil 2.15'teki gibi olur.



Şekil 2.15. a), b) Şekil 2.13 (b)'deki karakteristiği temsil eden seri eşdeğer devreler

Akım kontrollü direnç:

Şekil 2.13 (c)'deki karakteristiğe göre uç denklemleri:

1. durum için:

$$i = g_1 \cdot v + I_0 \quad (2.14a)$$

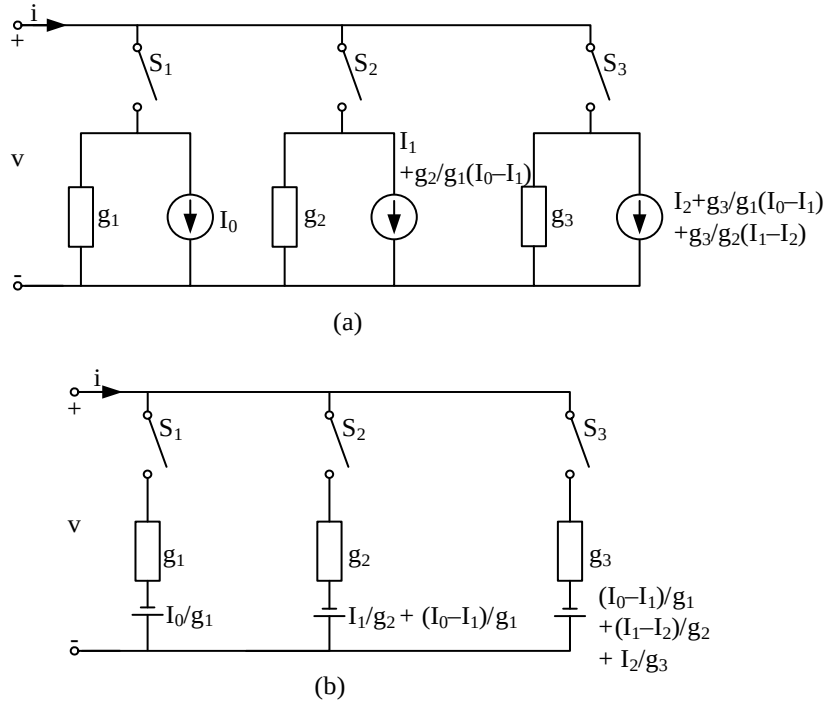
2. durum için:

$$i = g_2.v + g_2/g_1.(I_0-I_1) + I_1 \quad (2.14b)$$

3. durum için:

$$i = g_3.v + g_3/g_1.(I_0-I_1) + g_3/g_2.(I_1-I_2) + I_2 \quad (2.14c)$$

Bu elemanı temsil eden paralel eşdeğer devre Şekil 2.16'da verilmiştir.



Şekil 2.16. a), b) Şekil 2.13 (c)'deki karakteristiği temsil eden paralel eşdeğer devreler

Kontrol eşitsizlikleri:

1. durumda:

$$[-1][i] \geq [-I_1] \quad (2.14d)$$

2. durumda:

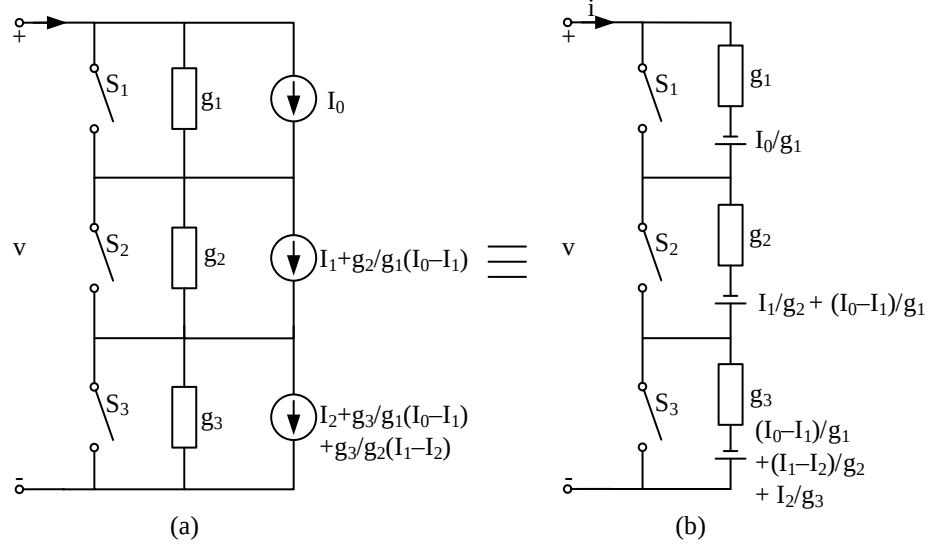
$$\begin{bmatrix} 1 \\ -1 \end{bmatrix} [i] \geq \begin{bmatrix} I_1 \\ -I_2 \end{bmatrix} \quad (2.14e)$$

3. durumda:

$$[1][i] \geq [I_2] \quad (2.14f)$$

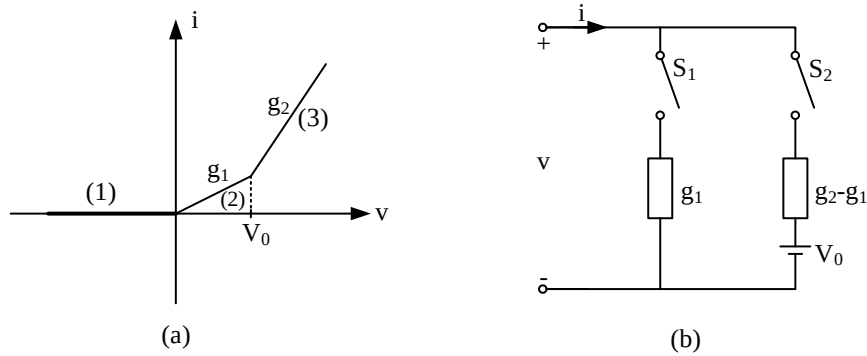
Burada $Z = \begin{bmatrix} 0 & 0 \\ 1 & 0 \\ 0 & 0 \end{bmatrix}$ şeklinde olur. Z matrisine göre 2. durumdaki kontrol eşitsizlikleri

birbirine VE ile bağlıdır.



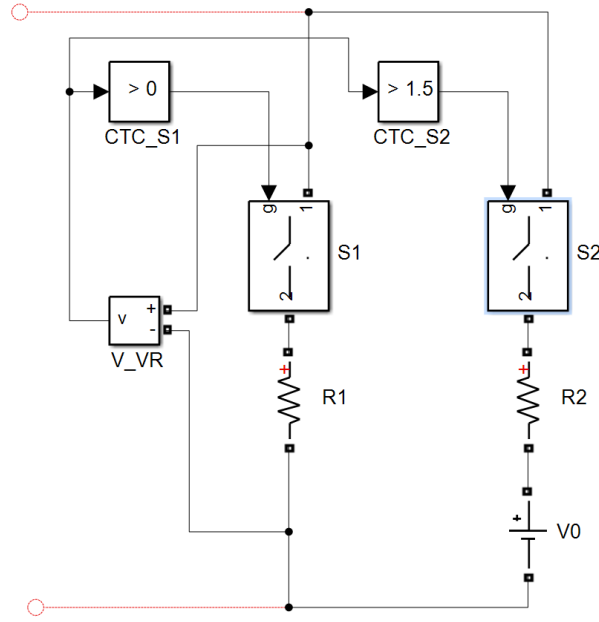
Şekil 2.17. a), b) Şekil 2.13 (c)'deki karakteristiği temsil eden seri eşdeğer devreler

Doğrusal olmayan dirençler çok farklı karakteristiklerde karşımıza çıkabilir. Simulink modeline örnek olması açısından Şekil 2.18 (a)'da gösterilen karakteristik ele alınmıştır. Burada $g_1 = 0.5 \text{ } \Omega$, $g_2 = 1.5 \text{ } \Omega$ ve $V_0 = 1.5 \text{ V}$ değerindedir.



Şekil 2.18. a) Doğrusal olmayan direnç i-v karakteristiği, b) temsil eden eşdeğer devre

Şekil 2.18 (a)'da i-v karakteristiği verilen ve Şekil 2.18 (b)'de bu karakteristiği temsil eden eşdeğer devresi görülen doğrusal olmayan dirence ilişkin modelin Matlab/Simulink ortamında SimPowerSystems kütüphanesi ile oluşturulan modeli Şekil 2.19'da verilmiştir.



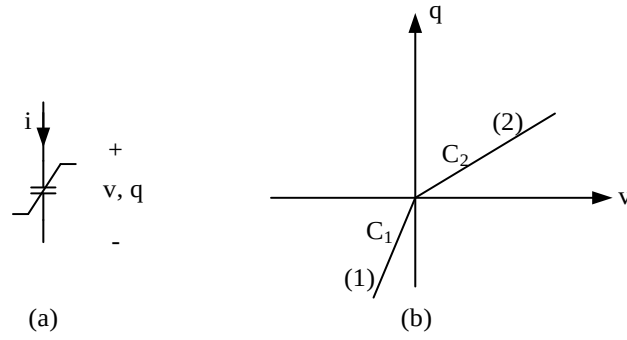
Şekil 2.19. SimPowerSystems altında eşdeğer direnç modeli

Modelde R1, R2 doğrusal dirençtir ve $R1 = 1/g_1$, $R2 = 1/(g_2-g_1)$ değerlerine sahiptir. S1 ve S2 elemanları ideal anahtardır. V_VR elemanı voltmetre olup direncin uç gerilimini ölçmektedir. CTC_S1 ve CTC_S2 adı verilen elemanlar ise karşılaştırma elemanıdır. CTC_S1 kendisine V_VR voltmadresinden gelen değer 0 V'tan büyük ise, CTC_S2 de kendisine V_VR voltmadresinden gelen değer 1.5 V'tan büyük ise çıkış vermektedir. V0 gerilim kaynağı karakteristikteki V_0 noktasına karşılık gelmektedir.

2.5.3. Doğrusal Olmayan Kapasitörler

İki durumlu kapasitör:

2-uçlu doğrusal olmayan bir kapasitörün genel olarak devre sembolü Şekil 2.20 (a)'da gösterilmiştir. Parça-parça doğrusallık yaklaşımı kullanılarak iki durumlu bir kapasitörün q-v karakteristiği de Şekil 2.20 (b)'de verilmiştir [9].



Şekil 2.20. a) Doğrusal olmayan kapasitör ve **b)** iki durumlu q - v karakteristiği

Buna göre uç denklemleri:

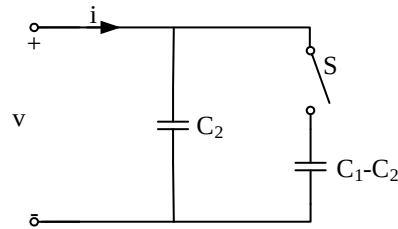
1. durum için:

$$q = C_1.v, \quad i = C_1. dv/dt \quad (2.15a)$$

2. durum için:

$$q = C_2.v, \quad i = C_2. dv/dt \quad (2.15b)$$

olup eşdeğer devresi Şekil 2.21'deki gibi elde edilir.



Şekil 2.21. Şekil 2.20 (b)'deki karakteristiği temsil eden eşdeğer devre

Kapasitörün kontrol eşitsizlikleri:

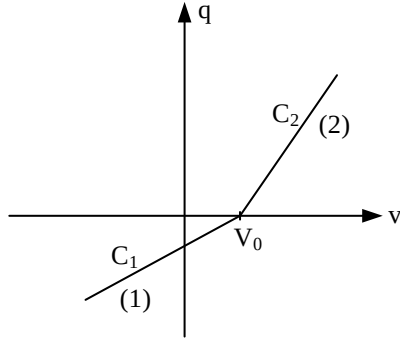
1. durumda:

$$[-1] [v] \geq [0] \quad (2.15c)$$

2. durumda:

$$[1] [v] \geq [0] \quad (2.15d)$$

İki durumlu kapasitörün durum değişimi V_0 gibi bir eşik gerilimine sahip ise parça-parça doğrusallık yaklaşımı kullanılarak q - v karakteristiği Şekil 2.22'de olduğu gibi çizilir [10].



Şekil 2.22. Eşik gerilimi V_0 olan doğrusal olmayan iki durumlu kapasitörün q - v karakteristiği

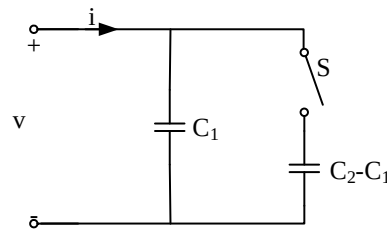
Buna göre uç denklemleri:

1. durum için:

$$q = C_1.(v-V_0), \quad i = C_1. dv/dt \quad (2.16a)$$

2. durum için:

$$q = C_2.(v-V_0), \quad i = C_2. dv/dt \quad (2.16b)$$



Şekil 2.23. Şekil 2.22'deki karakteristiği temsil eden eşdeğer devre

Kontrol eşitsizlikleri:

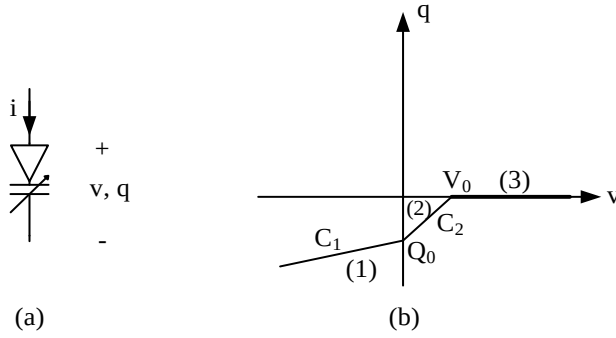
1. durumda:

$$[-1] [v] \geq [-V_0] \quad (2.16c)$$

2. durumda:

$$[1] [v] \geq [V_0] \quad (2.16d)$$

Varactor diyot kapasitansı:



Şekil 2.24. a) Varactor diyot ve **b)** q - v karakteristiği

Devre sembolü Şekil 2.24 (a)'da gösterilen ters polarize edilmiş bir varactor diyotun parça-parça doğrusallaştırılmış q - v karakteristiği Şekil 2.24 (b)'de olduğu gibidir [8].

Buna göre uç denklemleri:

1. durum için:

$$q = C_1 \cdot v - Q_0, \quad i = C_1 \cdot dv/dt \quad (2.17a)$$

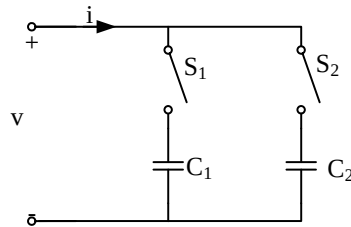
2. durum için:

$$q = C_2 \cdot v - Q_0, \quad i = C_2 \cdot dv/dt \quad (2.17b)$$

3. durum için:

$$q = 0, \quad i = 0 \quad (2.17c)$$

şeklinde yazılır. Bu karakteristiği temsil eden eşdeğer devre Şekil 2.25'te verilmiştir.



Şekil 2.25. Şekil 2.24 (b)'deki karakteristiği temsil eden eşdeğer devre

Kontrol eşitsizlikleri:

1. durumda:

$$[-1] [v] \geq [0] \quad (2.17d)$$

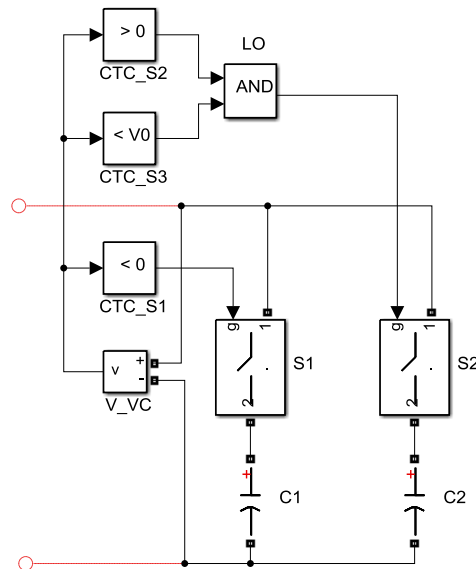
2. durumda:

$$\begin{bmatrix} 1 \\ -1 \end{bmatrix} [v] \geq \begin{bmatrix} 0 \\ -V_0 \end{bmatrix} \quad (2.17e)$$

3. durumda:

$$[1] [v] \geq [V_0] \quad (2.17f)$$

Burada $Z = \begin{bmatrix} 0 & 0 \\ 1 & 0 \\ 0 & 0 \end{bmatrix}$ şeklinde olur. Z matrisine göre 2. durumdaki kontrol eşitsizlikleri birbirine VE ile bağlıdır. Varactor diyot kapasitansına ilişkin modelin, Matlab/Simulink ortamında SimPowerSystems kütüphanesi ile oluşturulan modeli Şekil 2.26’da verilmiştir.



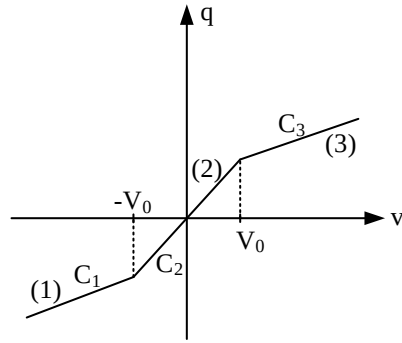
Şekil 2.26. SimPowerSystems altında eşdeğer varactor diyot kapasitansı modeli

Modelde C1 ve C2 doğrusal kondansatördür. S1 ve S2 elemanları ideal anahtardır. V_VC elemanı voltmetre olup kondansatörlerin uç gerilimini ölçmektedir. CTC_S1, CTC_S2 ve CTC_S3 adı verilen elemanlar ise karşılaştırma elemanıdır. CTC_S1 kendisine V_VC voltmadresinden gelen değer 0 V'tan küçük ise çıkış vermektedir. LO elemanı lojik

VE kapısıdır. V_VC voltmetresinden CTC_S2 ve CTC_S3 elemanlarına gelen değerler LO elemanında değerlendirilip 0 V ile V0 V arasında ise çıkış vermektedir.

Üç durumlu kapasitör:

Üç durumlu kapasitörün parça-parça doğrusallık yaklaşımı kullanılarak çizilen q-v karakteristiği Şekil 2.27’de verilmiştir [9].



Şekil 2.27. Doğrusal olmayan üç durumlu kapasitörün q-v karakteristiği

Buna göre uç denklemleri:

1. durum için:

$$q = C_1.v - (C_2 - C_1).V_0, \quad i = C_1. dv/dt \quad (2.18a)$$

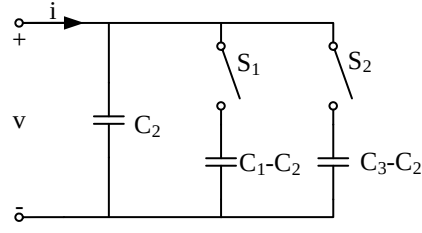
2. durum için:

$$q = C_2.v, \quad i = C_2. dv/dt \quad (2.18b)$$

3. durum için:

$$q = C_3.v - (C_2 - C_3).V_0, \quad i = C_3. dv/dt \quad (2.18c)$$

şeklinde yazılır. Eşdeğer devresi Şekil 2.28’deki gibi elde edilir.



Şekil 2.28. Şekil 2.27'deki karakteristiği temsil eden eşdeğer devre

Kontrol eşitsizlikleri:

1. durumda:

$$[-1] [v] \geq [V_0] \quad (2.18d)$$

2. durumda:

$$\begin{bmatrix} -1 \\ 1 \end{bmatrix} [v] \geq \begin{bmatrix} -V_0 \\ -V_0 \end{bmatrix} \quad (2.18e)$$

3. durumda:

$$[1] [v] \geq [V_0] \quad (2.18f)$$

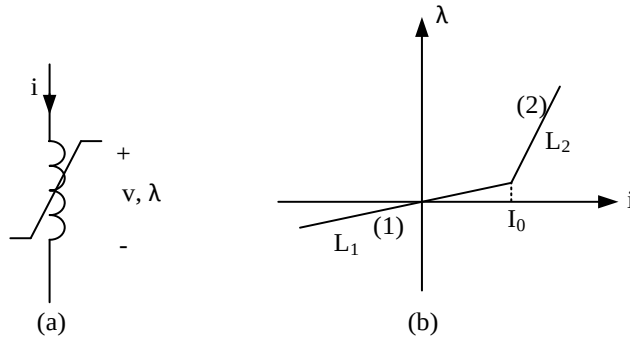
Burada $Z = \begin{bmatrix} 0 & 0 \\ 1 & 0 \\ 0 & 0 \end{bmatrix}$ şeklinde olur. Z matrisine göre 2. durumdaki kontrol eşitsizlikleri

birbirine VE ile bağlıdır.

2.5.4. Doğrusal Olmayan İndüktanslar

İki durumlu indüktans:

Doğrusal olmayan 2-uçlu bir indüktansın genel devre sembolü Şekil 2.29 (a)'da gösterilmiştir. Böyle bir indüktansın λ -i karakteristiği iki farklı bölgede parça-parça doğrusal yapılarak Şekil 2.29 (b)'deki gibi verilmiştir [8].



Şekil 2.29. a) Doğrusal olmayan indüktans ve **b)** iki durumlu λ - i karakteristiği

Buna göre uç denklemleri:

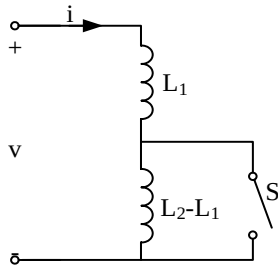
1. durum için:

$$\lambda = L_1 \cdot i, \quad v = L_1 \cdot di/dt \quad (2.19a)$$

2. durum için:

$$\lambda = L_2 \cdot i - (L_2 - L_1) \cdot I_0, \quad v = L_2 \cdot di/dt \quad (2.19b)$$

şeklinde yazılır. Eşdeğer devresi Şekil 2.30'daki gibi elde edilir.



Şekil 2.30. Şekil 2.29 (b)'deki karakteristiği temsil eden eşdeğer devre

Kontrol eşitsizlikleri,

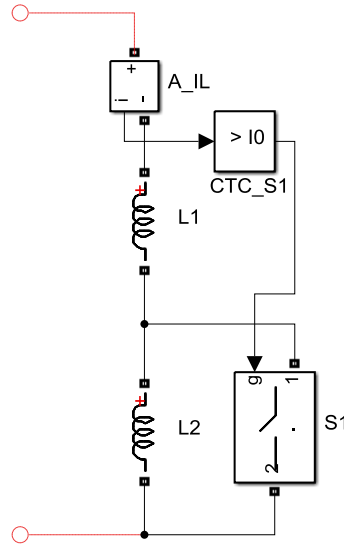
1. durumda:

$$[-1] [i] \geq [I_0] \quad (2.19c)$$

2. durumda:

$$[1] [i] \geq [I_0] \quad (2.19d)$$

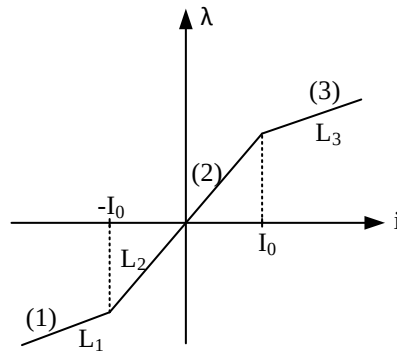
olur. Şekil 2.29 (b)'de λ -i karakteristiği verilen ve Şekil 2.30'da bu karakteristiği temsil eden eşdeğer devresi görülen doğrusal olmayan indüktansa ilişkin modelin Matlab/Simulink ortamında SimPowerSystems kütüphanesi ile oluşturulan modeli Şekil 2.31'de verilmiştir. Modelde L1 ve L2 doğrusal indüktanstır. S1 elemanı ideal anahtardır. A_IL elemanı ampermetre olup indüktanstan geçen akımı ölçmektedir. CTC_S1 elemanı ise karşılaştırma elemanıdır. CTC_S1 kendisine A_IL ampermetresinden gelen değer I0'dan büyük ise çıkış vermektedir.



Şekil 2.31. SimPowerSystems altında eşdeğer doğrusal olmayan indüktans modeli

Üç durumlu indüktans:

Üç durumlu bir indüktansın λ -i karakteristiği üç doğrusal bölgeye alınarak Şekil 2.32'de olduğu gibi çizilir.



Şekil 2.32. Üç durumlu indüktansın λ -i karakteristiği

Buna göre uç denklemleri:

1. durum için:

$$\lambda = L_1.i - (L_2 - L_1).I_0, \quad v = L_1. di/dt \quad (2.20a)$$

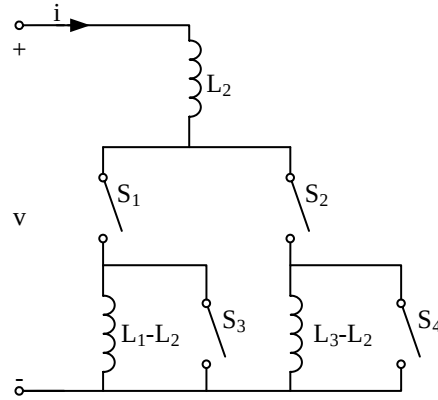
2. durum için:

$$\lambda = L_2.i, \quad v = L_2. di/dt \quad (2.20b)$$

3. durum için:

$$\lambda = L_3.i - (L_2 - L_3).I_0, \quad v = L_3. di/dt \quad (2.20c)$$

şeklinde yazılır. Eşdeğer devresi Şekil 2.33'teki gibi elde edilir.



Şekil 2.33. Şekil 2.32'deki karakteristiği temsil eden eşdeğer devre

Kontrol eşitsizlikleri:

1. durumda:

$$[-1] [i] \geq [I_0] \quad (2.20d)$$

2. durumda:

$$\begin{bmatrix} 1 \\ -1 \end{bmatrix} [i] \geq \begin{bmatrix} -I_0 \\ -I_0 \end{bmatrix} \quad (2.20e)$$

3. durumda:

$$[1] [i] \geq [I_0] \quad (2.20f)$$

Burada $Z = \begin{bmatrix} 0 & 0 \\ 1 & 0 \\ 0 & 0 \end{bmatrix}$ şeklinde olur. Z matrisine göre 2. durumdaki kontrol eşitsizlikleri birbirine VE ile bağlıdır.

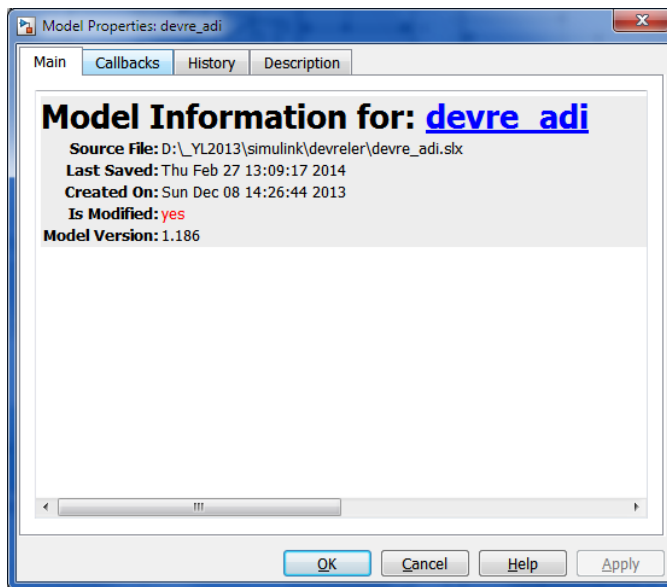
3. ÖRNEK DEVRELERİN SİMÜLASYONU

3.1. Giriş

Bu bölümde incelenecek olan örnek devrelerde, önce doğrusal olmayan elemanların yerine bu tezde parça-parça doğrusallık yaklaşımı ile oluşturulan modeller kullanılacaktır. Bu modellerin kullanılması ile oluşan yeni devre, Simulink'in kütüphanesindeki elemanlarla oluşturulacaktır. Daha sonra Simulink'e ait kütüphanelerde bu elemanlara ilişkin tanımlar mevcut ise devre modellenecektir. Simulink'te varsa, her iki duruma ilişkin oluşturulan devrelerin simülasyonu yapılacaktır. Her iki durum için de simülasyonu yapılan 2, 3 ve 4 no'lu örnekler için sonuçlar karşılaştırılmıştır. 1, 5, 6 ve 7 no'lu örnekler için sadece bu tezde verilen modelleme kullanılmıştır. Tüm örneklerde simülasyon süreleri birbirine yakın çıkmıştır.

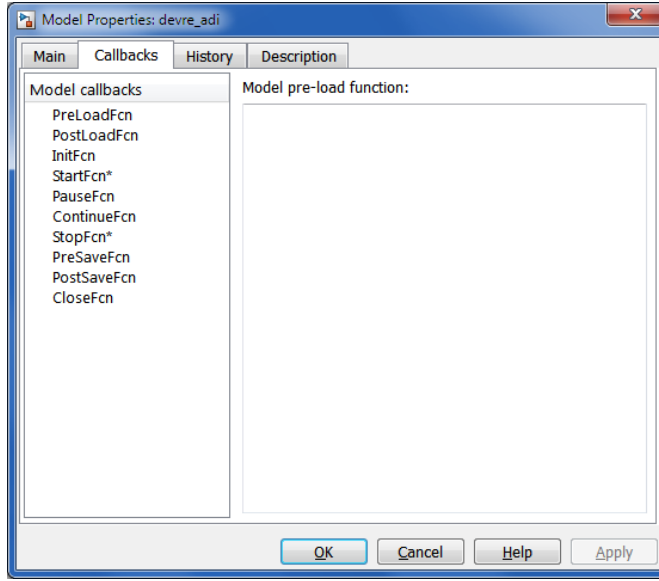
Örnek devrelerin simülasyonu Intel Core2 Quad CPU 2.33 GHz işlemcili, 8 GB RAM ve 64-bit Windows 7 Professional Service Pack 1 işletim sistemine sahip masaüstü bilgisayarda gerçekleştirilmiştir.

Simulink'te yapılan simülasyon sonuçlarında devrenin çıkış büyüklükleri ve simülasyon süreleri ele alınmıştır. Simülasyon süresini bulmak için Matlab komutlarından “tic” ve “toc” kullanılmıştır. Simulink'te model adı “devre_adi” olan modelin sağ tık ile açılan “Model Properties” penceresi Şekil 3.1’de görülmektedir.



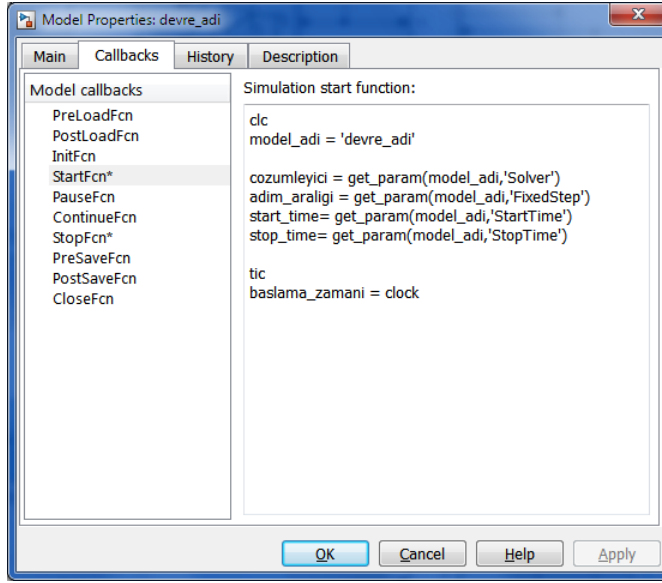
Şekil 3.1. Simulink Model Properties penceresi

Model Properties penceresinde modele ait oluşturulma tarihi, dosyanın kaydetme yeri, açıklamalar, tarihçesi ve *Callbacks* bulunmaktadır. Şekil 3.2’de gösterilen *Model Properties* penceresinde *Callbacks* sekmesinde model yüklenirken, başlarken, çalıştığında, kapandığında vb. durumlarda çalışmasını istediğimiz fonksiyonlar için mevcut boş yerler bulunmaktadır.



Şekil 3.2. Simulink Model Properties penceresi Callbacks sekmesi

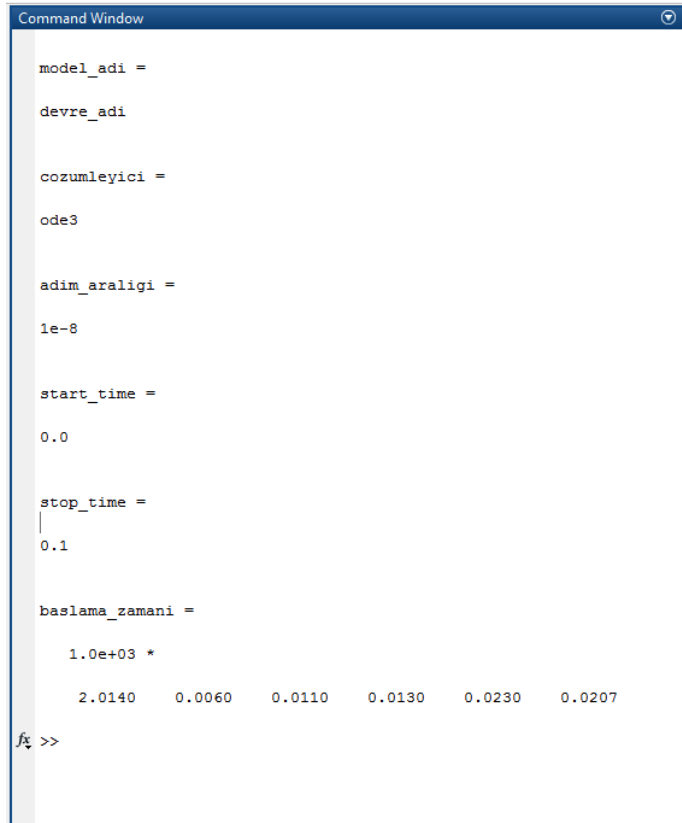
Model callbacks listesinde içine komut yazılan fonksiyon isimlerinin sonunda * işareti bulunmaktadır. Şekil 3.2’de “*StartFcn**” ve “*StopFcn**” fonksiyonlarına komut yazıldığı görülmektedir. “*StartFcn**” fonksiyonuna ait ekran görüntüsü Şekil 3.3’te verilmiştir. Burada yazılan Matlab komutları simülasyon çalıştığında Matlab ara biriminde *Command Window* penceresinde görülmektedir.



Şekil 3.3. Simulink Model Properties penceresi Callbacks sekmesi StarFcn* ekran görüntüsü

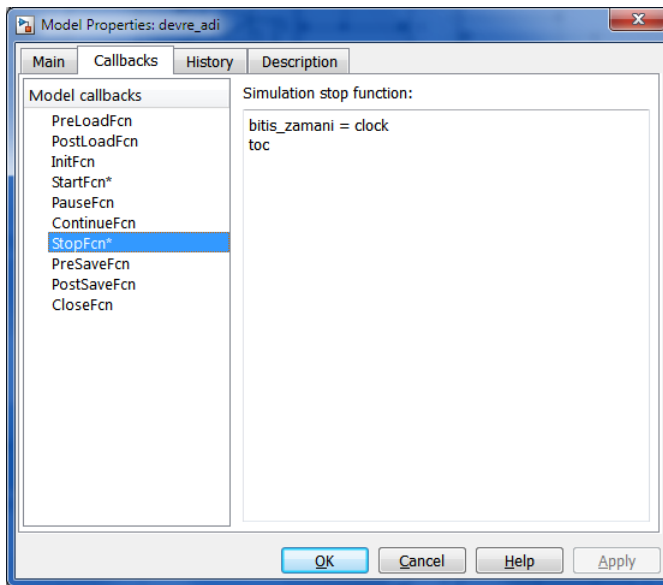
*StartFcn** fonksiyonu içindeki komutlar, satır satır ve sırasıyla çalışmaktadır. “*clc*” komutu ekranı temizlemektedir. “*model_adi*” değişkendir ve oluşturulan diğer devrelerde yazım kolaylığı sağlamaktadır. Önemli olan ve asıl işi yapan komut ise “*tic*” komutudur. Bu komut, simülasyon çalıştığında zamanlayıcıyı başlatmaktadır. Daha sonra, istenilen herhangi bir zamanda “*toc*” komutu ile ne kadar süre geçtiğini saniye boyutunda görebiliriz. “*cozumleyici*”, “*adim_araligi*”, “*start_time*” ve “*stop_time*” kullanıcı tarafından oluşturulmuş değişkenlerdir. “*get_param()*” fonksiyonu ile bu değişkenlere istenilen bilgiler çekilmektedir.

Simulink’te simülasyon çalıştırıldığında, “*StartFcn**” fonksiyonunda yazılmış olan komutlar da çalışır. Bunun sonucunda, Simulink’ten Matlab *Command Window* penceresine Şekil 3.4’te gösterilen bilgiler yazılır.



Şekil 3.4. Simülasyon çalıştığında Command Window ekranı

Simülasyon bu şekilde çalışmasına devam eder ve *Command Window* ekranında simülasyon bitene kadar başka bir değişiklik olmaz. Şekil 3.5'te "*StopFcn**" fonksiyonuna ait ekran görüntüsü verilmektedir.



Şekil 3.5. Simulink Model Properties penceresi Callbacks sekmesi StopFcn* ekran görüntüsü

“*StopFcn*” fonksiyonu, simülasyon bittiği zaman çalışmaktadır. Bu fonksiyon içinde kullanıcıyı bilgilendirme amaçlı olarak “*bitis_zamani*” değişkeni ile saat bilgisi verilmektedir. “*tic*” komutu ile başlayan zamanlayıcının süre bilgisi Şekil 3.5’te gösterildiği gibi “*toc*” komutu ile alınmaktadır. Bu komut sonucunda *Command Window* ekranındaki son görüntü, Şekil 3.6’da verilmiştir. Burada, Şekil 3.4’teki bilgilere ek olarak “*bitis_zamani*” ve “*toc*” komutu sonucu oluşan “*Elapsed time is 233.615576 seconds.*” bilgileri eklenmiştir. Bu sonuçtan, simülasyon süresinin yaklaşık olarak 233.6 saniye olduğu anlaşılmaktadır.

```
start_time =
0.0

stop_time =
0.1

baslama_zamani =
1.0e+03 *
2.0140 0.0060 0.0110 0.0130 0.0230 0.0207

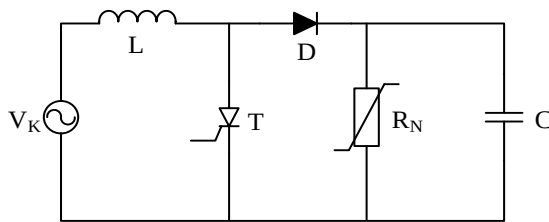
bitis_zamani =
1.0e+03 *
2.0140 0.0060 0.0110 0.0130 0.0270 0.0143

Elapsed time is 233.615576 seconds.
fx >>
```

Şekil 3.6. Simülasyon bittiğinde Command Window ekranı

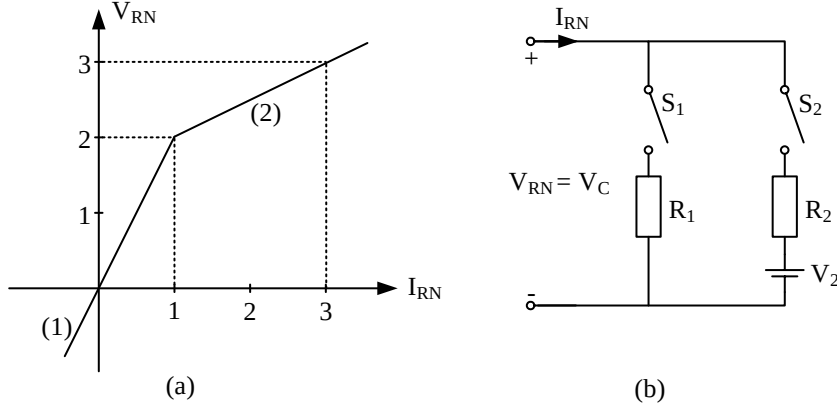
3.2. Örnek 1

Bu örnekte, Şekil 3.7’de gösterilen tristör, diyot ve doğrusal olmayan direnç içeren devre ele alınmıştır [1,2]. Burada, direnç için sadece bu çalışmada tanımlanan modelleme kullanılmıştır. Diyot ve tristör için hem bu çalışmada tanımlanan hem de SimPowerSystems kütüphanesinde mevcut modeller kullanılmıştır.



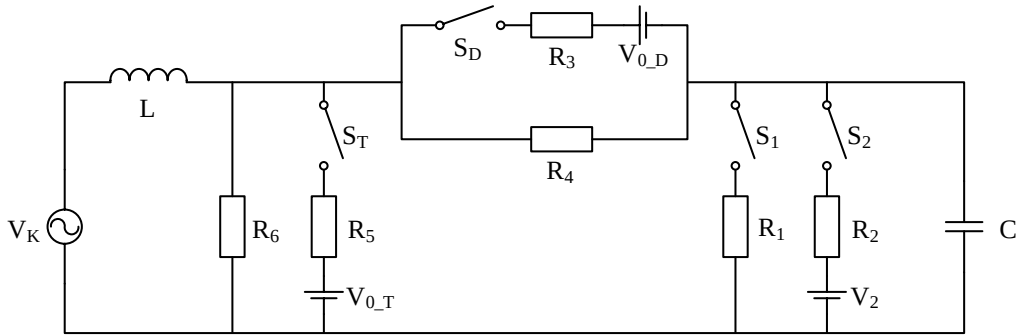
Şekil 3.7. Örnek 1’e ait devre

Doğrusal olmayan direncin v-i karakteristiği ve eşdeğer devresi Şekil 3.8’de gösterilmiştir.



Şekil 3.8. a) Doğrusal olmayan direncin v-i karakteristiği, b) eşdeğer devresi

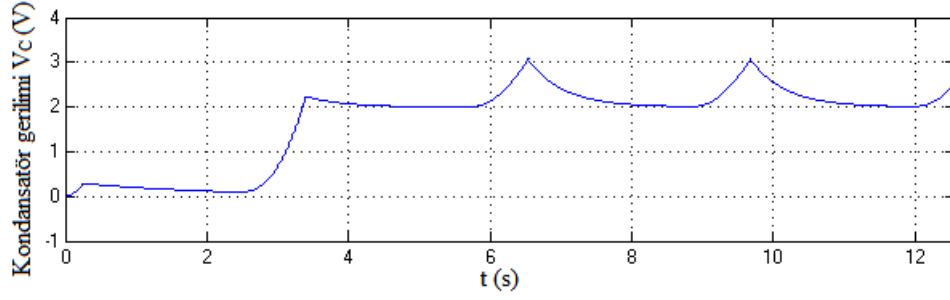
Tristöre ait kontrol eşitsizlikleri, Denklem 2.12c ve 2.12d’de verilmiştir. Tristörün eşdeğer devresi de Şekil 2.11’de gösterilmiştir. Diyota ait kontrol eşitsizlikleri, Denklem 2.11c ve 2.11d’de verilmiştir. Diyotun eşdeğer devresi de Şekil 2.8 (b)’de gösterilmiştir. Şekil 3.8’deki devrede doğrusal olmayan direnç yerine Şekil 3.8 (b)’deki eşdeğer devre, diyot yerine de Şekil 2.8 (b)’deki eşdeğer devre ve tristör yerine Şekil 2.11’deki eşdeğer devre konulursa Şekil 3.9’daki devre elde edilir.



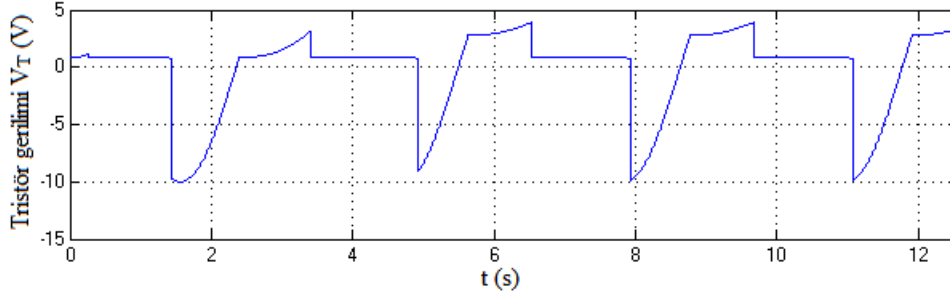
Şekil 3.9. Devrenin son hali

Bu devredeki eleman değerleri; $V_K=10.\cos(2t)$ V, $R_1=2 \Omega$, $R_2=0.5 \Omega$, $V_2=2$ V, $L=1$ H, $C=1$ F, V_K kaynağının frekansı $f=1/\pi$ Hz’dir. Tristörün tetikleme açısı $\alpha=30^\circ$ olup bu açığa karşılık düşen zaman değeri $T=[26.54e-3]$ vektörü ile verilmiştir. Tristör ve diyot eşdeğerinden gelen eleman değerleri de $R_3=0.01 \Omega$, $R_4=500$ k Ω , $R_5=0.01 \Omega$, $R_6=500$ k Ω , $V_{0_T}=0.8$ V ve $V_{0_D}=0.8$ V’tur.

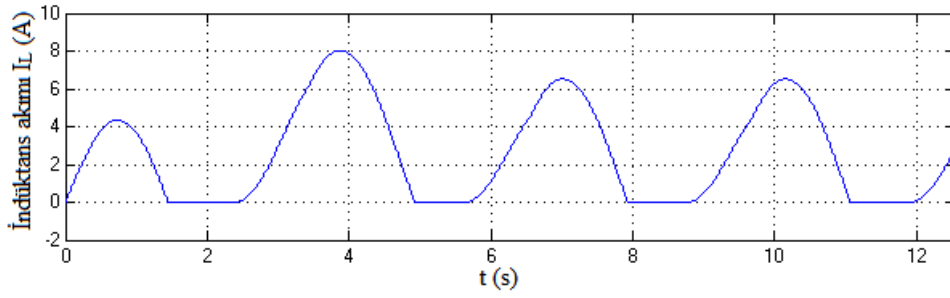
Şekil 3.10'daki devrenin simülasyonu 0-12.56 s arasında, sabit adım aralığı yöntemi (Fixed-step) ile adım aralığı (örnekleme periyodu) $1e-7$ olan, ode3 (Bogacki-Shampine) çözümleyicisi ile gerçekleştirilmiştir. Simülasyon 4013 saniyede tamamlanmıştır. Simülasyon sonucunda Şekil 3.12 (a), (b) ve (c)'de verilen değişimler elde edilmiştir.



(a)



(b)

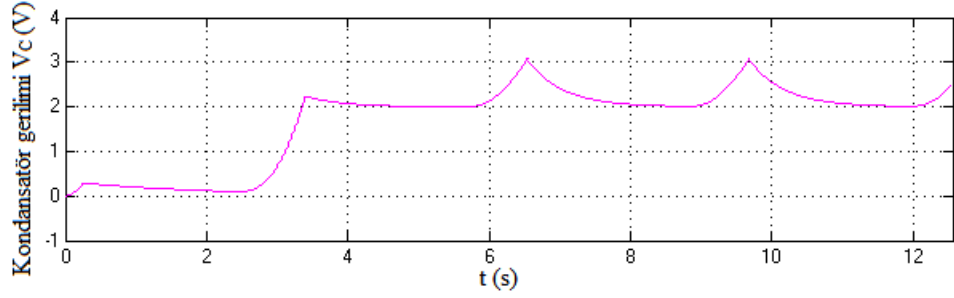


(c)

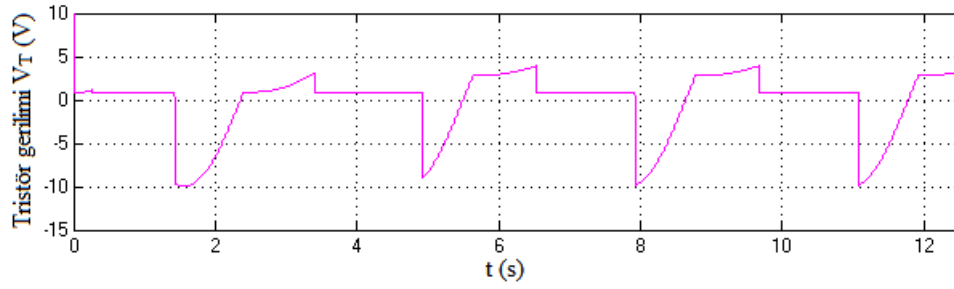
Şekil 3.12. Şekil 3.10'daki Simulink çiziminin simülasyon sonuçları:

a) kondansatör geriliminin (V_C), **b)** tristör geriliminin (V_T) ve **c)** indüktans akımının (I_L) zamana göre değişimleri

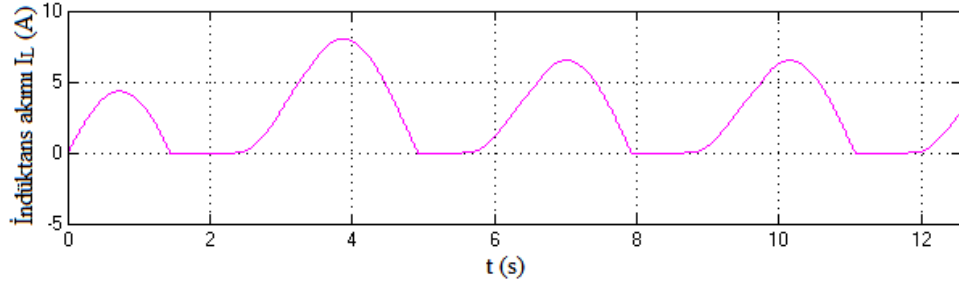
Şekil 3.11'deki devrenin simülasyonu da Şekil 3.10'daki devrenin simülasyonunda kullanılan yöntem, süre ve örnekleme periyotları vb. özellikler ile aynı şekilde gerçekleştirilmiştir. Simülasyon, 4121 saniyede tamamlanmıştır. Simülasyon sonucunda Şekil 3.13 (a), (b) ve (c)'de verilen değişimler elde edilmiştir.



(a)



(b)



(c)

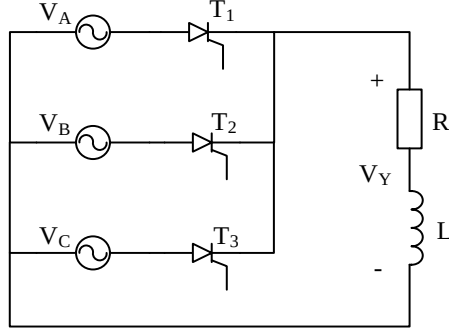
Şekil 3.13. Şekil 3.11'deki Simulink çiziminin simülasyon sonuçları:

a) kondansatör geriliminin (V_C), **b)** tristör geriliminin (V_T) ve **c)** indüktans akımının (I_L) zamana göre değişimleri

Sonuçlardan, her iki modellemeye ilişkin değişimlerin aynı olduğu görülmektedir.

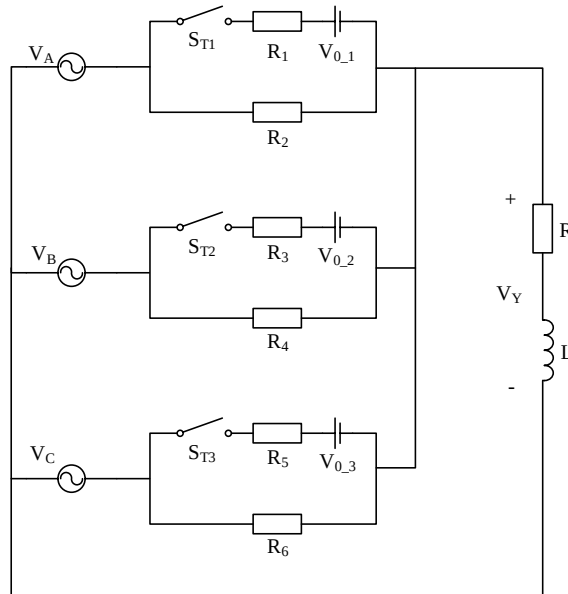
3.3. Örnek 2

Bu örnekte Şekil 3.14'te verilen doğrultucu devre ele alınmıştır [2]. Tristörler için, hem bu çalışmada verilen hem de SimPowerSystems kütüphanesinde mevcut olan modeller kullanılmıştır. Ayrıca, devre iki farklı yük değeri için simüle edilmiştir.



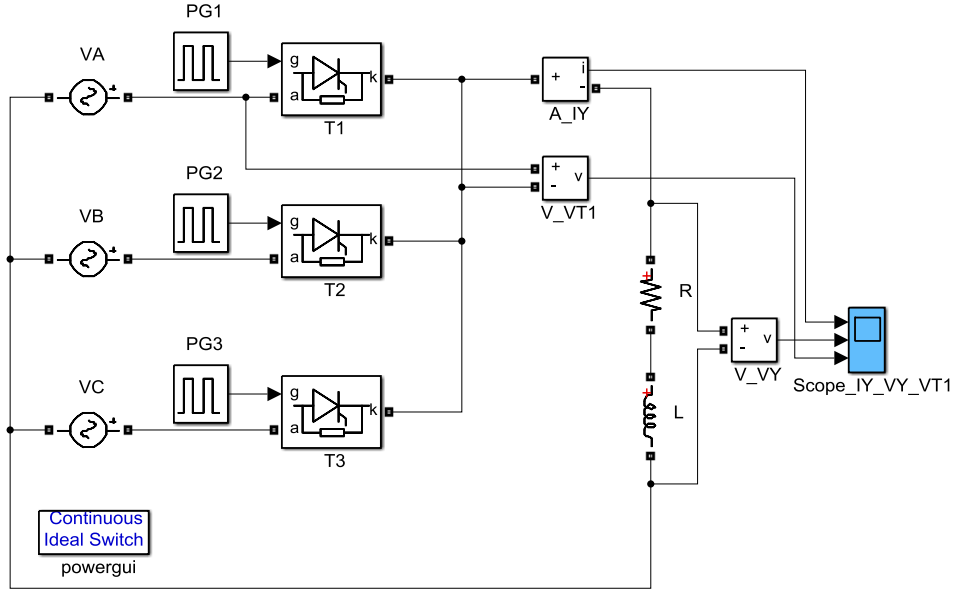
Şekil 3.14. Örnek 2'ye ait devre

Tristöre ait kontrol eşitsizlikleri, Denklem 2.12c ve 2.12d'de verildiği gibidir. Tristörün eşdeğer devresi de Şekil 2.11'de gösterilmiştir. Bu devredeki eleman değerleri; $V_A=10.\sin(\omega t)$ V, $V_B=10.\sin(\omega t-120)$ V, $V_C=10.\sin(\omega t+120)$ V, $R=15 \Omega$, $L=0.01$ H ve V_A , V_B , V_C kaynaklarının frekansı $f=50$ Hz'dir. Tristörlerin tetikleme açıları $\alpha_1=90^\circ$, $\alpha_2=210^\circ$ ve $\alpha_3=330^\circ$ olup bu açılara karşılık düşen zaman değerleri $T=[5e-3 \ 11.67e-3 \ 18.33e-3]$ vektörü ile verilmiştir.



Şekil 3.15. Devrenin son hali

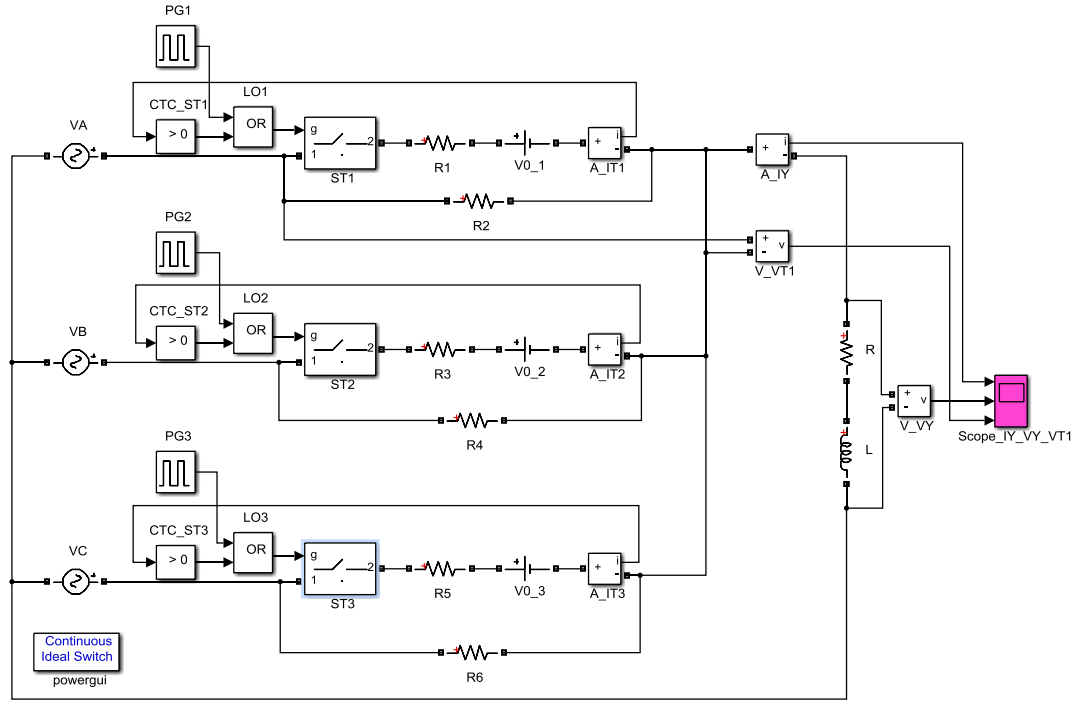
Şekil 3.14'teki devrede tristörler yerine Şekil 2.11'deki eşdeğer devre konulursa Şekil 3.15'teki devre elde edilir. Tristörlerin eşdeğerinden gelen eleman değerleri; $R_1=0.01 \Omega$, $R_2=500 \text{ k}\Omega$, $R_3=0.01 \Omega$, $R_4=500 \text{ k}\Omega$, $R_5=0.01 \Omega$, $R_6=500 \text{ k}\Omega$, $V_{0_1}=0.8 \text{ V}$, $V_{0_2}=0.8 \text{ V}$ ve $V_{0_3}=0.8 \text{ V}$ 'tur.



Şekil 3.16. Şekil 3.14'teki devrenin Simulink çizimi

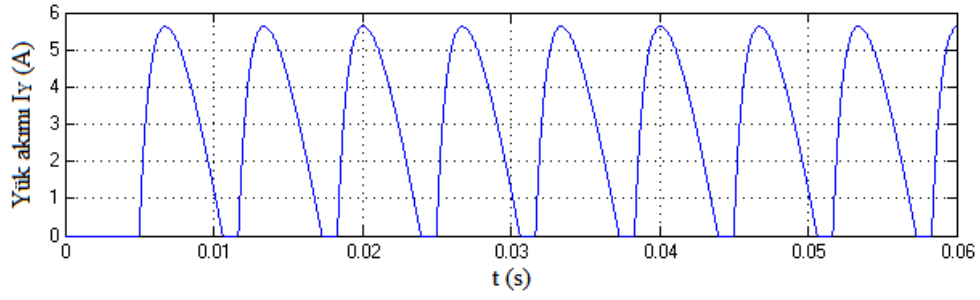
Şekil 3.14'teki devrenin ilk hali ile Şekil 3.15'teki devrenin son halinin Simulink çizimleri Şekil 3.16 ve Şekil 3.17'de gösterilmiştir. Simulink çizimlerinde A_IY, A_IT1, A_IT2 ve A_IT3 ampermetreleri ile V_VY ve V_VT1 voltmetreleri eklenmiştir. CTC_ST1, CTC_ST2 ve CTC_ST3 elemanları karşılaştırma elemanlarıdır. PG1, PG2 ve PG3 tristörlerin tetiklenmesi için gereken sinyal üreteçleridir ve bir periyotun %5'i kadar bir süre ile tetikleme yapmaktadırlar. LO1, LO2 ve LO3 elemanları lojik VEYA kapısıdır. LO1 elemanı, PG1 ve CTC_ST1 elemanlarından gelen değerlere göre ST1 ideal anahtarını kapatıp açmaktadır. LO2 ve LO3 elemanları da LO1 ile aynı mantıkta çalışmaktadır. ST1 anahtarı ilk önce PG1'den gelen sinyalle iletme geçmektedir. Daha sonra A_IT1 ampermetresinden gelen akım değeri sıfırdan büyük olduğu sürece ST1 anahtarı iletimde kalmaktadır. Bir sonraki periyotta tekrardan PG1'den gelen sinyal ile ST1 iletme geçmektedir. ST2 ve ST3 anahtarlarının çalışma şekli ST1 anahtarı ile aynıdır. Yük olarak seri R, L elemanları bulunmaktadır.

Burada önce $R=15\ \Omega$ ve $L=0.01\ H$ yük değerleri için Şekil 3.16 ve Şekil 3.17'deki devreler simüle edilmiştir. Daha sonra $R=5\ \Omega$ ve $L=0.05\ H$ yük değerleri için Şekil 3.16 ve Şekil 3.17'deki devreler simüle edilmiştir.

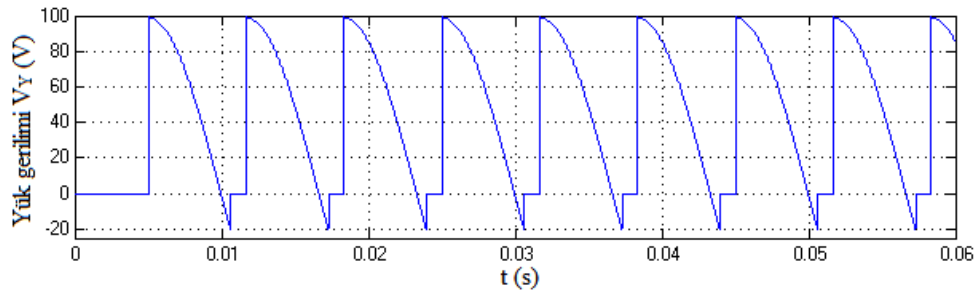


Şekil 3.17. Şekil 3.15'teki devrenin Simulink çizimi

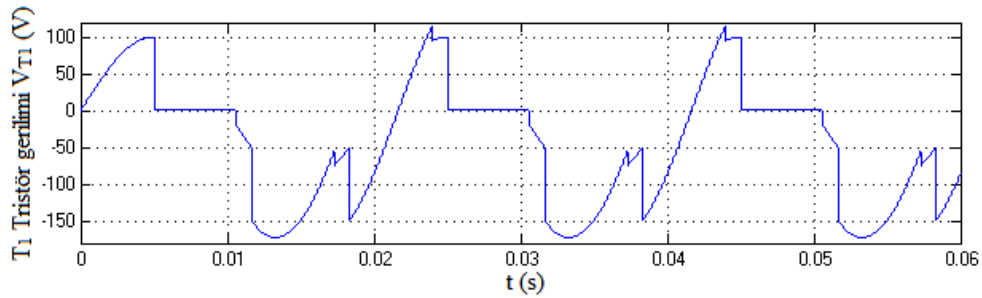
Şekil 3.16'daki devrenin simülasyonu $R=15\ \Omega$ ve $L=0.01\ H$ için 0-0.06 s arasında, sabit adım aralığı yöntemi (Fixed-step) ile adım aralığı (örnekleme periyodu) $5e-10$ olan, ode3 (Bogacki-Shampine) çözümleyicisi ile gerçekleştirilmiştir. Simülasyon, 3602 saniyede tamamlanmıştır. Simülasyon sonucunda Şekil 3.18 (a), (b) ve (c)'de verilen değişimler elde edilmiştir.



(a)



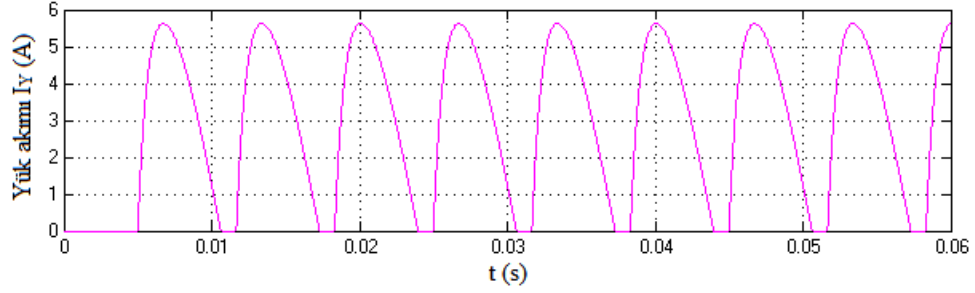
(b)



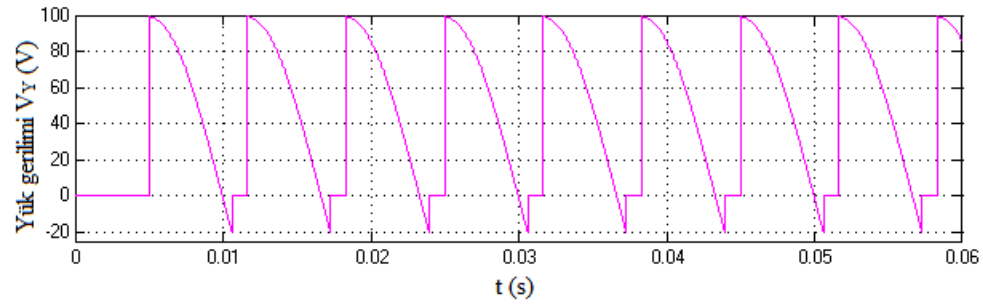
(c)

Şekil 3.18. Şekil 3.16'daki Simulink çiziminin $R=15\ \Omega$, $L=0.01\ H$ yük değerleri için simülasyon sonuçları: **a)** yük akımının (I_Y), **b)** yük geriliminin (V_Y) ve **c)** T_1 tristör geriliminin (V_{T1}) zamana göre değişimleri

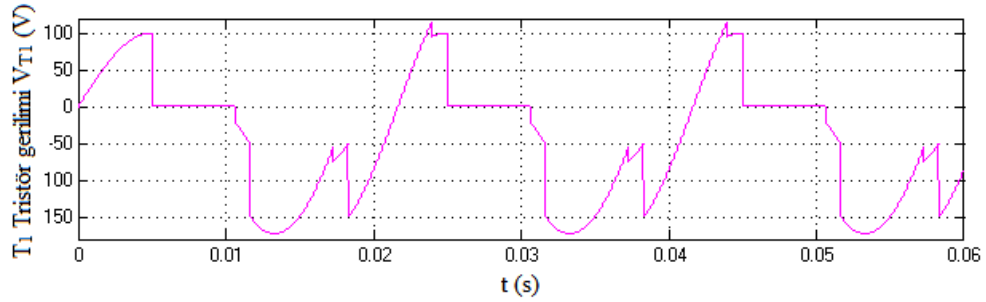
Şekil 3.17'deki devrenin simülasyonu da Şekil 3.16'daki devrenin simülasyonunda kullanılan yöntem, süre ve örnekleme periyotları vb. özellikler ile aynı şekilde gerçekleştirilmiştir. Simülasyon 3825 saniyede tamamlanmıştır. Simülasyon sonucunda Şekil 3.19 (a), (b) ve (c)'de verilen değişimler elde edilmiştir.



(a)



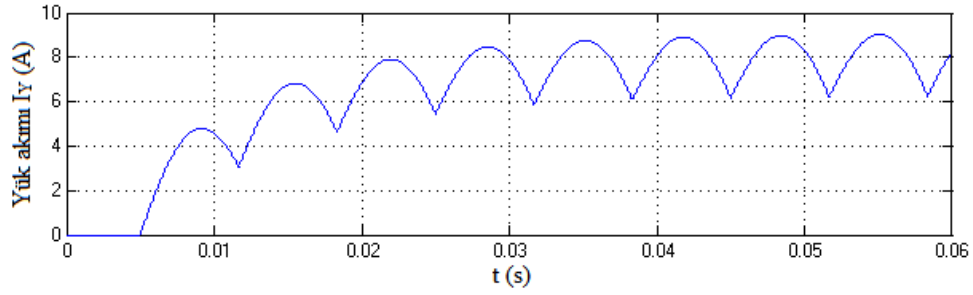
(b)



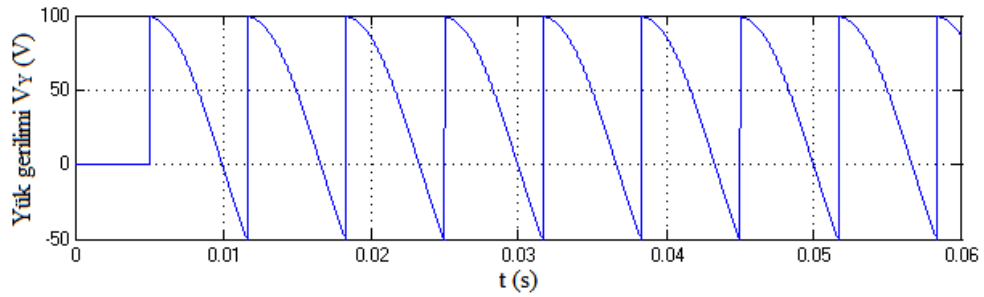
(c)

Şekil 3.19. Şekil 3.17'deki Simulink çiziminin $R=15 \, \Omega$, $L=0.01 \, \text{H}$ yük değerleri için simülasyon sonuçları: **a)** yük akımının (I_Y), **b)** yük geriliminin (V_Y) ve **c)** T_1 tristör geriliminin (V_{T1}) zamana göre değişimleri

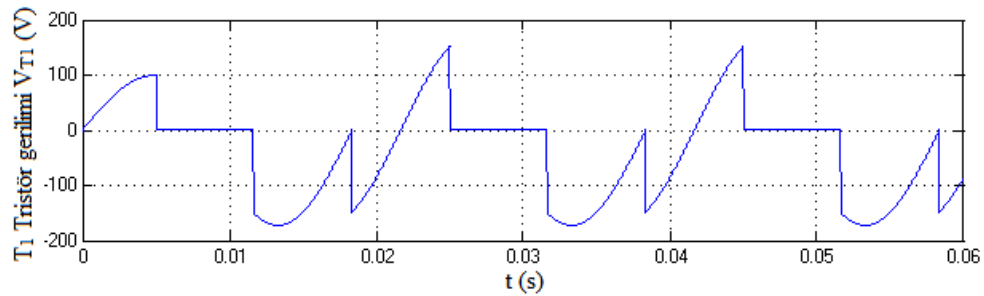
Şekil 3.16'daki devre $R=5 \, \Omega$ ve $L=0.05 \, \text{H}$ yük değerleri için aynı şartlarda: 0-0.06 s arasında, sabit adım aralığı yöntemi (Fixed-step) ile adım aralığı (örnekleme periyodu) $5\text{e-}10$ olan, ode3 (Bogacki-Shampine) çözümleyicisi ile gerçekleştirilen simülasyon sonucunda Şekil 3.20 (a), (b) ve (c)'de gösterilen değişimler elde edilmektedir. Simülasyon, 3955 saniyede tamamlanmıştır.



(a)



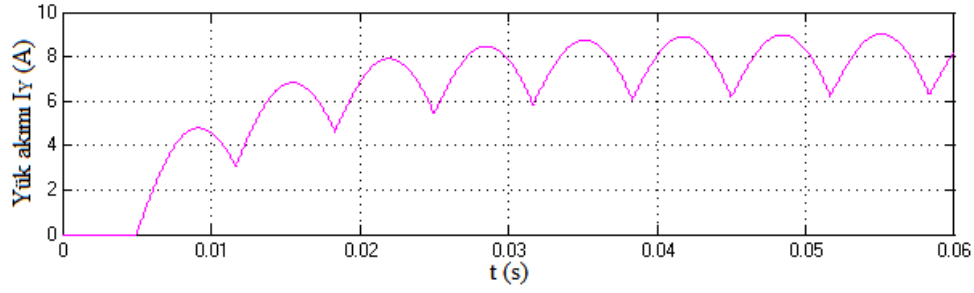
(b)



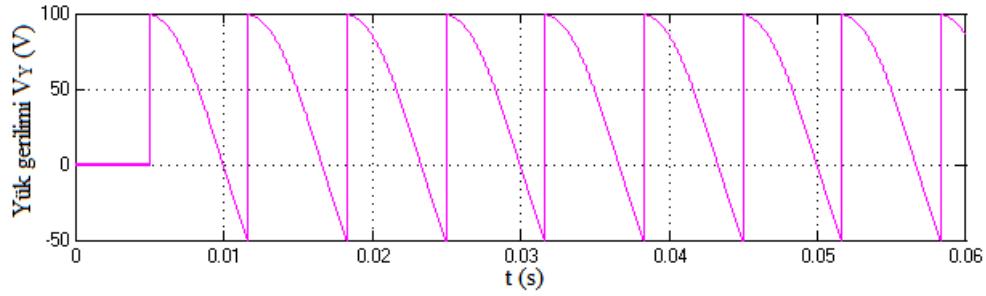
(c)

Şekil 3.20. Şekil 3.16'daki Simulink çiziminin $R=5 \, \Omega$, $L=0.05 \, \text{H}$ yük değerleri için simülasyon sonuçları: **a)** yük akımının (I_Y), **b)** yük geriliminin (V_Y) ve **c)** T_1 tristör geriliminin (V_{T1}) zamana göre değişimleri

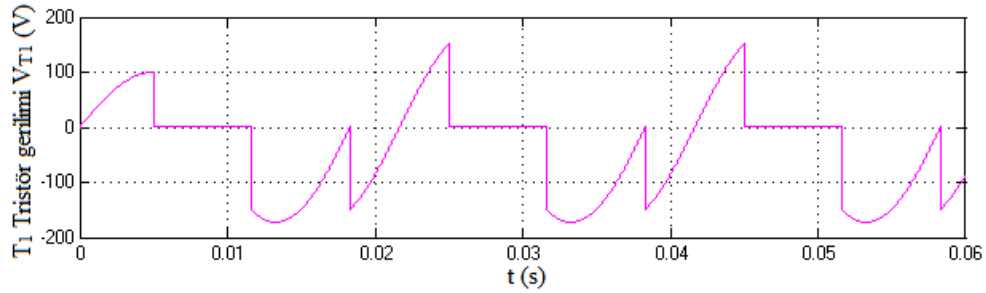
Şekil 3.17'deki devre $R=5 \, \Omega$ ve $L=0.05 \, \text{H}$ yük değerleri için aynı şartlarda: 0-0.06 s arasında, sabit adım aralığı yöntemi (Fixed-step) ile adım aralığı (örnekleme periyodu) $5\text{e-}10$ olan, ode3 (Bogacki-Shampine) çözümleyicisi ile gerçekleştirilen simülasyon sonucunda Şekil 3.21 (a), (b) ve (c)'de gösterilen değişimler elde edilmektedir. Simülasyon, 4085 saniyede tamamlanmıştır.



(a)



(b)



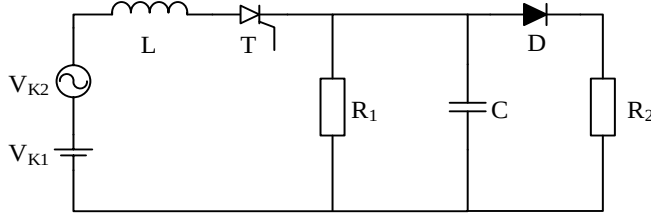
(c)

Şekil 3.21. Şekil 3.17'deki Simulink çiziminin $R=5 \, \Omega$, $L=0.05 \, \text{H}$ yük değerleri için simülasyon sonuçları: **a)** yük akımının (I_Y), **b)** yük geriliminin (V_Y) ve **c)** T_1 tristör geriliminin (V_{T1}) zamana göre değişimleri

Her iki modelleme için elde edilen sonuçlar aynıdır.

3.4. Örnek 3

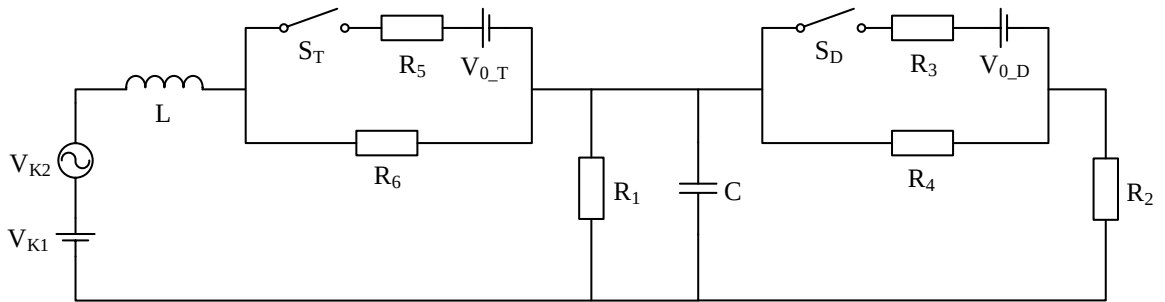
Bu örnekte, Şekil 3.22’de gösterilen tristör ve diyot içeren bir devre ele alınmıştır [12]. Doğrusal olmayan elemanlar için hem bu çalışmadaki modelleme, hem de SimPowerSystems kütüphanesindeki modeller kullanılmıştır.



Şekil 3.22. Örnek 3’e ait devre

Diyota ait kontrol eşitsizlikleri, Denklem 2.11c ve 2.11d’de verildiği gibidir. Diyotun eşdeğer devresi de Şekil 2.8 (b)’de gösterilmiştir. Tristöre ait kontrol eşitsizlikleri, Denklem 2.12c ve 2.12d’de verildiği gibidir. Tristörün eşdeğer devresi de Şekil 2.11’de gösterilmiştir. Bu devredeki eleman değerleri; $V_{K1}=100$ V, $V_{K2}=100.\sin(31.4t+60)$ V, $L=0.16$ H, $R_1=10$ Ω , $C=0.028$ F, $R_2=250$ Ω , ve V_{K2} kaynağının frekansı $f=5$ Hz’dir. Tristörün tetikleme açısı $\alpha=0^\circ$ olup açığa karşılık düşen zaman değeri $T=[0]$ vektörü ile verilmiştir.

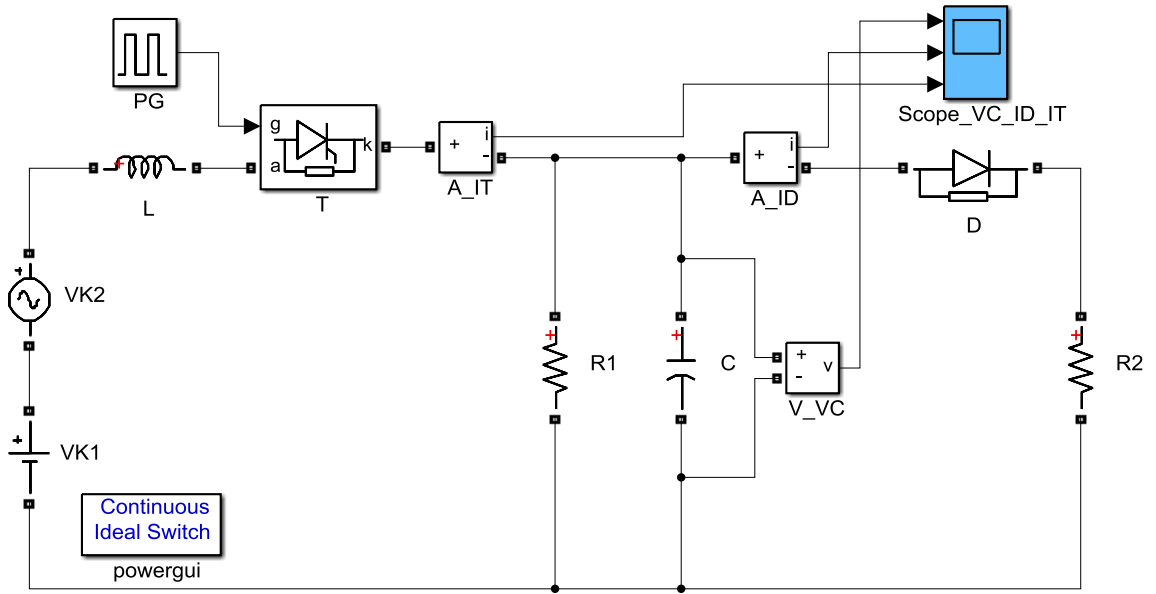
Şekil 3.22’deki devrede diyot ve tristör yerine Şekil 2.8 (b)’deki ve Şekil 2.11’deki eşdeğer devreler konulursa Şekil 3.23’deki devre elde edilir. Diyot ve tristör eşdeğerinden gelen yeni eleman değerleri de $R_3=0.001$ Ω , $R_4=500$ k Ω , $R_5=0.01$ Ω , $R_6=500$ k Ω , $V_{0,D}=0.8$ V ve $V_{0,T}=0.8$ V’tur.



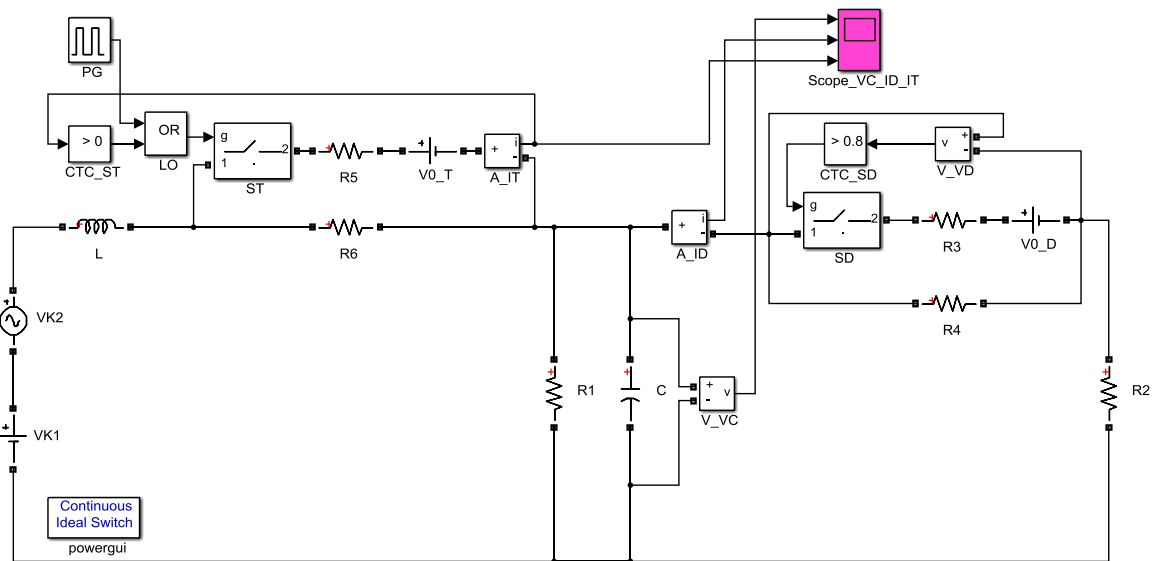
Şekil 3.23. Devrenin son hali

Şekil 3.22’deki devrenin ilk hali ile Şekil 3.23’teki devrenin son halinin Simulink çizimleri Şekil 3.24 ve Şekil 3.25’te gösterilmiştir. Simulink çizimlerinde A_{ID} ve A_{IT} ampermetreleri ile V_{VC} voltmetresi eklenmiştir. CTC_ST elemanı karşılaştırma

elemanıdır. PG tristörün tetiklenmesi için gereken sinyal üreticidir ve bir periyotun %5'i kadar bir süre ile tetikleme yapmaktadır. V_{K2} kaynağının frekansı 5 Hz olduğundan PG elemanın periyodu 0.2 saniyedir. LO elemanı lojik VEYA kapısıdır. PG ve CTC_ST elemanlarından gelen değerlere göre ST ideal anahtarını kapatıp açmaktadır. CTC_SD de karşılaştırma elemanı olup V_{VD} voltmadresinden gelen değer 0.8 V'tan büyük olduğu durumda SD ideal anahtarını kapatmakta, 0.8 V'tan küçük olduğu durumda SD ideal anahtarını açmaktadır.

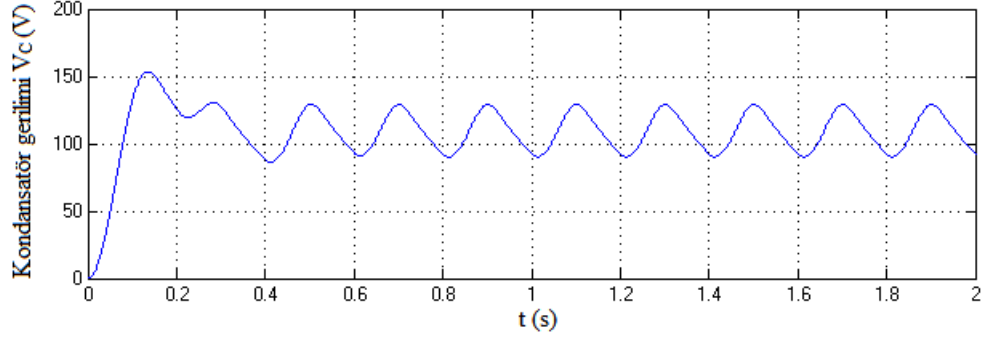


Şekil 3.24. Şekil 3.22'deki devrenin Simulink çizimi

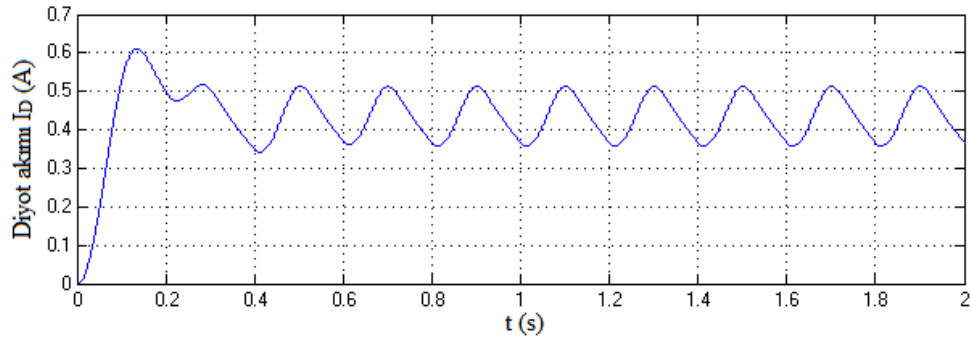


Şekil 3.25. Şekil 3.23'teki devrenin Simulink çizimi

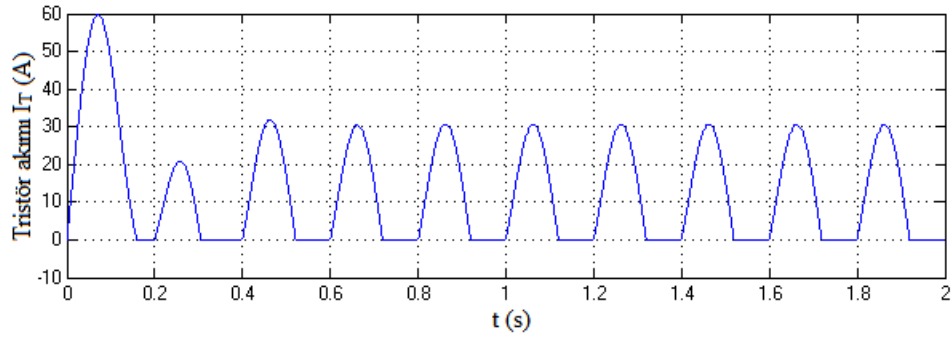
Şekil 3.24'teki devrenin simülasyonu 0-2 s arasında, sabit adım aralığı yöntemi (Fixed-step) ile adım aralığı (örnekleme periyodu) $2e-8$ olan, ode3 (Bogacki-Shampine) çözümleyicisi ile gerçekleştirilmiştir. Simülasyon 2452 saniyede tamamlanmıştır. Simülasyon sonucunda Şekil 3.26 (a), (b) ve (c)'de verilen değişimler elde edilmiştir.



(a)



(b)

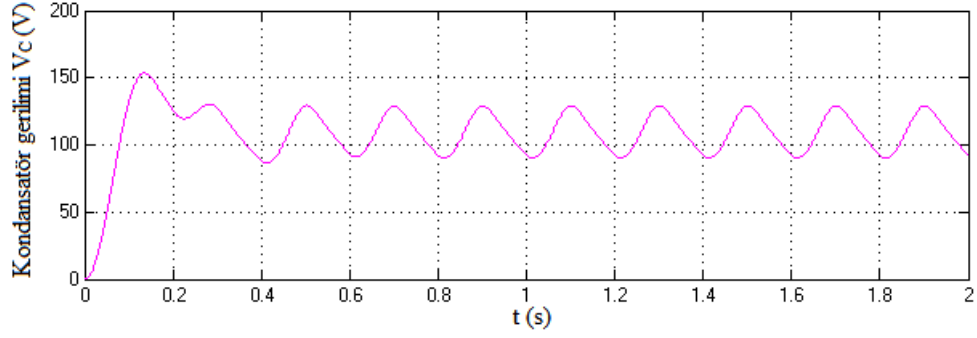


(c)

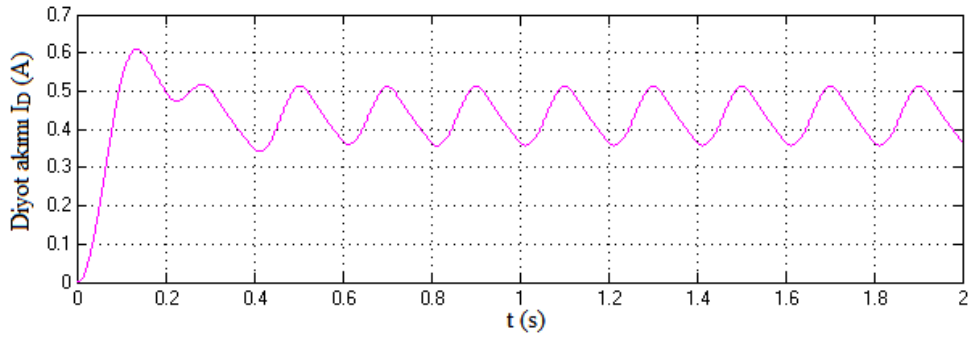
Şekil 3.26. Şekil 3.24'teki Simulink çiziminin simülasyon sonuçları:

a) kondansatör geriliminin (V_C), **b)** diyot akımının (I_D) ve **c)** tristör akımının (I_T) zamana göre değişimleri

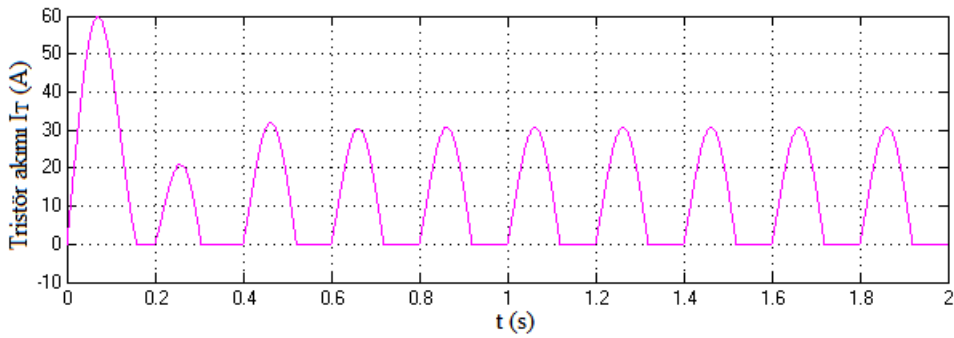
Şekil 3.25'teki devrenin simülasyonu da Şekil 3.24'teki devrenin simülasyonunda kullanılan yöntem, süre ve örnekleme periyotları vb. özellikler ile aynı şekilde gerçekleştirilmiştir. Simülasyon, 2654 saniyede tamamlanmıştır. Simülasyon sonucunda Şekil 3.27 (a), (b) ve (c)'de verilen değişimler elde edilmiştir.



(a)



(b)



(c)

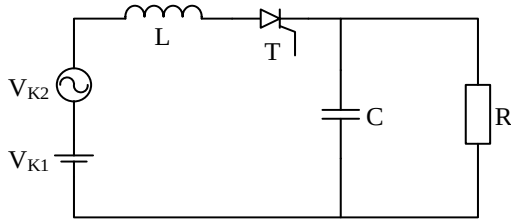
Şekil 3.27. Şekil 3.25'teki Simulink çiziminin simülasyon sonuçları:

a) kondansatör geriliminin (V_C), **b)** diyot akımının (I_D) ve **c)** tristör akımının (I_T) zamana göre değişimleri

Her iki modelleme için aynı sonuçlar elde edilmiştir.

3.5. Örnek 4

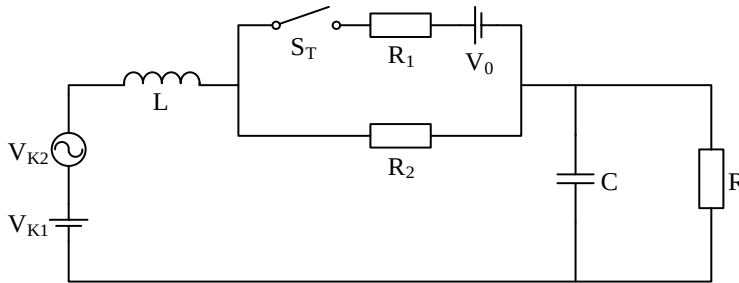
Bu örnekte, dışardan da kontrol edilen bir eleman olan tristör içeren Şekil 3.28'deki devre incelenecektir [2,13]. Burada doğrusal olmayan tek eleman olan tristör için hem bu çalışmada tanımlı modelleme, hem de SimPowerSystems kütüphanesindeki tanımlı modeli kullanılmıştır. Dolayısıyla iki farklı modellemeye ilişkin simülasyon sonuçları elde edilmiştir.



Şekil 3.28. Örnek 4'e ait devre

Tristöre ilişkin Şekil 2.10 (b)'de verilen i-v karakteristiği kullanılmıştır. Buna ilişkin eşdeğer devre Şekil 2.11'de verilmiştir. Kontrol eşitsizlikleri de (2.12c) ve (2.12d)'deki gibidir. Bu devredeki eleman değerleri; $V_{K1}=10$ V, $V_{K2}=10.\sin(\omega t+\pi/6)$ V, $L=20$ mH, $R=1$ k Ω , $C=22$ nF ve V_{K2} kaynağının frekansı $f=5$ kHz'dir. Tristörün tetikleme açısı $\alpha=18^\circ$ olup bu açığa karşılık düşen zaman değeri $T=[10e-6]$ vektörü ile verilmiştir.

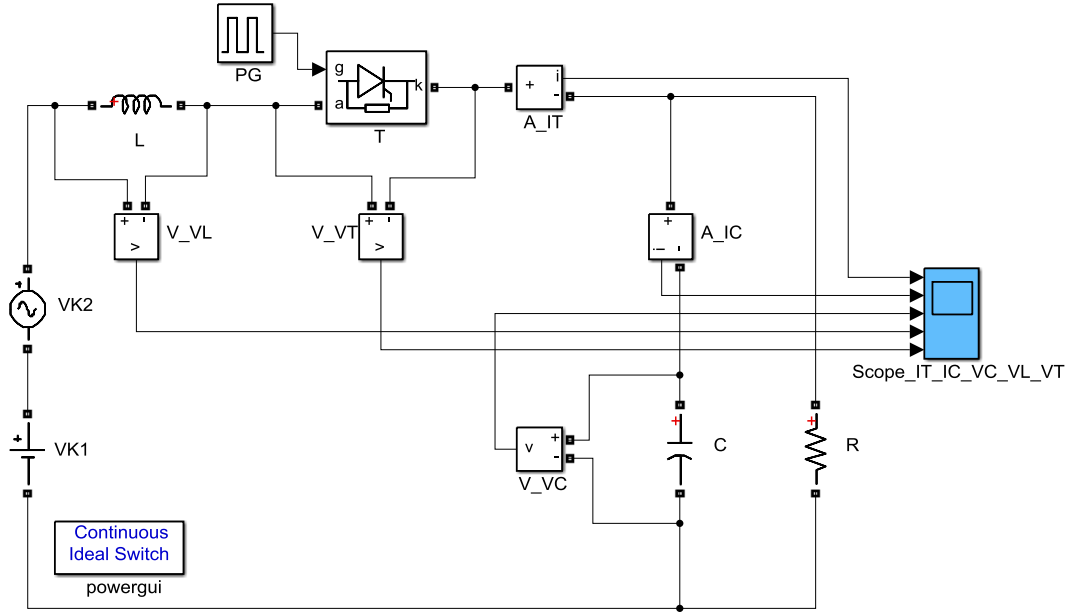
Şekil 3.28'deki devrede tristör yerine Şekil 2.11'deki eşdeğer devre konulursa Şekil 3.29'daki devre elde edilir. Tristör eşdeğerinden gelen eleman değerleri de $R_1=0.1$ Ω , $R_2=650$ k Ω ve $V_0=0.8$ V'tur.



Şekil 3.29. Devrenin son hali

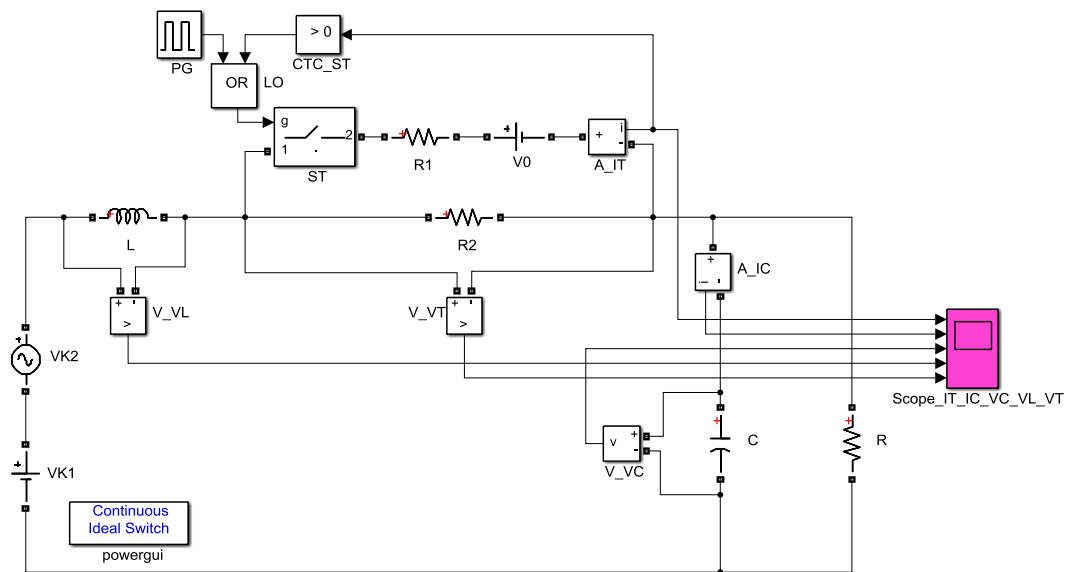
Şekil 3.28'deki devrenin ilk hali ile Şekil 3.29'daki devrenin son halinin Simulink çizimleri Şekil 3.30 ve Şekil 3.31'de gösterilmiştir. Simulink çizimlerinde A_{IT} ve A_{IC}

ampermetreleri ile V_{VL} , V_{VT} ve V_{VC} voltmetreleri eklenmiştir. CTC_ST elemanı karşılaştırma elemanıdır. PG tristörün tetiklenmesi için gereken sinyal üreticidir ve bir periyotun %5'i kadar bir süre ile tetikleme yapmaktadır. LO elemanı lojik VEYA kapısıdır. PG ve CTC_ST elemanlarından gelen değerlere göre ST ideal anahtarını kapatıp açmaktadır.



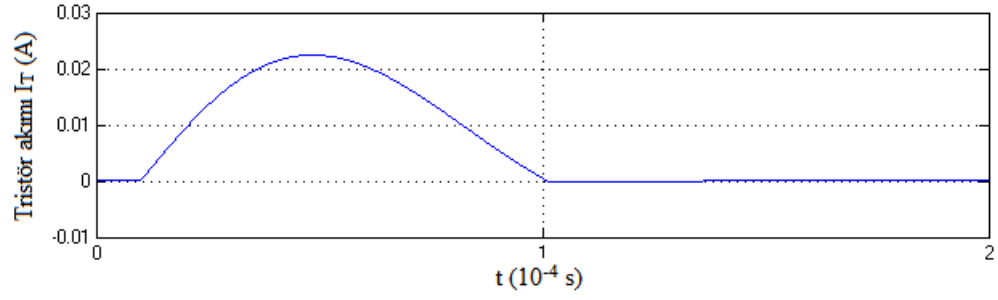
Şekil 3.30. Şekil 3.28'deki devrenin Simulink çizimi

ST anahtarı ilk önce PG'den gelen sinyalle iletme geçmektedir. Daha sonra A_{IT} ampermetresinden gelen akım değeri sıfırdan büyük olduğu sürece ST anahtarı iletimde kalmaktadır.

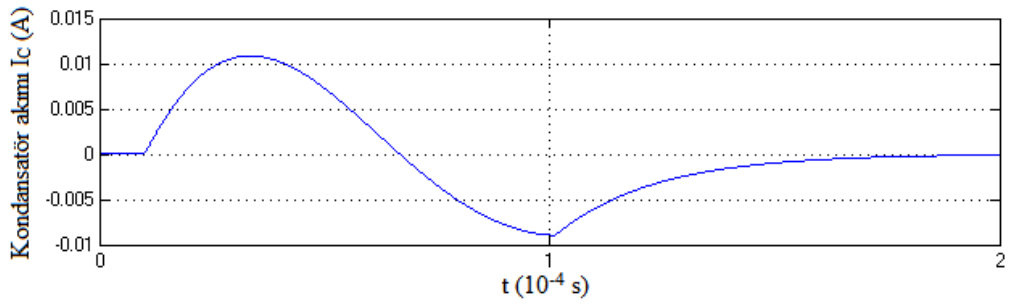


Şekil 3.31. Şekil 3.29'deki devrenin Simulink çizimi

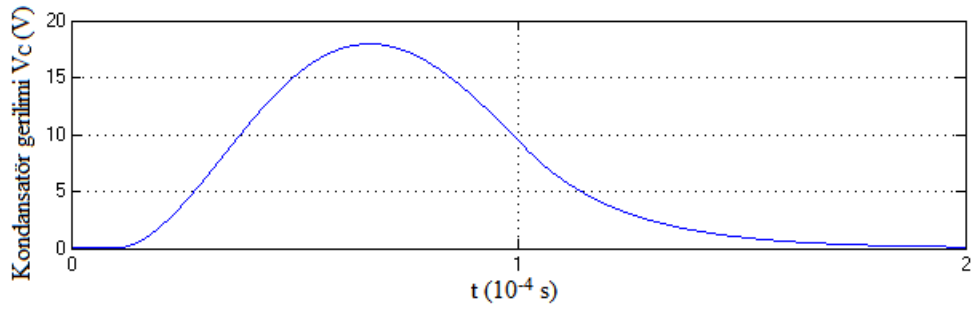
Şekil 3.30'daki devrenin simülasyonu 0-0.2 ms arasında, sabit adım aralığı yöntemi (Fixed-step) ile adım aralığı (örnekleme periyodu) $5e-12$ olan, ode3 (Bogacki-Shampine) çözümleyicisi ile gerçekleştirilmiştir. Simülasyon 839 saniyede tamamlanmıştır. Simülasyon sonucunda Şekil 3.32 (a), (b), (c), (d) ve (e)'de verilen değişimler elde edilmiştir.



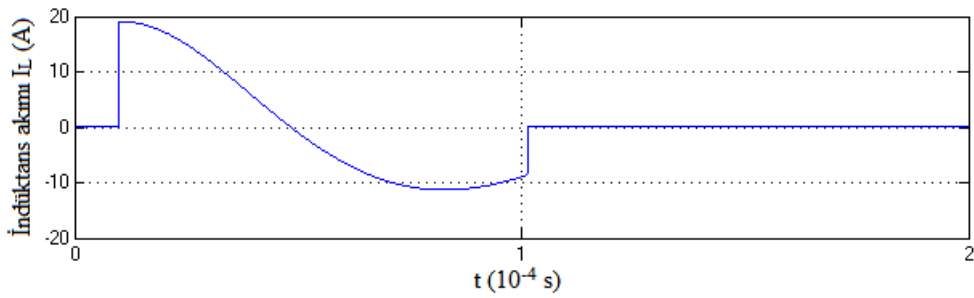
(a)



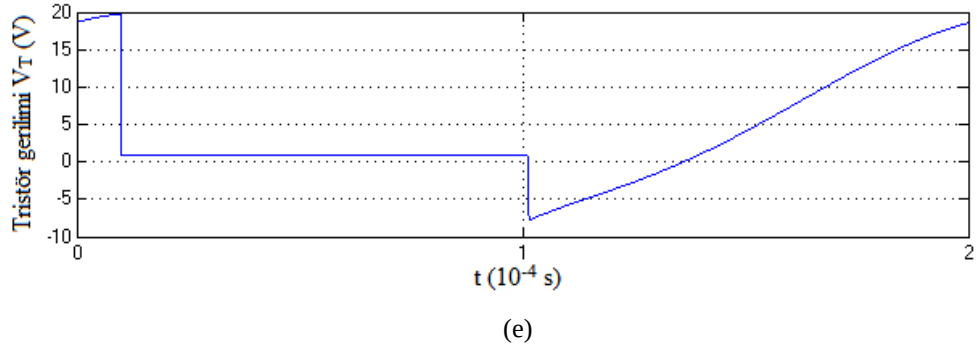
(b)



(c)



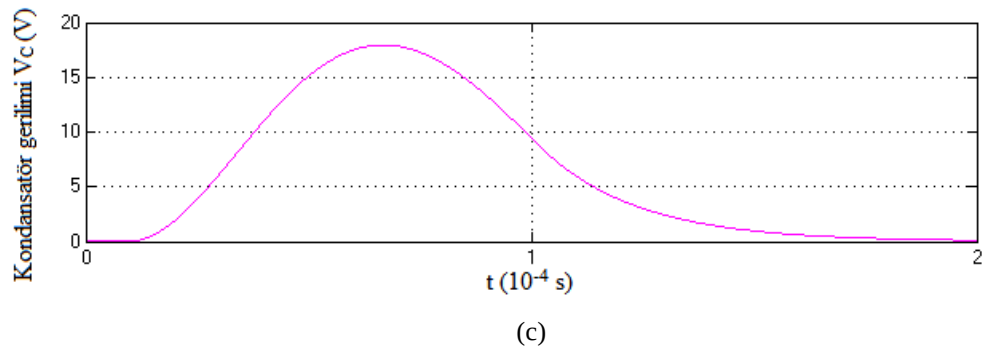
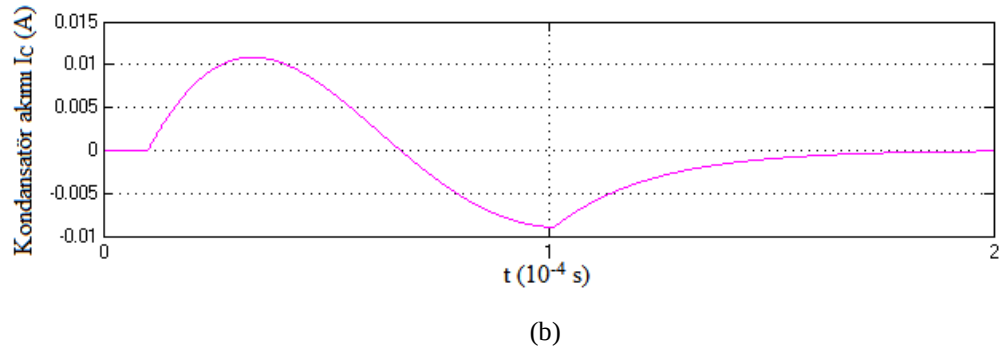
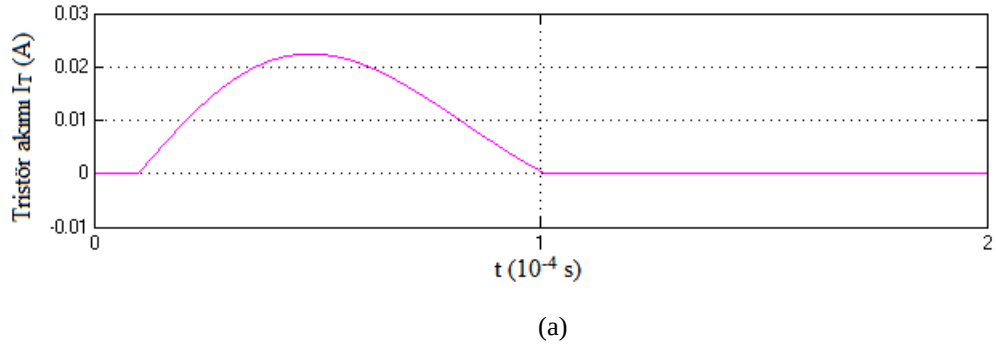
(d)

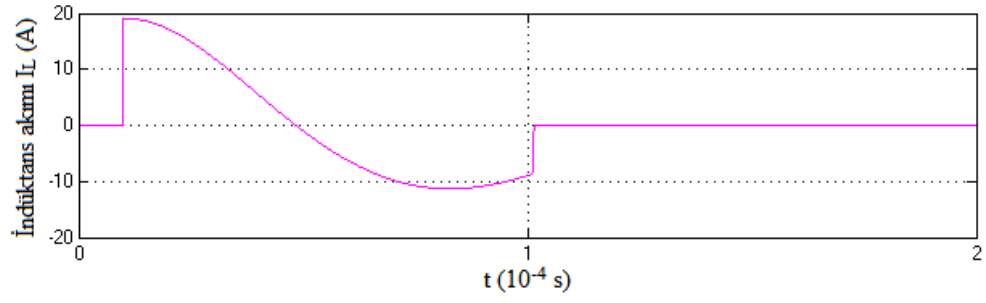


Şekil 3.32. Şekil 3.30'daki Simulink çiziminin simülasyon sonuçları:

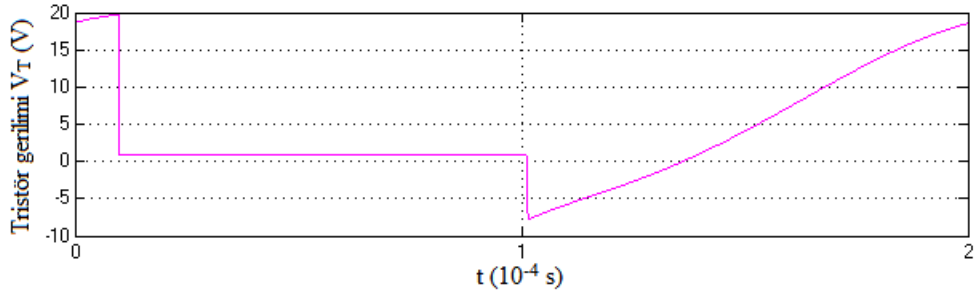
a) tristör akımının (I_T), **b)** kondansatör akımının (I_C), **c)** kondansatör geriliminin (V_C), **d)** indüktans akımının (I_L) ve **e)** tristör geriliminin (V_T) zamana göre değişimleri

Şekil 3.31'deki devrenin simülasyonu da Şekil 3.30'daki devrenin simülasyonunda kullanılan yöntem, süre ve örnekleme periyotları vb. özellikler ile aynı şekilde gerçekleştirilmiştir. Simülasyon 867 saniyede tamamlanmıştır. Simülasyon sonucunda Şekil 3.33 (a), (b), (c), (d) ve (e)'de verilen değişimler elde edilmiştir.





(d)



(e)

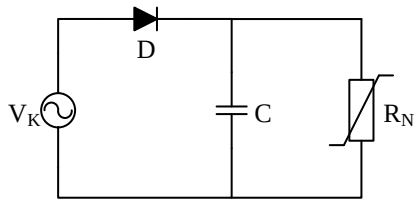
Şekil 3.33. Şekil 3.31’deki Simulink çiziminin simülasyon sonuçları:

a) tristor akımının (I_T), **b)** kondansatör akımının (I_C), **c)** kondansatör geriliminin (V_C), **d)** indüktans akımının (I_L) ve **e)** tristor geriliminin (V_T) zamana göre değişimleri

Her iki modelleme için elde edilen Şekil 3.32 ve Şekil 3.33’te verilen değişimler birbirleriyle aynıdır.

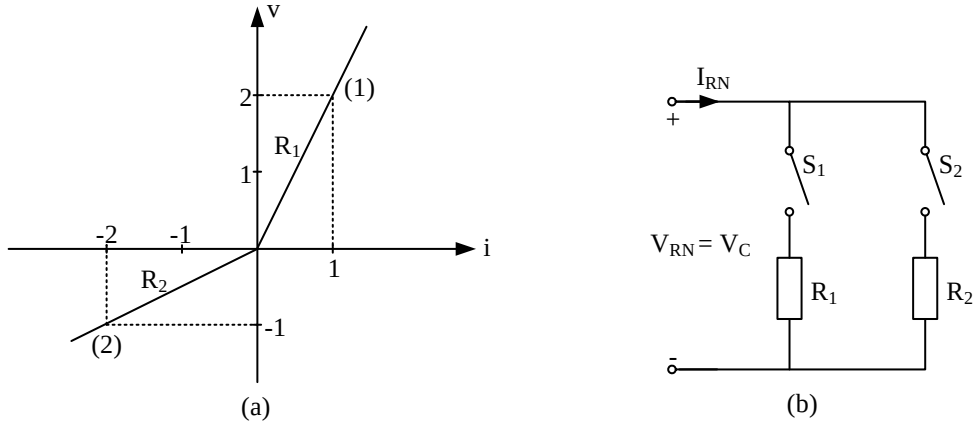
3.6. Örnek 5

Bu örnekte, bir diyot ile doğrusal olmayan bir direnç içeren, Şekil 3.34’te gösterilen devre incelenmiştir [2,12]. Burada, doğrusal olmayan direnç için sadece bu çalışmada tanımlanan modelleme kullanılmıştır. Diyot içinse hem bu çalışmada tanımlanan modelleme hem de SimPowerSystems kütüphanesindeki tanımlı modeli kullanılmıştır. Dolayısıyla iki farklı modellemeye ilişkin simülasyon sonuçları elde edilmiştir.



Şekil 3.34. Örnek 5’e ait devre

Doğrusal olmayan direncin v-i karakteristiği ve eşdeğer devresi Şekil 3.35’te gösterilmiştir.



Şekil 3.35. a) Doğrusal olmayan direncin v-i karakteristiği, b) eşdeğer devresi

Doğrusal olmayan direncin kontrol eşitsizlikleri:

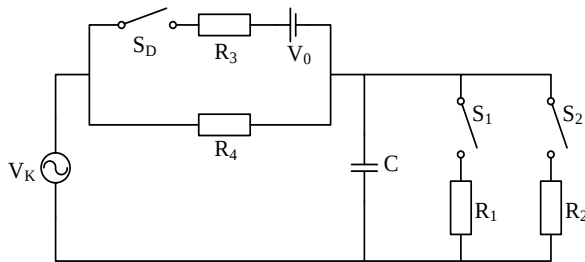
1. durumda:

$$\begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} \begin{bmatrix} I_{RN} \\ V_{RN} \end{bmatrix} \geq \begin{bmatrix} 0 \\ 0 \end{bmatrix} \quad (3.1a)$$

2. durumda:

$$\begin{bmatrix} -1 & 0 \\ 0 & -1 \end{bmatrix} \begin{bmatrix} I_{RN} \\ V_{RN} \end{bmatrix} \geq \begin{bmatrix} 0 \\ 0 \end{bmatrix} \quad (3.1b)$$

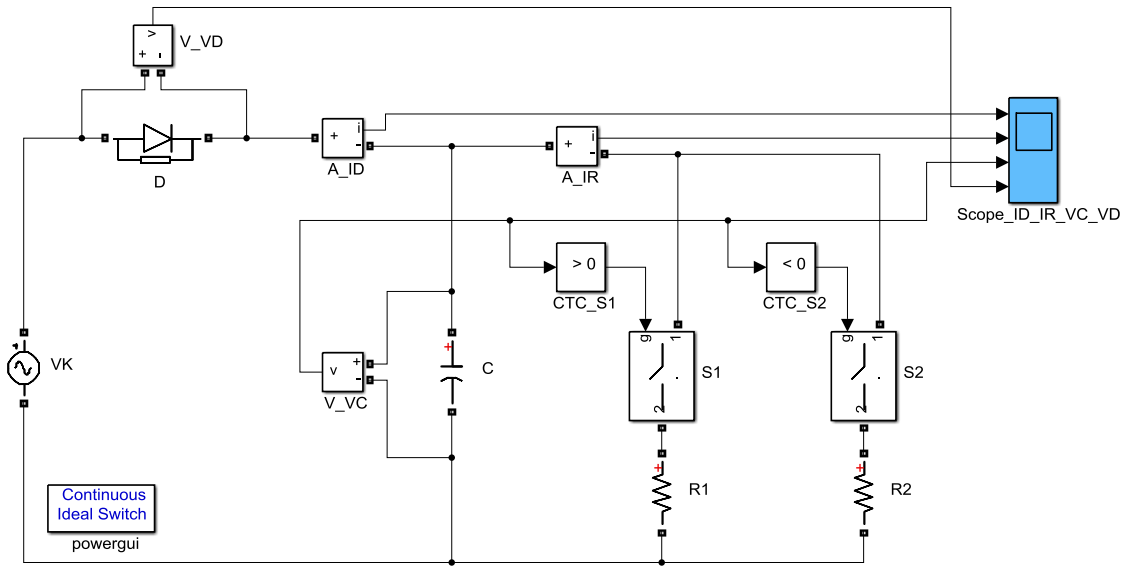
Burada $Z = \begin{bmatrix} 2 & 0 \\ 2 & 0 \end{bmatrix}$ şeklinde olur. Z matrisine göre 1. ve 2. durumdaki kontrol eşitsizlikleri birbirine VEYA ile bağlıdır. Devrede diyot için Şekil 2.7’de verilen karakteristik kullanılmıştır. Bu karakteristiği temsil eden Şekil 2.8 (b)’de verilen eşdeğer devre ile (2.11c) ve (2.11d)’de verilen kontrol eşitsizlikleri kullanılmıştır. Şekil 3.34’teki devrede doğrusal olmayan direnç ve diyot yerine Şekil 3.35 (b)’deki ve Şekil 2.8 (b)’deki eşdeğer devreler konulursa, Şekil 3.36’daki devre elde edilir.



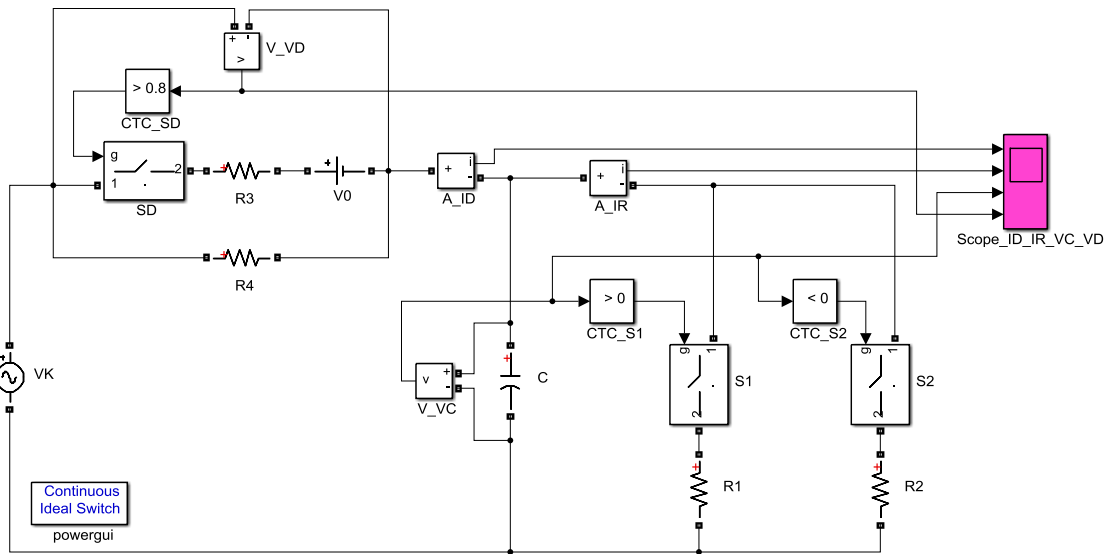
Şekil 3.36. Devrenin son hali

Bu devredeki eleman değerleri; $V_K=10.\sin(2t)$ V, $R_1=2 \Omega$, $R_2=0.5 \Omega$, $C=1.5$ F, $R_3=0.01 \Omega$, $R_4=500$ k Ω , $V_0=0.8$ V ve V_K kaynağının frekansı $f=1/\pi$ Hz'dir.

Şekil 3.34'teki devrenin ilk hali ile Şekil 3.36'daki devrenin son halinin Simulink çizimleri Şekil 3.37 ve Şekil 3.38'de gösterilmiştir. Simulink çizimlerinde A_ID ve A_IR ampermetreleri ile V_VD ve V_VC voltmetreleri eklenmiştir. CTC_S1, CTC_S2 elemanları karşılaştırma elemanlarıdır ve doğrusal olmayan direncin farklı durumları için V_VC voltmetresinden gelen değerler ile S1 ve S2 anahtarlarını kontrol etmektedir. CTC_SD elemanı kendisine gelen değer 0.8'den büyük olduğu zaman SD anahtarını kapatmaktadır.

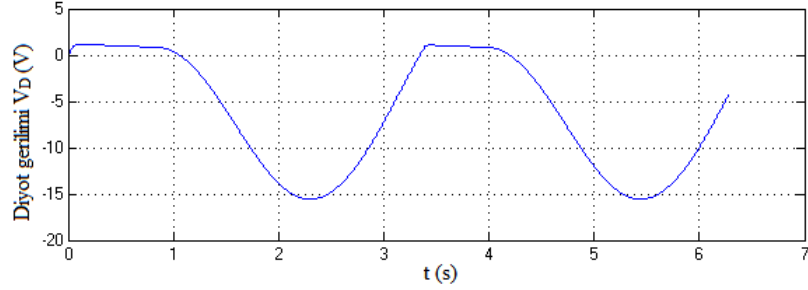


Şekil 3.37. Şekil 3.34'teki devrenin Simulink çizimi

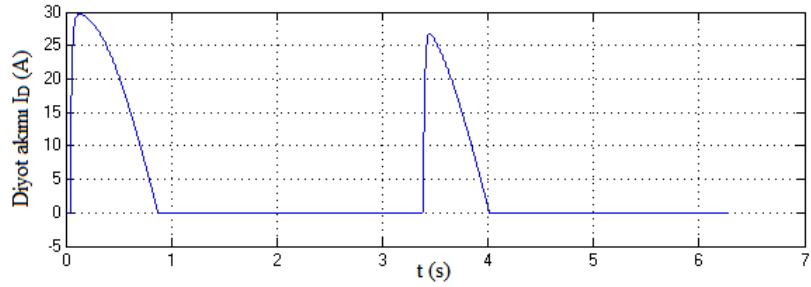


Şekil 3.38. Şekil 3.36'daki devrenin Simulink çizimi

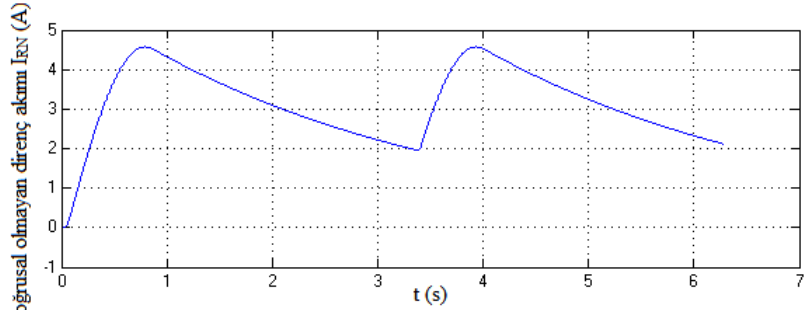
Şekil 3.37'deki devrenin simülasyonu 0-6.28 s arasında, sabit adım aralığı yöntemi (Fixed-step) ile adım aralığı (örnekleme periyodu) $1e-7$ olan, ode3 (Bogacki-Shampine) çözümleyicisi ile gerçekleştirilmiştir. Simülasyon 1299 saniyede tamamlanmıştır. Simülasyon sonucunda Şekil 3.39 (a), (b), (c) ve (d)'de verilen değişimler elde edilmiştir.



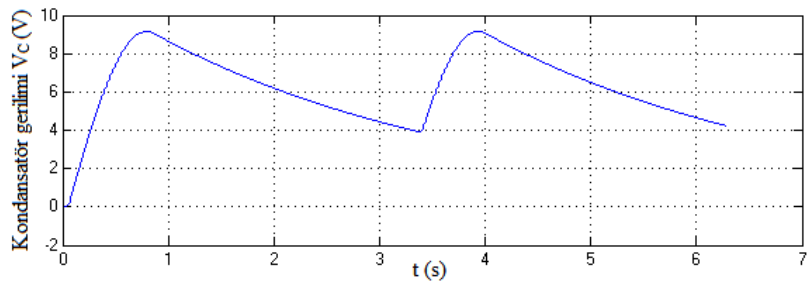
(a)



(b)



(c)

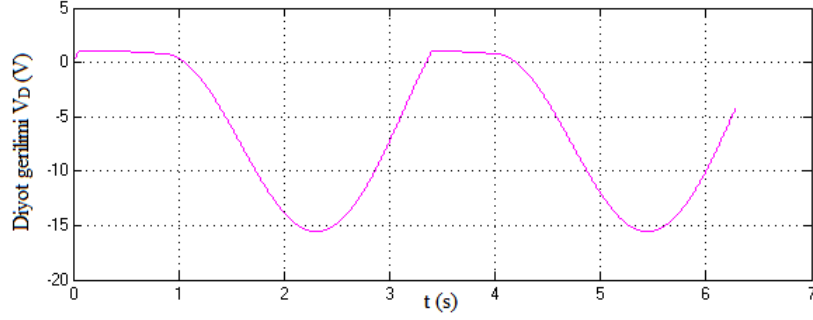


(d)

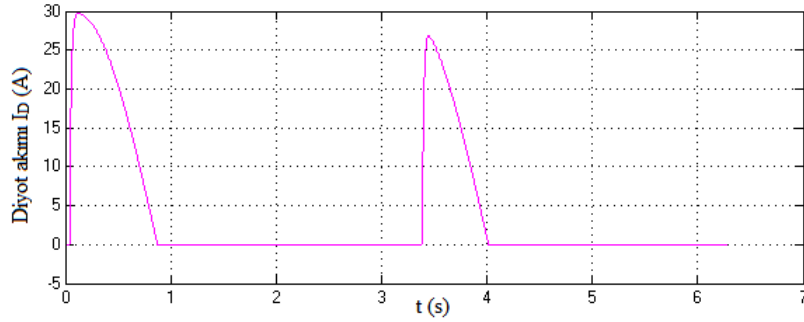
Şekil 3.39. Şekil 3.37'deki Simulink çiziminin simülasyon sonuçları:

a) diyot geriliminin (V_D), **b)** diyot akımının (I_D), **c)** doğrusal olmayan direncin akımının (I_{RN}) ve **d)** kondansatör geriliminin (V_C) zamana göre değişimleri

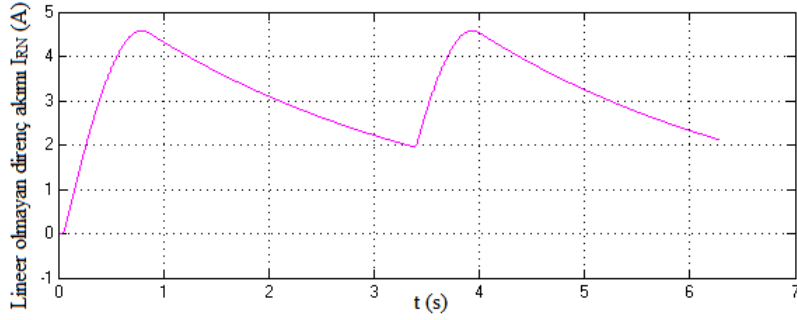
Şekil 3.38'deki devrenin simülasyonu da Şekil 3.37'deki devrenin simülasyonunda kullanılan yöntem, süre ve örnekleme periyotları vb. özellikler ile aynı şekilde gerçekleştirilmiştir. Simülasyon 1251 saniyede tamamlanmıştır. Simülasyon sonucunda Şekil 3.40 (a), (b), (c) ve (d)'de verilen değişimler elde edilmiştir.



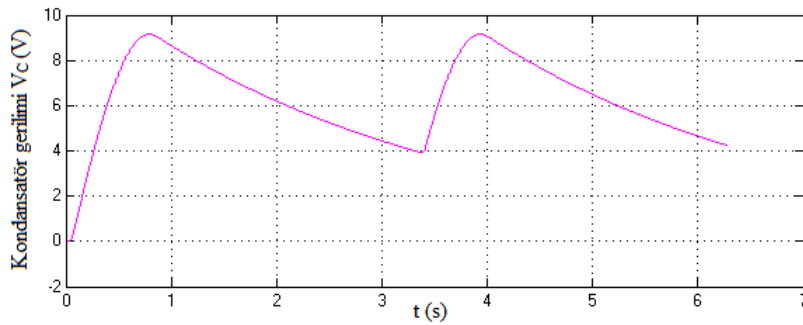
(a)



(b)



(c)



(d)

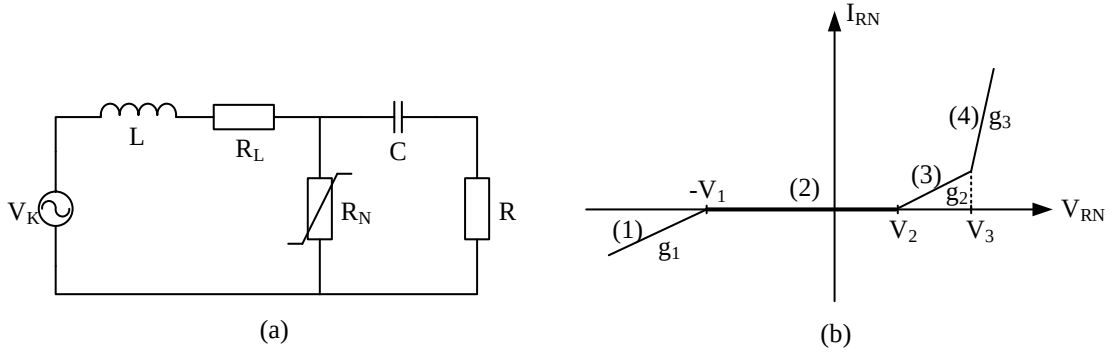
Şekil 3.40. Şekil 3.38'deki Simulink çiziminin simülasyon sonuçları:

a) diyot geriliminin (V_D), **b)** diyot akımının (I_D), **c)** doğrusal olmayan direncin akımının (I_{RN}) ve **d)** kondansatör geriliminin (V_C) zamana göre değişimleri

Bu deęişimlerden görüleceęi gibi her iki modelleme için elde edilen sonuçlar tamamen aynıdır. Simülasyon süreleri oldukça yakındır.

3.7. Örnek 6

Bu örnekte Şekil 3.41 (a)'da verilen ve dört durumlu doğrusal olmayan bir direnç içeren devre incelenecektir [1,2,11,12]. Bu örnekte, doğrusal olmayan dirence ilişkin SimPowerSystems kütüphanesinde bir tanım olmadığı için dirence ilişkin sadece bu tezde tanımlanan modelleme kullanılmıştır. Buradaki doğrusal olmayan direncin i-v karakteristięi Şekil 3.41 (b)'de verilmiştir. Bu karakteristikte $g_1=0.019 \text{ Ő}$, $g_2=0.017 \text{ Ő}$, $g_3=0.16 \text{ Ő}$, $V_1=11 \text{ V}$, $V_2=5.25 \text{ V}$ ve $V_3=10.5 \text{ V}$ 'tur.



Şekil 3.41. a) Örnek 6'ya ait devre b) doğrusal olmayan direncin i-v karakteristięi

Şekil 3.41 (b)'deki karakteristięe göre uç denklemleri:

1. durum için (S_1 kapalı, S_2 ve S_3 açık):

$$I_{RN} = g_1 \cdot (V_{RN} - V_1) \quad (3.2a)$$

2. durum için (S_1 , S_2 ve S_3 açık):

$$I_{RN} = 0 \quad (3.2b)$$

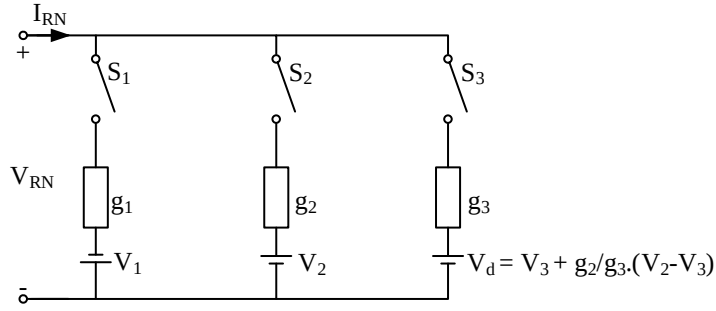
3. durum için (S_2 kapalı, S_1 ve S_3 açık):

$$I_{RN} = g_2 \cdot (V_{RN} - V_2) \quad (3.2c)$$

4. durum için (S_3 kapalı, S_1 ve S_2 açık):

$$I_{RN} = g_3 \cdot V_{RN} - (g_3 - g_2) \cdot V_3 - g_2 \cdot V_2 \quad (3.2d)$$

şeklinde yazılır. Doğrusal olmayan direncin eşdeğer devresi Şekil 3.43'teki gibi elde edilir.



Şekil 3.42. Şekil 3.41 (b)'deki karakteristiği temsil eden eşdeğer devre

Kontrol eşitsizlikleri:

1. durumda:

$$[-1] [V_{RN}] \geq [11] \quad (3.2e)$$

2. durumda:

$$\begin{bmatrix} 1 \\ -1 \end{bmatrix} [V_{RN}] \geq \begin{bmatrix} -11 \\ -5.25 \end{bmatrix} \quad (3.2f)$$

3. durumda:

$$\begin{bmatrix} 1 \\ -1 \end{bmatrix} [V_{RN}] \geq \begin{bmatrix} 5.25 \\ -10.5 \end{bmatrix} \quad (3.2g)$$

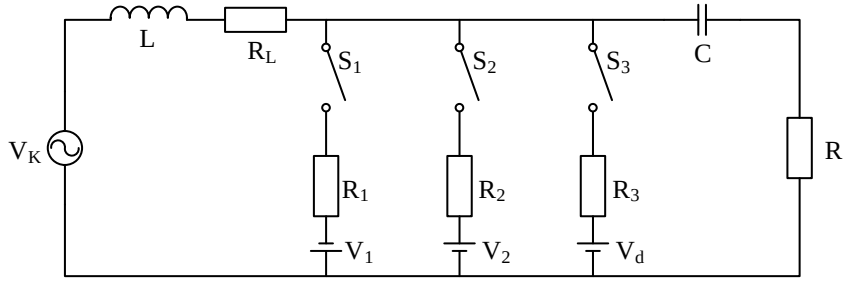
4. durumda:

$$[1] [V_{RN}] \geq [10.5] \quad (3.2h)$$

Burada $Z = \begin{bmatrix} 0 & 0 \\ 1 & 0 \\ 1 & 0 \\ 0 & 0 \end{bmatrix}$ şeklinde olur. Z matrisine göre 2. ve 3. durumdaki kontrol

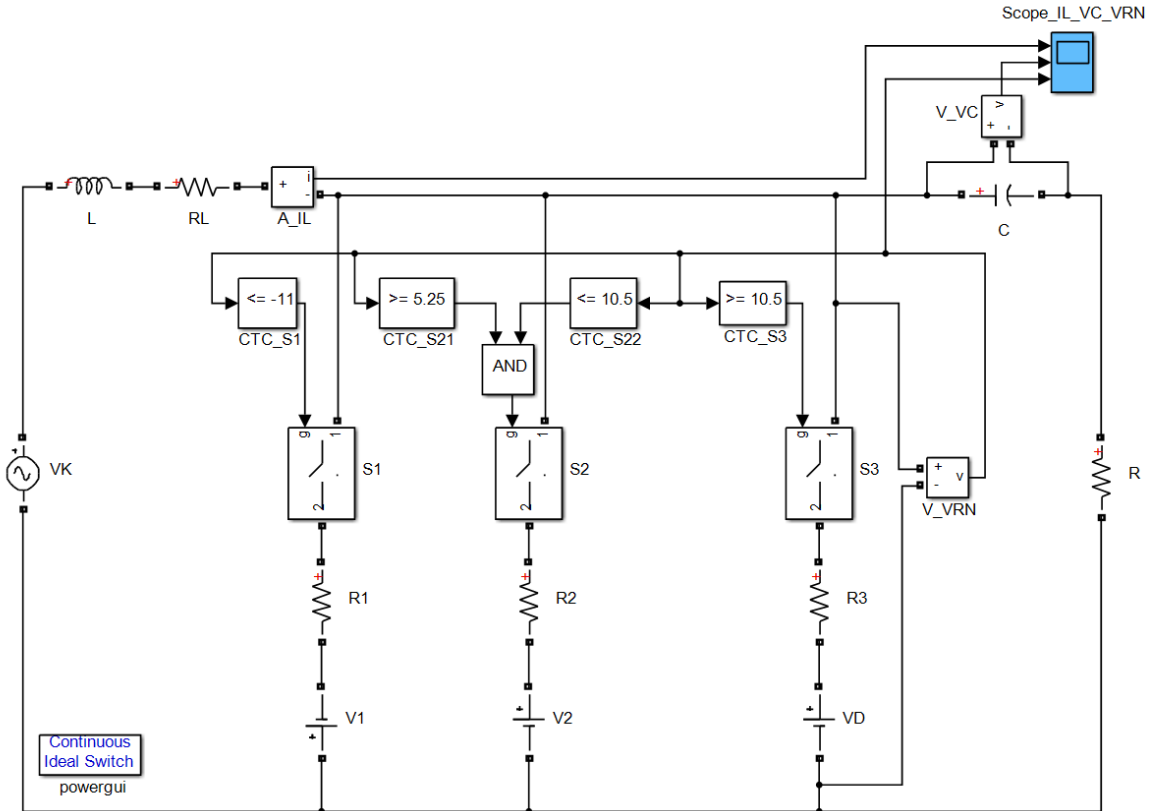
eşitsizlikleri birbirine VE ile bağlıdır.

Şekil 3.41 (a)'daki devrede doğrusal olmayan direncin yerine Şekil 3.42'deki eşdeğer devre konulursa Şekil 3.43'teki devre elde edilir. Bu devredeki eleman değerleri; $V_K=20.\sin(\omega t)$ V, $L=69$ mH, $R_L=25$ Ω , $R_1=52.63$ Ω , $R_2=58.82$ Ω , $R_3=6.25$ Ω , $V_1=11$ V, $V_2=5.25$ V, $V_d=9.94$ V, $C=12$ μ F, $R=100$ Ω ve kaynağın frekansı $f=50$ Hz'dir.



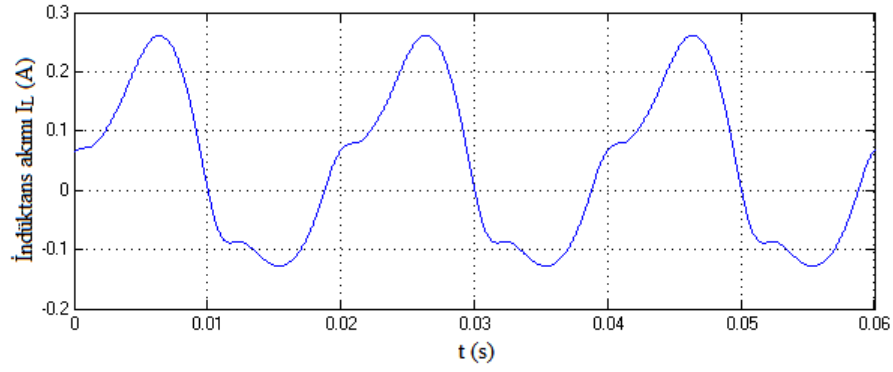
Şekil 3.43. Devrenin son hali

Şekil 3.43'teki devrenin Simulink SimPowerSystems elemanları ile oluşturulmuş modeli Şekil 3.44'te verilmiştir. Şekil 3.43'teki devreye ek olarak A_IL ampermetresi, V_VC ve V_VRN voltmetreleri ölçümler için eklenmiştir. CTC_S1, CTC_S21, CTC_S22 ve CTC_S3 elemanları karşılaştırma elemanlarıdır ve doğrusal olmayan direncin farklı durumları için V_VRN voltmetresinden gelen değerlerle S1, S2 ve S3 anahtarlarını kontrol etmektedir. Scope_IL_VC_VRN elemanı ise simülasyon sonucunda sırasıyla indüktans akımının, kondansatör geriliminin ve doğrusal olmayan direncin geriliminin zamana göre değişimlerini göstermektedir.

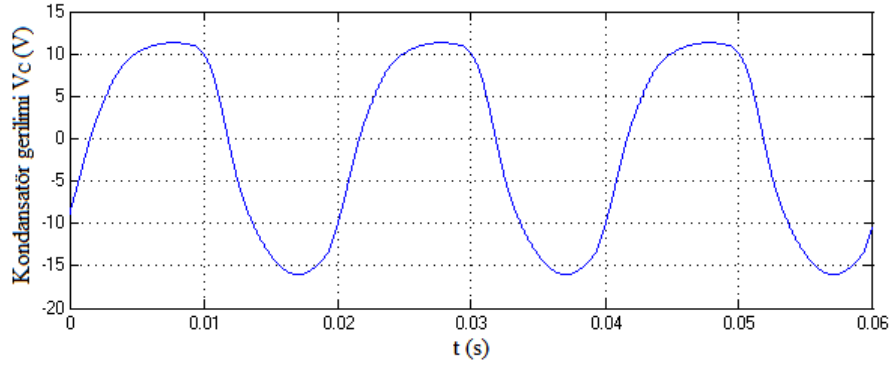


Şekil 3.44. Şekil 3.43'teki devrenin Simulink çizimi

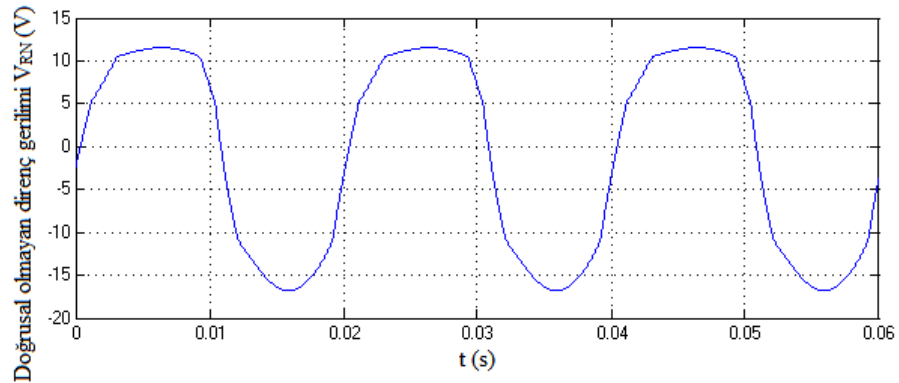
Şekil 3.44'teki devrenin simülasyonu 0-0.06 s arasında, sabit adım aralığı yöntemi (Fixed-step) ile adım aralığı (örnekleme periyodu) $1e-5$ olan, ode3 (Bogacki-Shampine) çözümleyicisi ile gerçekleştirilmiştir. Simülasyon 0.56 saniyede tamamlanmıştır. Simülasyon sonucunda Şekil 3.45 (a), (b) ve (c)'de verilen değişimler elde edilmiştir. Daha önce yapılan çalışmalardaki sonuçlarla aynı olduğu görülmüştür [1,2,11,12].



(a)



(b)

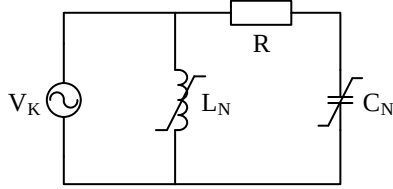


(c)

Şekil 3.45. a) İndüktans akımı (I_L), b) kondansatör gerilimi (V_C), ve c) doğrusal olmayan direncin geriliminin (V_{RN}) zamana göre değişimleri

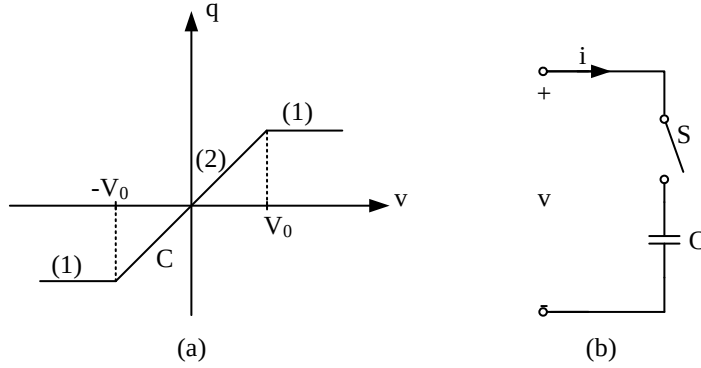
3.8. Örnek 7

Bu örnekte doğrusal olmayan bir indüktans ve doğrusal olmayan bir kondansatör içeren Şekil 3.46'daki devre incelenecektir. Doğrusal olmayan indüktans ve doğrusal olmayan kondansatöre ilişkin SimPowerSystems kütüphanesinde bir tanım olmadığı için bu elemanlara ilişkin sadece bu tezde tanımlanan modelleme kullanılmıştır.



Şekil 3.46. Örnek 7'ye ait devre

Doğrusal olmayan indüktansa ilişkin Şekil 2.29 (b)'deki karakteristik ve Şekil 2.30'daki eşdeğer devre kullanılmıştır. Bu elemana ait kontrol eşitsizlikleri (2.19c) ve (2.19d)'deki gibidir. Doğrusal olmayan kondansatörün Şekil 3.47 (a)'da q-v karakteristiği ve 3.47 (b)'de eşdeğer devresi verilmiştir. Kontrol eşitsizlikleri (3.3a) ve (3.3b)'deki gibidir.



Şekil 3.47. a) Doğrusal olmayan kondansatörün q-v karakteristiği, b) eşdeğer devresi

Doğrusal olmayan kondansatörün kontrol eşitsizlikleri:

1. durumda:

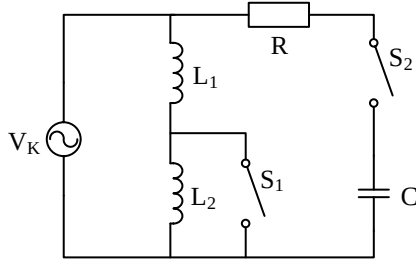
$$\begin{bmatrix} 1 \\ -1 \end{bmatrix} [v] \geq \begin{bmatrix} V_0 \\ V_0 \end{bmatrix} \quad (3.3a)$$

2. durumda:

$$\begin{bmatrix} -1 \\ 1 \end{bmatrix} [v] \geq \begin{bmatrix} -V_0 \\ -V_0 \end{bmatrix} \quad (3.3b)$$

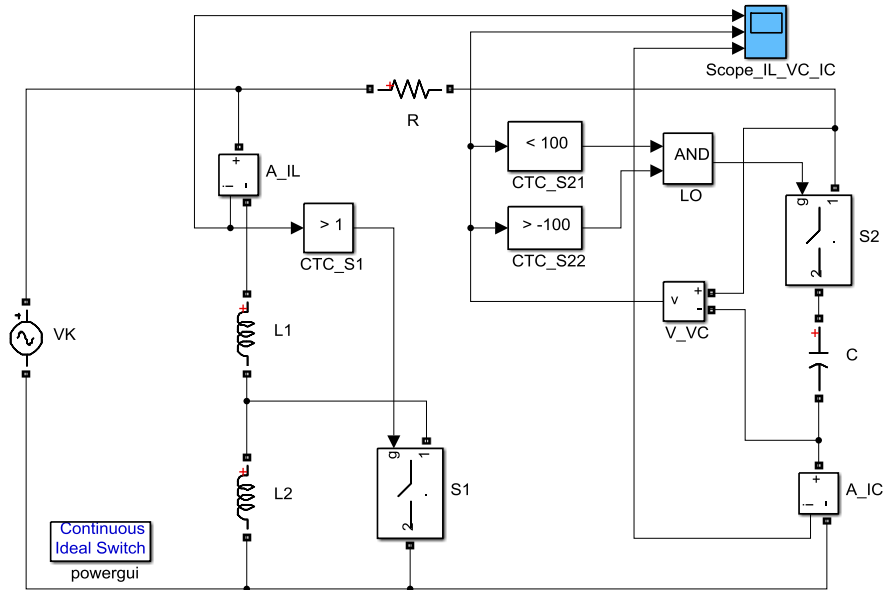
Burada $Z = \begin{bmatrix} 1 & 0 \\ 1 & 0 \end{bmatrix}$ şeklinde olur. Z matrisine göre 1. ve 2. durumdaki kontrol eşitsizlikleri birbirine VE ile bağlıdır.

Şekil 3.46'daki devrede doğrusal olmayan indüktans ve doğrusal olmayan kondansatör yerine Şekil 2.30'daki ve Şekil 3.47 (b)'deki eşdeğer devreler konulursa Şekil 3.48'deki devre elde edilir. Bu devredeki eleman değerleri; $V_K=200.\sin(\omega t)$ V, $L_1=1$ H, $L_2=1$ H, $R=20 \Omega$, $C=1$ mF, $I_0=1$ A, $V_0=100$ V ve kaynağın frekansı $f=10$ Hz'dir.



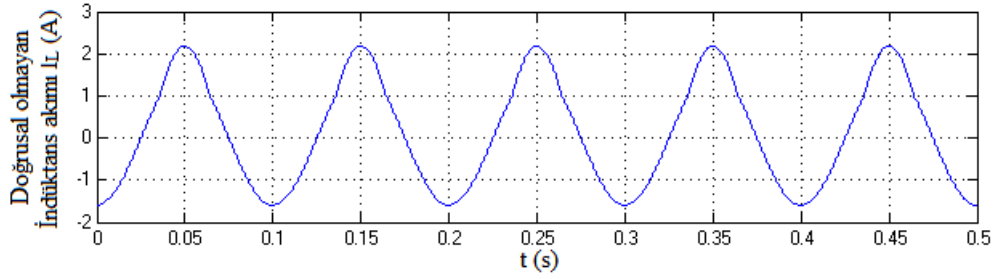
Şekil 3.48. Devrenin son hali

Şekil 3.48'teki devrenin Simulink SimPowerSystems elemanları ile oluşturulmuş modeli Şekil 3.49'da verilmiştir. Şekil 3.48'deki devreye ek olarak A_IL ampermetresi ve V_VC voltmetresi ölçümler için eklenmiştir. CTC_S1, CTC_S21 ve CTC_S22 elemanları karşılaştırma elemanlarıdır. Bu elemanlar doğrusal olmayan indüktansa ve kondansatöre ait S1 ve S2 ideal anahtarlarını kontrol etmektedir. Scope_IL_VC_IC elemanı ise simülasyon sonucunda sırasıyla indüktans akımının, kondansatör geriliminin ve akımının zamana göre değişimlerini göstermektedir.

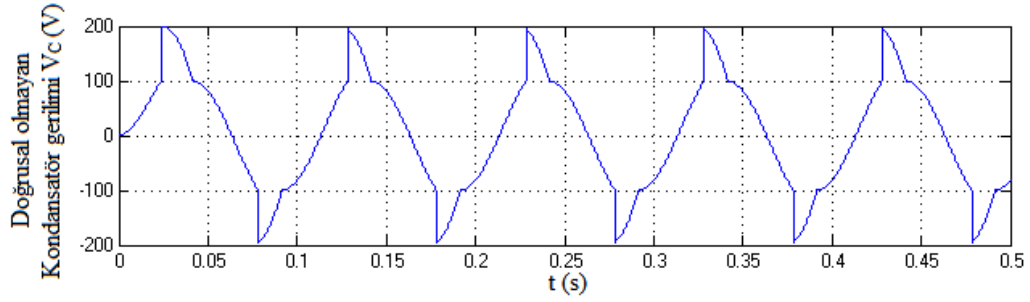


Şekil 3.49. Şekil 3.48'deki devrenin Simulink çizimi

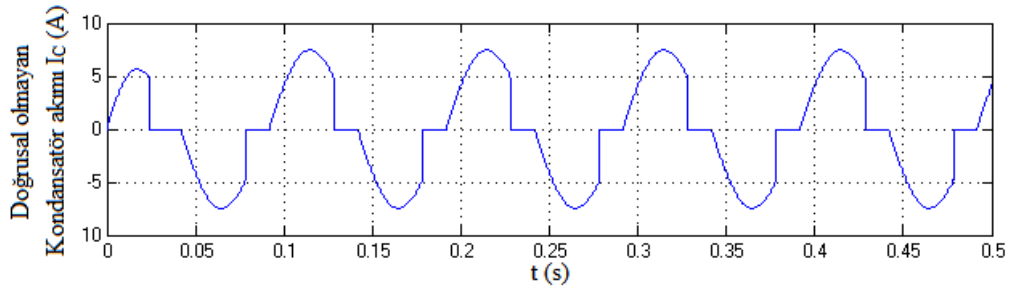
Şekil 3.49'daki devrenin simülasyonu 0-0.5 s arasında, sabit adım aralığı yöntemi (Fixed-step) ile adım aralığı (örnekleme periyodu) $1e-8$ olan, ode3 (Bogacki-Shampine) çözümleyicisi ile gerçekleştirilmiştir. Simülasyon 1075 saniyede tamamlanmıştır. Simülasyon sonucunda Şekil 3.50 (a), (b) ve (c)'de verilen değişimler elde edilmiştir.



(a)



(b)



(c)

Şekil 3.50. a) Doğrusal olmayan indüktans akımının (I_{LN}), **b)** doğrusal olmayan kondansatör geriliminin (V_{CN}) ve **c)** doğrusal olmayan kondansatör akımının (I_{CN}) zamana göre değişimleri

4. SONUÇLAR

Bu tezde, doğrusal olmayan elemanlar içeren devrelerin modellenmesi ve Matlab/Simulink ile simülasyonu yapılmıştır. Çalışmanın ilk aşamasında, doğrusal olmayan elemanlar parça-parça doğrusallık yaklaşımı kullanılarak anahtarlar, kaynaklar ve doğrusal elemanlarla birlikte kontrol eşitsizlikleri kullanılarak modellenmiştir. İkinci aşamada ise doğrusal olmayan devrelerin simülasyonu gerçekleştirilmiştir. Modelleme ve simülasyonun özelliklerini gösterebilmek amacıyla, farklı örnekler için uygulamalar yapılmıştır.

Bu çalışmada incelenen örneklerde, önce doğrusal olmayan elemanlar için bu tez çalışmasında tanımlanan ve parça-parça doğrusallık yaklaşımı ile elde edilen modeller kullanılarak devrelerin simülasyonu gerçekleştirilmiştir. Daha sonra, doğrusal olmayan elemanların SimPowerSystems kütüphanesindeki tanımlı kendi modelleri doğrudan kullanılarak devrelerin simülasyonu gerçekleştirilmiştir. Fakat, bu durum tüm örnekler için mümkün olmamıştır. Bunun nedeni, özellikle doğrusal olmayan direnç, kondansatör ya da indüktans içeren devrelerde, bu elemanlar için SimPowerSystems kütüphanesinde herhangi bir tanımın mevcut olmamasıdır.

Örnek devrelere ilişkin simülasyon sonuçları karşılaştırıldığında, her iki modelleme için elde edilen sonuçların birbiriyle aynı olduğu görülmektedir. Bu durum, bu tezde verilen parça-parça doğrusallaştırma kullanılarak yapılan modellemenin doğru olduğunu ve Matlab/Simulink'teki mevcut modellerle uyuştuğunu göstermektedir. Simülasyon sürelerinin birbirine yakın olduğu gözlenmiştir.

Öneri olarak, Simscape dilinin detaylı bir şekilde öğrenilmesi ve incelenmesi sonucunda doğrusal olmayan elemanların matematiksel modeli ve kontrol eşitsizlikleri kodlanarak yeni elemanlar oluşturulabilir. Ayrıca, Simscape kütüphanesinde kodu açık bir şekilde bulunan elemanlar baz alınarak bu elemanlara yeni özellikler eklenebilir.

KAYNAKLAR

- [1] **Demir, Y.**, 1993. Lineer Olmayan Devrelerin Durum Denklemlerinin Değişik Bölgelerde Bulunması ve Bölgeler Arası Geçişler İçin Anahtarlama Denklemlerinin Hesaplanması, *Doktora Tezi*, Fırat Üniversitesi Fen Bilimleri Enstitüsü, Elazığ.
- [2] **Herdem, S.**, 1993. Parça-Parça Doğrusal veya Dışardan Kontrollü Elemanlar İçeren Devrelerin Periyodik Çözümlerinin Bulunması, *Doktora Tezi*, Fırat Üniversitesi Fen Bilimleri Enstitüsü, Elazığ.
- [3] The MathWorks, Inc., <http://www.mathworks.com/products/simulink/>, 6 Mayıs 2014
- [4] **Köksal, M. ve Tokad, Y.**, 1976. On The Solution of Linear Circuits Containing Periodically Operated Switches, Proc. European Conf. On Circuits Theory and Design, Vol.1: 77-82.
- [5] **Hüseyin, Ö., Ceyhan, Y., Penbeci, S., Abdullah, K.**, 1976. Electrical Systems Analysis, Volume I, ODTÜ, Ankara.
- [6] **Köksal, M.**, 1975. Analysis and Applications of Linear Circuits Containing Periodically Operated Switches, *Doktora Tezi*, ODTÜ, Ankara.
- [7] **Nacaroğlu, A.**, 1989. Computer Oriented Analysis of Linear Circuits Containing Periodically Operated Switches; Applications to Switching Capacitor Networks, *Doktora Tezi*, ODTÜ, Gaziantep.
- [8] **Chua, L., Desoer, C.A. ve Kuh, E.S.**, 1987. Linear and Non-linear Circuits, McGraw-Hill, Systems Analysis, Volume I, Singapore, 839p.
- [9] **Chua, L.**, 1969. Introduction to Nonlinear Network Theory, McGraw-Hill.
- [10] **Karnopp, D. and Rosenberg, R.C.**, 1968. Analysis and Simulation of Multiport Systems, MIT Press, England.
- [11] **Gülten, A.**, 2003. Bağlaç Diyagramı Tekniğini Kullanarak Anahtarlı Devrelerin Modellenmesi ve Simülasyonu İçin Bir Program, *Doktora Tezi*, Fırat Üniversitesi Fen Bilimleri Enstitüsü, Elazığ.
- [12] **Tuntaş, R.**, 2005. Bulanık ve Sinirsel Ağ Yaklaşımlarıyla Anahtarlama Sistemlerinin Analizi, *Doktora Tezi*, Fırat Üniversitesi Fen Bilimleri Enstitüsü, Elazığ.
- [13] **Türkbeyler, E.**, 1987. A New Approach for the Analysis of Power, Electronic Networks by Treating such Networks as Linear Circuits Containing POS, *Yüksek Lisans Tezi*, ODTÜ, Gaziantep.

ÖZGEÇMİŞ

Yaman AKBULUT, 1977 yılında Elazığ'da doğdu. İlk, orta ve lise öğrenimini Elazığ'da tamamladı. 1995 yılında Elazığ Anadolu Lisesi'nden mezun oldu. 1995 – 1999 yılları arasında Fırat Üniversitesi Elektrik-Elektronik Mühendisliği Bölümü'nü tamamladı. 1999 – 2001 yıllarında özel sektörde mühendis olarak çalıştı. 2001 yılı Aralık ayından beri, Fırat Üniversitesi, Enformatik Bölümü'nde okutman olarak çalışmaktadır. Evli olup Nazenin adında bir kızı ve Yiğit Hamza adında bir oğlu vardır.