

**UZAY VEKTÖR DARBE GENİŞLİK MODÜLASYONU
KULLANAN ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI
D-STATKOM'UN TASARIMI VE GERÇEKLEŞTİRİLMESİ**

Erkan DENİZ

Doktora Tezi

**Elektrik-Elektronik Mühendisliği Anabilim Dalı
Birinci Danışman: Yrd. Doç. Dr. Muhsin Tunay GENÇOĞLU
İkinci Danışman: Doç. Dr. Servet TUNCER**

ARALIK-2010

**T.C.
FIRAT ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**UZAY VEKTÖR DARBE GENİŞLİK MODÜLASYONU KULLANAN
ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM'UN
TASARIMI VE GERÇEKLEŞTİRİLMESİ**

**DOKTORA TEZİ
Erkan DENİZ
(04213201)**

**Anabilim Dalı: Elektrik-Elektronik Mühendisliği
Programı: Elektrik Tesisleri**

**Birinci Danışman: Yrd. Doç. Dr. Muhsin T. GENÇOĞLU
İkinci Danışman: Doç. Dr. Servet TUNCER**

Tezin Enstitüye Verildiği Tarih: 22 Kasım 2010

ARALIK-2010

T.C
FIRAT ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

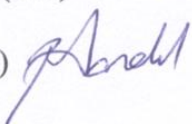
**UZAY VEKTÖR DARBE GENİŞLİK MODÜLASYONU KULLANAN ÜÇ
SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM'UN TASARIMI VE
GERÇEKLEŞTİRİLMESİ**

DOKTORA TEZİ

Erkan DENİZ

(04213201)

Tezin Enstitüye Verildiği Tarih : 22 Kasım 2010
Tezin Savunulduğu Tarih : 16 Aralık 2010

Tez Danışmanı: Yrd. Doç. Dr. Muhsin Tunay GENÇOĞLU(F.Ü) 
Diğer Jüri Üyeleri: Prof. Dr. Mehmet CEBECİ (F.Ü) 
Prof. Dr. Salih MAMIŞ (İ.Ü) 
Prof. Dr. Hanifi GÜLDEMİR (F.Ü) 
Doç. Dr. Beşir DANDIL (F.Ü) 

ARALIK-2010

ÖNSÖZ

Bu tez çalışması süresince engin bilgi ve tecrübelerinden faydalandığım, tez çalışmasının her aşamasında bana yol gösteren ve destek olan danışman hocalarım Sayın Yrd. Doç. Dr. Muhsin Tunay GENÇOĞLU ve Sayın Doç. Dr. Servet TUNCER'e, çalışmalarında yardımını esirgemeyen Doç. Dr. Beşir DANDIL'a, çalışmalarım süresince yakın arkadaşlığı ve çalışmalarına katkılarından dolayı Arş. Gör. Resul ÇÖTELİ'ye sonsuz teşekkürlerimi sunarım.

Tez çalışmamda değerli görüş ve fikirlerini benimle paylaşan ODTÜ Elektrik-Elektronik Mühendisliği Öğretim Üyesi Sayın Prof. Dr. Muammer ERMİŞ ve TÜBİTAK-UZAY İletim-STATCOM'u projesi sorumlusu Sayın Burhan GÜLTEKİN'e sonsuz şükranlarımı sunarım.

Bu tez çalışması FÜBAP-1578 ve TÜBİTAK-107E245 projeleri ile desteklenmiştir. Tez uygulamasının gerçekleştirilmesinde finansal katkılarından dolayı FÜBAP ve TÜBİTAK'a teşekkür ederim.

Son olarak hayatımın her aşamasında her yönde ve her an desteklerini hissettiğim babama, anneme, kardeşlerime ve neşe kaynağım yeğenlerim Fazlı Mert ve İlknur Beril'e, gösterdikleri sabır ve anlayıştan dolayı sonsuz şükranlarımı sunarım.

Erkan DENİZ
ELAZIĞ-2010

İÇİNDEKİLER

	<u>Sayfa No</u>
ÖNSÖZ	II
İÇİNDEKİLER	III
ÖZET	V
SUMMARY	VI
ŞEKİLLER LİSTESİ	VII
TABLolar LİSTESİ	XII
KISALTMALAR LİSTESİ	XIII
SEMBOLLER LİSTESİ	XIV
1. GİRİŞ	1
1.1. Elektrik Güç Kalitesi ve Problemleri	1
1.2. Literatür Taraması ve Değerlendirilmesi	7
1.3. Tezin Amacı	10
1.4. Tezin Kapsamı ve Organizasyonu	11
2. ESNEK ALTERNATİF AKIM İLETİM SİSTEMLERİ	13
2.1. Özel Güç Aygıtları	14
2.2. Şönt Bağlı Reaktif Güç Kompanzatörleri	16
2.3. Statik Var Kompanzatör	17
2.4. Dağıtım Statik Senkron Kompanzatör	19
2.5. Çok Seviyeli Eviriciler	22
2.5.1. Diyot Kenetlemeli Evirici	23
2.5.2. Kondansatör Kenetlemeli Evirici	25
2.5.3. Kaskat Çok Seviyeli Evirici	26
2.5.4. Çok Seviyeli Evirici Türlerinin Karşılaştırılması	27
3. ÇOK SEVİYELİ EVİRİCİLERDE KULLANILAN DGM TEKNİKLERİ	29
3.1. Taşıyıcı Temelli DGM Teknikleri	30
3.1.1. Çok Seviyeli Sinüzoidal DGM Tekniği	31
3.2. Uzak Vektör Darbe Genişlik Modülasyon Tekniği	33
3.2.1. İki Seviyeli Eviriciler İçin UVDGM Tekniği	34
3.2.2. İki Seviyeli UVDGM'nin Gerçekleştirilmesi	36
3.2.3. Üç Seviyeli Uzak Vektör Darbe Genişlik Modülasyon Tekniği	41
3.2.4. Üç Seviyeli UVDGM'nin Gerçekleştirilmesi	44
3.3. Üç Seviyeli SDGM ve UVDGM'nin Karşılaştırılması	52

4. ÜÇ FAZLI ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM VE DENETİM YÖNTEMLERİ	57
4.1. Faz Açı Denetim Yöntemi	62
4.2. Sabit d.a-Hat Gerilim Şeması	64
4.3. Doğrudan Akım Denetim Yöntemi	66
4.4. Dolaylı Akım Denetim Yöntemi	67
5. ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM DENEY DÜZENİĞİNİN TASARIMI VE GERÇEKLEŞTİRİLMESİ	70
5.1. Üç Faz Üç Seviyeli H-Köprü Evirici	71
5.2. Yarı iletken Sigortalar	73
5.3. Pasif Eleman Değerlerinin Belirlenmesi	74
5.3.1. Doğru Akım-Hat Kondansatör Değerinin Belirlenmesi	74
5.3.2. Bağlantı Endüktansının Değerinin Belirlenmesi	77
5.4. Gerilim ve Akım Algılayıcıları	79
5.5. Kuvvetlendirici ve Buffer Devreleri	80
5.6. Ölü-Zaman ve Koruma Devreleri	81
5.7. DS1103 Denetleyici Kartı ve Yazılımları	84
5.7.1. Uzak Vektör DGM Tekniği Kullanan Dolaylı Akım Denetim Yönteminin MATLAB/Simulink Modeli	85
5.7.2. Uzak Vektör DGM Tekniği Kullanan Faz Açı Denetim Yönteminin MATLAB/Simulink Modeli	90
6. ÜÇ FAZLI ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM'UN DENEYSEL SONUÇLARI	94
6.1. Dolaylı Akım Denetim Yöntemi Kullanan D-STATKOM'un SDGM ve UVDGM Anahtarlama Teknikleri İçin Deneysel Sonuçlar	95
6.1.1. SDGM Anahtarlama Tekniği Kullanan D-STATKOM İçin Deneysel Sonuçlar	95
6.1.2. UVDGM Anahtarlama Tekniği Kullanan D-STATKOM İçin Deneysel Sonuçlar	102
6.2. Faz Açı Denetim Yöntemi Kullanan D-STATKOM'un SDGM ve UVDGM Anahtarlama Durumlarına Ait Deneysel Sonuçlar	110
6.2.1. SDGM Anahtarlama Tekniği Kullanan D-STATKOM İçin Deneysel Sonuçlar	110
6.2.2. UVDGM Anahtarlama Tekniği Kullanan D-STATKOM İçin Deneysel Sonuçlar	116
6.3. Deneysel Sonuçların İrdelenmesi	123
6.4. Uygulamada Karşılaşılan Sorunlar ve Çözümleri	125
7. SONUÇLAR	127
KAYNAKLAR	129
ÖZGEÇMİŞ	136

ÖZET

Dağıtım Statik Senkron Kompanzatör (D-STATKOM) dağıtım sistemlerinde gerilim regülasyonu, yük kompanzasyonu ve harmonik kompanzasyonu gibi güç kalitesi problemlerini iyileştirmek için kullanılan şönt bağlı bir *Özel Güç* aygıtıdır. Bu tez çalışmasında üç-seviyeli H-köprü evirici tabanlı 380V/±25kVAr D-STATKOM'un deney düzeneği gerçekleştirilmiştir. D-STATKOM; üç-seviyeli H-köprü evirici, eviriciye d.a gerilim sağlayan üç adet kondansatör, bir bağlantı endüktansı ve bir denetleyici biriminden oluşmaktadır. D-STATKOM deneysel kurulumunun gerçek zamanlı denetimini sağlamak için dSPACE firmasının DS1103 denetleyici kartı kullanılmıştır.

Gerçekleştirilen D-STATKOM'un farklı çalışma durumlarındaki performansı dolaylı akım denetim ve faz aç denetim yöntemleri kullanılarak incelenmiştir. D-STATKOM'un talep edilen reaktif akımı sağlayabildiğini göstermek amacıyla, denetim yöntemlerinde referans reaktif akım DS1103'ün ControlDesk ortamında gerçek zamanlı olarak değiştirilmiştir. Farklı çalışma durumları için D-STATKOM'un dinamik kompanzasyon performansını gösteren deneysel sonuçlar, her iki denetim yöntemi için Sinüzoidal Darbe Genişlik Modülasyon (SDGM) ve Uzay Vektör Darbe Genişlik Modülasyon (UVDGM) anahtarlama teknikleri kullanılarak elde edilmiştir. Deneysel sonuçlardan, UVDGM tekniğinin SDGM tekniğine kıyasla eviricinin d.a-hat gerilimini daha iyi kullanarak D-STATKOM'un reaktif akım verebilme yeteneğini arttırdığı gözlenmiştir.

Anahtar Kelimeler: D-STATKOM, Üç-Seviyeli H-köprü Evirici, Dolaylı Akım Denetim, Faz Aç Denetim, Üç Seviyeli SDGM ve UVDGM, DS1103 Denetleyici Kart.

SUMMARY

Design and Implementation of D-STATCOM Based On Three Level H-Bridge Inverter Using Space Vector Pulse Width Modulation

D-STATCOM is a shunt Custom Power device which is used to improve power quality problems such as voltage regulation, load compensation and harmonic compensation in distribution systems. In this thesis, an experimental setup of a three-level H-bridge inverter based 380V/±25kVAr D-STATCOM has been implemented. D-STATCOM consists of a three-level H-bridge inverter, three capacitors providing dc-voltage to inverter, a coupling inductance and a controller unit. dSPACE's DS1103 control card is used to provide real-time control of D-STATCOM experimental setup.

The performance of implemented D-STATCOM is tested under different conditions by using indirect current control and phase angle control methods. The reference reactive current is changed online via DS1103 Control Desk environment to show the reactive current demand provided by D-STATCOM. The dynamic performance of D-STATCOM is obtained experimentally under different operating conditions using Sinusoidal Pulse Width Modulation (SPWM) and Space Vector PWM (SVPWM) switching techniques for each control methods. The experimental results have shown that the SVPWM technique increases the capability of supplying reactive current of D-STATCOM when compared to SPWM technique.

Keywords: D-STATKOM, Three-Level H-Bridge Inverter, Direct Current Control, Phase Angle Control, Three-Level SPWM and SVPWM, DS1103 Controller Card.

ŞEKİLLER LİSTESİ

Sayfa No

Şekil 1.1.	Bir güç sisteminde FACTS ve Özel Güç kavramlarının kapsamı	6
Şekil 2.1.	Farklı SVC türleri	18
Şekil 2.2.	SVC'nin V-I karakteristiği	18
Şekil 2.3.	D-STATKOM'un temel devre yapısı	20
Şekil 2.4.	D-STATKOM'un V-I karakteristiği	21
Şekil 2.5.	a)İki seviyeli, b) üç seviyeli, c) m seviyeli eviricinin bir faz bacağına devresi	23
Şekil 2.6.	Üç fazlı üç seviyeli diyot kenetlemeli eviricinin devre şeması	24
Şekil 2.7.	Üç fazlı üç seviyeli kondansatör kenetlemeli eviricinin devre şeması	25
Şekil 2.8.	Üç fazlı üç seviyeli H-köprü eviricinin devre şeması	27
Şekil 3.1.	SDGM tekniği için dalga şekilleri ($M_a=0.95$, $f_m=50\text{Hz}$, $f_s=1\text{kHz}$, $V_{da}=328\text{V}$). a) Modülasyon ve taşıyıcı sinyaller, b) faz-nötr gerilimi, c) faz-faz gerilimi	33
Şekil 3.2.	Üç fazlı iki seviyeli evirici devresi	35
Şekil 3.3.	İki seviyeli evirici için gerilim vektör uzayı	36
Şekil 3.4.	Gerilim uzay vektörü ve bileşenleri	37
Şekil 3.5.	Sektör-1 için $\vec{V}_{ref}$ 'in $\vec{V}_1$, $\vec{V}_2$ ve $\vec{V}_0$ tarafından meydana getirilmesi	38
Şekil 3.6.	Sektör-1'de bir T_s süresi için eviricinin a,b,c faz bacaklarının anahtarlama durumları	41
Şekil 3.7.	Üç seviyeli evirici için gerilim vektör uzayı	43
Şekil 3.8.	Gerilim vektör uzayı için sektörler ve bölgeleri	44
Şekil 3.9.	Birinci sektör için referans vektörün bileşenleri	45
Şekil 3.10.	Birinci sektörün kartezyen koordinatları	46
Şekil 3.11.	Birinci sektör için gerilim vektörleri ve onların anahtarlama zamanları	47
Şekil 3.12.	Birinci sektör için anahtarlama işaretleri	52
Şekil 3.13.	UVDGM ve SDGM için maksimum referans gerilimin yörüngeleri	53
Şekil 3.14.	SDGM dalga şekilleri ($V_{da}=324\text{V}$), a) Modülasyon Sinyalleri, b) Faz-nötr gerilimi ve harmonik spektrumu, c) Faz-faz gerilimi ve harmonik spektrumu	55
Şekil 3.15.	UVDGM dalga şekilleri ($V_{da}=324\text{V}$), a) Modülasyon Sinyalleri, b) Faz-nötr gerilimi ve harmonik spektrumu, c) Faz-faz gerilimi ve harmonik spektrumu	55
Şekil 3.16.	SDGM dalga şekilleri ($V_{da}=324\text{V}$), a) Modülasyon Sinyalleri, b) Faz-nötr gerilimi ve harmonik spektrumu, c) Faz-faz gerilimi ve harmonik spektrumu	56
Şekil 3.17.	UVDGM dalga şekilleri ($V_{da}=280\text{V}$), a) Modülasyon Sinyalleri, b) Faz-nötr gerilimi ve harmonik spektrumu, c) Faz-faz gerilimi ve harmonik spektrumu	56

Şekil 4.1.	Üç fazlı üç seviyeli kaskat evirici tabanlı D-STATKOM devresi	57
Şekil 4.2.	D-STATKOM'un tek-faz eşdeğer devresi	58
Şekil 4.3.	İdeal durum için D-STATKOM'un fazör diyagramı	60
Şekil 4.4.	Sürekli durumda D-STATKOM'un fazör diyagramı	61
Şekil 4.5.	Geçici durumda faz aç denetim yöntemine ait fazör diyagramı	63
Şekil 4.6.	Faz aç denetim yönteminin temel prensip şeması	64
Şekil 4.7.	Sabit d.a-hat gerilim şemasının blok şeması	65
Şekil 4.8.	Doğrudan akım denetim yönteminin temel prensip şeması	67
Şekil 4.9.	Dolaylı akım denetim yönteminin temel prensip şeması	68
Şekil 5.1.	D-STATKOM'un deney düzeneğinin şematik gösterimi	70
Şekil 5.2.	a) Bir H-köprü için IPM sürme devresinin montajı yapılmadan önceki hali b) Gerçekleştirilen üç-fazlı üç-seviyeli evirici devresi	72
Şekil 5.3.	Üç seviyeli H-köprü eviricinin a-fazı H-köprüsü için bazı test sonuçları a) a-fazı S1 anahtarını süren DGM işareti ve anahtar üzerindeki gerilimin dalga şekli, b) a-fazı köprü çıkışına bağlanan $1k\Omega$ 'luk direnç yükü üzerinden alınan gerilim	73
Şekil 5.4.	Yarı iletken sigortalar (Bussmann 40FE)	73
Şekil 5.5.	H-köprü eviricinin çıkış gerilimi, akımı ve d.a kondansatörünün gerilim dalgalanması	74
Şekil 5.6.	D-STATKOM'un d.a-hat kondansatörleri için şarj devresinin eşdeğeri	77
Şekil 5.7.	d.a-hat kondansatörlerinin şarj ünitesi	77
Şekil 5.8.	D-STATKOM'un deney düzeneğinde kullanılan üç-fazlı bağlantı endüktansı	79
Şekil 5.9.	Hall etkili akım ve gerilim algılayıcıları a) Akım algılayıcıları, b) Gerilim algılayıcıları	80
Şekil 5.10.	Kuvvetlendirici ve buffer devreleri a) Akım ölçümü, b) Gerilim ölçümü	80
Şekil 5.11.	a)Kuvvetlendirici ve buffer devre kartının eleman bağlantıları yapılmadan önceki hali, b) Kuvvetlendirici ve buffer devre kartının eleman bağlantıları yapıldıktan sonraki hali	81
Şekil 5.12.	İşaret tersleme, ölü zaman ekleme ve hatalara karşı koruma devresi	82
Şekil 5.13.	a)Ölü-zaman kartının eleman bağlantıları yapılmadan önceki hali b)Ölü-zaman kartının eleman bağlantıları yapıldıktan sonraki hali	83
Şekil 5.14.	Üç seviyeli H-köprü eviricide aynı kol üzerindeki anahtarlar için ölü zaman süreleri eklenmiş DGM işaretleri	84
Şekil 5.15.	Deney düzeneği için kullanılan yazılımların işleyiş diyagramı	85
Şekil 5.16.	Dolaylı akım denetiminin MATLAB/Simulink modeli	85
Şekil 5.17.	Şekil 5.16'da gösterilen "Filtre" alt bloklarının içyapısı	86
Şekil 5.18.	Şekil 5.16'da gösterilen "PLL ve abc/dq Dönüşüm" bloğunun içyapısı	87
Şekil 5.19.	Şekil 5.16'da gösterilen "Denetleyici" bloğunun içyapısı	88
Şekil 5.20.	Şekil 5.19'da gösterilen alt blokların içyapısı	89

Şekil 5.21.	Şekil 5.16’da gösterilen “ V_{abc_ref} ” bloğunun içyapısı	89
Şekil 5.22.	Şekil 5.16’da gösterilen “Uzay Vektör” bloğunun içyapısı	90
Şekil 5.23.	Faz Açısı Denetiminin Matlab/Simulink modeli	91
Şekil 5.24.	Şekil 5.23’te gösterilen “PLL ve abc/dq Donüşüm” bloğunun içyapısı	91
Şekil 5.25.	Şekil 5.23’te gösterilen “Denetleyici” bloğunun içyapısı	92
Şekil 5.26.	Şekil 5.23’te gösterilen “ V_{abc_ref} ” bloğunun içyapısı	92
Şekil 5.27.	Gerçekleştirilen D-STATKOM deney düzeneği	93
Şekil 6.1.	Bekleme durumunda I_q ’nun I_{qref} ’i izleme başarımı	96
Şekil 6.2.	a) Bekleme durumunda evirici gerilimi ile şebeke gerilimi arasındaki faz farkının değişimi, b) Bekleme durumunda d.a-hat gerilimlerinin değişimi...	96
Şekil 6.3.	D-STATKOM’un bekleme durumu için a) Üç faz akımları, b) Üç faz gerilimleri	97
Şekil 6.4.	Bekleme durumunda bir faz için akım ve gerilimin dalga şekilleri	97
Şekil 6.5.	Bekleme durumunda modülasyon indeksinin değişimi	98
Şekil 6.6.	a) Endüktif çalışmadan kapasitif çalışmaya geçişte I_q ’nun I_{qref} ’i izleme başarımı, b) Kapasitif çalışmadan endüktif çalışmaya geçişte I_q ’nun I_{qref} ’i izleme başarımı	99
Şekil 6.7.	a) Endüktif çalışmadan kapasitif çalışmaya geçişte faz farkının değişimi b) Kapasitif çalışmadan endüktif çalışmaya geçişte faz farkının değişimi...	100
Şekil 6.8.	a) Endüktif çalışmadan kapasitif çalışmaya geçişte d.a-hat gerilimlerinin değişimi b) Kapasitif çalışmadan endüktif çalışmaya geçişte d.a-hat gerilimlerinin değişimi	100
Şekil 6.9.	a) Endüktif çalışmadan kapasitif çalışmaya geçiş esnasında M_a ’nın değişimi b) Kapasitif çalışmadan endüktif çalışmaya geçiş esnasında M_a ’nın değişimi	101
Şekil 6.10.	D-STATKOM’un p.u cinsinden bir fazının akım ve gerilim dalga şekilleri a) Endüktif çalışmadan kapasitif çalışmaya geçiş durumu, b) Kapasitif çalışmadan endüktif çalışmaya geçiş durumu	102
Şekil 6.11.	a)Bekleme durumundan endüktif çalışmaya geçişte I_q ’nun I_{qref} ’i izleme başarımı, b) Bekleme durumundan kapasitif çalışmaya geçişte I_q ’nun I_{qref} ’i izleme başarımı	103
Şekil 6.12.	a) Bekleme durumundan endüktif çalışmaya geçişte faz farkının değişimi b)Bekleme durumundan kapasitif çalışmaya geçişte faz farkının değişimi...	104
Şekil 6.13.	a) Bekleme durumundan endüktif çalışmaya geçişte d.a hat gerilimleri b) Bekleme durumundan kapasitif çalışmaya geçişte d.a hat gerilimleri.....	104
Şekil 6.14.	a)Bekleme durumundan endüktif çalışmaya geçiş esnasında M_a ’nın değişimi b) Bekleme durumundan kapasitif çalışmaya geçiş esnasında M_a ’nın değişimi	105
Şekil 6.15.	D-STATKOM’un pu cinsinden bir fazının akım ve gerilim dalga şekilleri, a) Bekleme durumundan endüktif çalışmaya geçiş durumu, b) Bekleme durumundan kapasitif çalışmaya geçiş durumu	105

Şekil 6.16.	a) Endüktif çalışmadan kapasitif çalışmaya geçişte I_q 'nın I_{qref} 'i izleme başarımı, b) Kapasitif çalışmadan endüktif çalışmaya geçişte I_q 'nın I_{qref} 'i izleme başarımı	106
Şekil 6.17.	a) Endüktif çalışmadan kapasitif çalışmaya geçişte faz farkının değişimi b) Kapasitif çalışmadan endüktif çalışmaya geçişte faz farkının değişimi ..	107
Şekil 6.18.	a) Endüktif çalışmadan kapasitif çalışmaya geçişte d.a hat gerilimleri b) Kapasitif çalışmadan endüktif çalışmaya geçişte d.a hat gerilimleri	107
Şekil 6.19.	a) Endüktif çalışmadan kapasitif çalışmaya geçiş esnasında M_a 'nın değişimi, b) Kapasitif çalışmadan endüktif çalışmaya geçiş esnasında M_a 'nın değişimi	108
Şekil 6.20.	D-STATKOM'un pu cinsinden bir fazının akım ve gerilim dalga şekilleri, a) Endüktif çalışmadan kapasitif çalışmaya geçiş durumu b) Kapasitif çalışmadan endüktif çalışmaya geçiş durumu	109
Şekil 6.21.	Faz açısı denetimli D-STATKOM için bekleme durumunda I_q 'nın I_{qref} 'i izleme başarımı	110
Şekil 6.22.	Faz açısı denetimli D-STATKOM için bekleme durumunda a) evirici gerilimi ile şebeke gerilimi arasındaki faz farkının değişimi, b) d.a-hat kondansatör gerilimlerinin değişimi	111
Şekil 6.23.	Faz açısı denetimli D-STATKOM'un a) Üç faz gerilimleri, b) Üç faz akımları	112
Şekil 6.24.	Bekleme durumunda faz açısı denetimli D-STATKOM'un; a) Bir fazına ait akım ve geriliminin dalga şekilleri, b) Reaktif gücünün değişimi	112
Şekil 6.25.	Faz açısı denetimli D-STATKOM için I_q 'nın I_{qref} 'i izleme başarımı a) Endüktif çalışmadan kapasitif çalışmaya geçiş durumu, b) Kapasitif çalışmadan endüktif çalışmaya geçiş durumu	113
Şekil 6.26.	Faz açısı denetimli D-STATKOM için d.a hat gerilimlerinin değişimi, a) Endüktif çalışmadan kapasitif çalışmaya geçişte, b) Kapasitif çalışmadan endüktif çalışmaya geçişte	114
Şekil 6.27.	Faz açısı denetimli D-STATKOM için faz farkının değişimi a) Endüktif çalışmadan kapasitif çalışmaya geçiş durumu, b) Kapasitif çalışmadan endüktif çalışmaya geçiş durumu	115
Şekil 6.28.	Faz açısı denetimli D-STATKOM'un pu cinsinden bir fazının akım ve gerilim dalga şekilleri a) Endüktif çalışmadan kapasitif çalışmaya durumu b) Kapasitif çalışmadan endüktif çalışmaya durumu	115
Şekil 6.29.	Faz açısı denetimli UVDGM anahatarlama tekniği kullanan D-STATKOM için bekleme durumunda a) I_q 'nın I_{qref} 'i izleme başarımı, b) d.a-hat gerilimlerinin değişimi	116
Şekil 6.30.	UVDGM anahtarlama faz açısı denetimli D-STATKOM için I_q 'nın I_{qref} 'i izleme başarımı a) Bekleme durumundan endüktif çalışmaya geçiş durumunda, b) Bekleme durumundan kapasitif çalışmaya geçiş durumunda	117
Şekil 6.31.	UVDGM anahtarlama faz açısı denetimli D-STATKOM için d.a hat gerilimlerinin değişimi, a) Bekleme durumundan endüktif çalışmaya geçiş durumu, b) Bekleme durumundan kapasitif çalışmaya geçiş durumu	118

Şekil 6.32.	UVDGM anahtarlama faz aç denetimli D-STATKOM için faz açısının değışimi a) Bekleme durumundan endüktif çalışmaya durumu, b) Bekleme durumundan kapasitif çalışmaya durumu	119
Şekil 6.33.	UVDGM anahtarlama D-STATKOM'un bir fazının akım ve gerilim dalga şekilleri a) Bekleme durumundan endüktif çalışmaya geçiş durumu b) Bekleme durumundan kapasitif çalışmaya geçiş durumu	119
Şekil 6.34.	Faz aç denetimli UVDGM anahtarlama D-STATKOM için I_q 'nın I_{qref} 'i izleme başarımı a) Endüktif çalışmadan kapasitif çalışmaya geçiş durumu, b) Kapasitif çalışmadan endüktif çalışmaya geçiş durumu	120
Şekil 6.35.	Faz aç denetimli UVDGM anahtarlama D-STATKOM için d.a-hat gerilimlerinin değışimi a) Endüktif çalışmadan kapasitif çalışmaya geçiş durumu, b) Kapasitif çalışmadan endüktif çalışmaya geçiş durumu	121
Şekil 6.36.	Faz aç denetimli UVDGM anahtarlama D-STATKOM için faz açısının değışimi a) Endüktif çalışmadan kapasitif çalışmaya geçişte, b) Kapasitif çalışmadan endüktif çalışmaya geçişte	122
Şekil 6.37.	UVDGM anahtarlama D-STATKOM'un bir fazının akım ve gerilim dalga şekilleri, a) Endüktif çalışmadan kapasitif çalışmaya geçiş durumu b) Kapasitif çalışmadan endüktif çalışmaya geçiş durumu	122

TABLÖLAR LİSTESİ

Sayfa No

Tablo 1.1.	EPDK tarafından yürürlüğe konulan reaktif enerji sınırlamaları	4
Tablo 2.1.	Üç fazlı üç seviyeli diyot kenetlemeli eviricinin anahtarlama durumları	24
Tablo 2.2.	Üç fazlı üç seviyeli kondansatör kenetlemeli eviricinin anahtarlama durumları	26
Tablo 2.3.	Üç seviyeli H-köprü eviricinin a-fazına ait anahtarlama durumları	27
Tablo 2.4.	Çok seviyeli eviricilerin kullanılan elemanlar bakımından karşılaştırılması	28
Tablo 3.1.	Üç fazlı iki seviyeli evirici devresi için anahtarlama durumları	35
Tablo 3.2.	Sektör belirleme	37
Tablo 3.3.	Sektörler için anahtarlama sırası	40
Tablo 3.4.	Üç fazlı üç seviyeli evirici devresi için anahtarlama durumları	42
Tablo 3.5.	Bölge belirleme kuralları	47
Tablo 3.6.	Birinci sektörde bölgelere göre V_{ref} için anahtarlama sürelerinin hesaplanması	50
Tablo 3.7.	Birinci Sektör 1. Bölge için anahtarlama durumları	51
Tablo 3.8.	Birinci Sektör 2. Bölge için anahtarlama durumları	51
Tablo 3.9.	Birinci Sektör 3. Bölge için anahtarlama durumları	51
Tablo 3.10.	Birinci Sektör 4. Bölge için anahtarlama durumları	51
Tablo 6.1.	D-STATKOM deney düzeneğinin çalışma şartlarına ilişkin parametreler ...	94
Tablo 6.2.	Dolaylı akım denetim yöntemine ait I_q , M_a , V_{da} ve ΔV_{da} değerleri	123
Tablo 6.3.	Faz açısı denetim yöntemine ait I_q , M_a , V_{da} ve ΔV_{da} değerleri	123
Tablo 6.4.	Dolaylı akım denetim için reaktif akım cevap hızı	124
Tablo 6.5.	Faz açısı denetim için reaktif akım cevap hızı	124

KISALTMALAR LİSTESİ

FACTS	: Esnek Alternatif Akım İletim Sistemleri
CP	: Özel Güç
SVC	: Statik Var Kompanzatör
ASVC	: Gelişmiş Statik Var Kompanzatör
TCR	: Tristör Kontrollü Reaktör
TSR	: Tristör Anahtarlama Reaktör
TSC	: Tristör Anahtarlama Kondansatör
STATKOM	: Statik Senkron Kompanzatör
T-STATKOM	: İletim Statik Senkron Kompanzatörü
D-STATKOM	: Dağıtım Statik Senkron Kompanzatörü
SSG	: Statik Senkron Generatör
ESS	: Enerji-Depolama Sistemli STATCOM
SSSC	: Statik Senkron Seri Kompanzatör
IPFC	: Hatlar Arası Güç Akış Kontrolörü
UPFC	: Birleşik Güç Akış Kontrolörü
DVR	: Dinamik Gerilim Düzenleyici
UPQC	: Birleşik Güç Kalitesi Düzenleyicisi
DGM	: Darbe Genişlik Modülasyonu
SDGM	: Sinüzoidal Darbe Genişlik Modülasyonu
UVDGM	: Uzay Vektör Darbe Genişlik Modülasyonu
PCC	: Ortak Bağlantı Noktası
PLL	: Faz Kilitleme Devresi
PI	: Oransal+İntegral Denetleyici
IPM	: Akıllı Güç Modülü
THD	: Toplam Harmonik Bozulma
DSP	: Dijital Sinyal İşlemci
ADC	: Analog Dijital Dönüştürücü

SEMBOLLER LİSTESİ

$d.a$	: Doğru Akım
$a.a$	: Alternatif Akım
m	: Çok Seviyeli Eviricilerde Seviye Sayısı
V_{da}	: d.a-Hat Gerilimi
f_s	: Anahtarlama Frekansı
f_m	: Temel Frekans
V_R	: Modülasyon Dalgasının Tepe Değeri
V_C	: Taşıyıcı Dalganın Tepe Değeri
M_a	: Modülasyon İndeksi
M_f	: Frekans İndeksi
$\vec{V}_{ref}$	: Referans Uzay Vektör
$\vec{V}_{ref\ max}$	: Referans Uzay Vektörün Maksimum Değeri
V_α	: Referans Uzay Vektörün Reel-Eksen Bileşeni
V_β	: Referans Uzay Vektörün İmajiner-Eksen Bileşeni
θ	: Referans Uzay Vektörün Açısı
T_s	: Anahtarlama Periyodu
N_a	: Anahtarlama Durumlarının Sayısı
N_v	: Gerilim Uzay Vektörlerinin Sayısı
$X=R+j\omega L$	: Bağlantı Endüktansının Empedansı
V_i	: Eviricinin Çıkış Faz-Nötr Gerilimi
V_s	: Şebekenin faz-nötr gerilimi
P	: D-STATKOM'un Aktif Gücü
Q	: D-STATKOM'un Reaktif Gücü
I	: D-STATKOM'un Akımı
δ	: V_s ile V_i Gerilimleri Arasındaki Faz Açısı
Q_{ref}	: Referans Reaktif Güç
V_{dq}	: Gerilimin dq-Eksen Bileşenleri
V_{daRef}	: d.a-Hat Gerilimi Referans Değeri
C_{da}	: d.a-Hat Kondansatör Değeri
M_{a_max}	: Modülasyon İndeksinin Maksimum Değeri
M_{a_min}	: Modülasyon İndeksinin Minimum Değeri
M_{a0}	: Bekleme Durumu ($Q=0$) İçin Modülasyon İndeksinin Değeri

1. GİRİŞ

Elektrik enerjisinin tüketicilere ulaştırılmasını sağlayan elektrik güç sistemleri; üretim, iletim ve dağıtım sistemleri olmak üzere üç temel kısımdan oluşmaktadır. Günümüz modern güç sistemleri oldukça karmaşık yapıdadır ve gün geçtikçe artan elektrik enerjisi talebini kabul edilebilir kalite ve fiyatlarda karşılaması beklenmektedir. Birkaç yıl öncesine kadar, tüketicilerin temel endişesi güç sisteminde elektriğin sürekliliği olarak tanımlanan kaynak güvenilirliği idi. Ancak günümüzde tüketiciler için elektrik kaynaklarının sadece sürekliliği değil aynı zamanda güç kalitesi de çok önemli olmaya başlamıştır [1]. Çünkü son on yılda, düşük güç kaliteli elektrik kaynaklarına karşı son derece hassas olan tüketici cihazlarının kullanılmasında büyük bir artış görülmektedir. Bununla birlikte, elektrik enerji piyasasının giderek özelleşmesi ve beraberinde ortaya çıkan rekabet, kaliteli güç talebinin artmasına neden olmuştur.

1.1. Elektrik Güç Kalitesi ve Problemleri

Elektrik güç kalitesi terimi genel olarak güvenilirlik açısından kesintisiz bir biçimde, nominal genlik ve frekansta yaklaşık olarak sinüzoidal bara geriliminin sürdürülmesi anlamına gelir. Nominal genlik ve frekansta yaklaşık olarak sinüzoidal gerilimler üreten iyi tasarlanmış bir elektrik santrali için güç kalitesi problemleri iletim sistemi ile başlar ve dağıtım sisteminde son kullanıcılara kadar geçerli kalır [1]. Güç sistemleri yıldırım ve fırtına gibi atmosferik olaylara ve şebekede kullanılan cihazlardan kaynaklanan arızalara maruz kaldığında veya doğrusal olmayan yüklerin etkisinde kaldığında, gerilim ve akım dalga şekilleri genellikle saf sinüs şeklinden uzaklaşır. Gerilim, akım ve şebeke frekansının verilen sınırlar dışına çıkması, "güç kalitesi problemleri" olarak değerlendirilmektedir. Bir güç sisteminde güç kalitesini tanımlayan terimler yedi kategoriye ayrılmaktadır [2,3]. Bu güç kalitesi problemleri aşağıda kısaca özetlenmiştir:

- **Uzun Süreli Gerilim Değişimleri:** Bir dakikayı aşan süreler için temel frekanstaki kaynak geriliminde; aşırı gerilim, düşük gerilim ve uzun-süreli kesinti gibi değişimlerdir. Bir dakikayı aşan süreler için nominal gerilimin etkin (rms) değerinin; %110'dan fazla artış göstermesi aşırı gerilim, %90'ın altına düştüğü durum düşük gerilim ve sıfır olduğu durum uzun-süreli kesinti olarak tanımlanır [4]. Aşırı gerilimin

veya düşük gerilimin nedeni; düşük güç faktörlü büyük bir yükün devreye girip çıkması veya büyük bir kondansatör veya reaktör gruplarının enerjilenmesi olabilir.

- **Kısa Süreli Gerilim Değişimleri:** Bir dakikayı aşmayan süreler için kaynak gerilimindeki değişimler olarak tanımlanır. Bu değişimler yüksek değerlerde anlık akımlar çeken büyük yüklerin enerjilenmesi veya yüklerin hızlı değişen büyük reaktif güç talepleri sonucu oluşmaktadır. Bu değişimler gerilim çökmesi, gerilim yükselmesi ve anlık-gerilim kesintisi olarak sınıflandırılabilir [2]. Bir dakikayı aşmayan süreler için nominal gerilimin etkin değerinin; %10-%90 arasında bir azalma göstermesi gerilim çökmesi, %110-%180 arasında bir artış göstermesi gerilim yükselmesi ve %10'un altına düşmesi kesinti olarak tanımlanır [4].
- **Geçici Durumlar:** Herhangi bir sistem değişkeninde bir sürekli-durum çalışmasından diğer bir sürekli-durum çalışmasına geçiş sırasında görülen değişimler olarak tanımlanırlar. Bu değişimler; darbeli ve salınımlı geçici durumlar olmak üzere iki sınıfta incelenirler. Darbeli geçici durumlar genellikle yıldırımların güç sistemine etkisinden kaynaklanmaktadır[1]. Tek kutuplu (pozitif veya negatif) anlık değişimlerdir. Salınımlı geçici durumlar ise kondansatör ve transformatörlerin enerjilenmesi ve güç elektroniği dönüştürücülerinin anahtarlanmasından kaynaklanmaktadır. Hem pozitif hem de negatif değerler alan anlık değişimlerdir [5].
- **Gerilim Dengesizliği:** Kaynağın üç faz gerilim büyüklüklerinin eşit olmadığı durum olarak tanımlanır. Başlıca sebebi tek-fazlı yüklerdir. Üç faz gerilimin ortalamasından elde edilen maksimum sapma olarak da tanımlanır. Yüzde olarak ifade edilir. %2'den düşük gerilim dengesizliklerinin nedeni çoğunlukla üç fazlı sistemler üzerindeki tek-fazlı yüklerdir. Büyük problem oluşturan gerilim dengesizlikleri (%5'den büyük) ise üç fazlı bir yükün veya üç fazlı bir kondansatör grubunun tek-faza kaldığı durumlarda meydana gelmektedir [4,5].
- **Güç Frekans Değişimleri:** Sisteme bağlı yüklerdeki hızlı değişimlerin neden olduğu güç kalitesi problemleridir [2]. Güç sisteminin temel frekansının nominal değerinden sapması olarak tanımlanırlar. Frekans doğrudan generatörlerin dönme hızı ile ilişkili olduğu için, güç frekansındaki büyük değişimler generatöre bağlı mildeki türbin kanatlarının ömrünü azaltmaktadır.

- **Dalga Şekli Bozulmaları:** Sürekli durumda gücün frekansının ideal bir sinüs dalgasından sapması olarak tanımlanır. Bu bozulmalar doğru akım bileşeni, harmonikler, ara harmonikler, çentikler ve gürültü olarak sınıflandırılırlar [2]. Güç sistemindeki doğru akım bileşenlerinin nedeni; özellikle coğrafi konum olarak çok yüksek rakımlarda ve yarım-dalga doğrultma işlemlerinde manyetik alanın geometrisindeki bozulmalardır. Bu bozulmalar akının tepe değerini artırarak, transformatörü doyuma götürebilir ve ısınmasına sebep olabilir. Güç sisteminde harmoniklerin nedeni ise kesintisiz güç kaynakları, ayarlanabilir hız sürücüleri gibi güç elektroniği devreleridir. Ara harmonikler 50Hz veya 60Hz'de çalışan bir sistem için, sistem frekansının tam katı olmayan frekans bileşenlerine sahip akım veya gerilimlerdir. Ara harmonikleri oluşturan temel kaynaklar statik frekans dönüştürücüler ve indüksiyon fırınlarıdır. Bu harmonikler güç sisteminde oldukça ciddi rezonansları ortaya çıkarabilmektedirler. Çentik ise bir fazdan diğerine akımın yönü değiştiği zaman güç dönüştürücülerinin çalışmasından dolayı oluşan periyodik bir gerilim bozulmasıdır [5].
- **Gerilim Dalgalanmaları:** Kaynak geriliminde, genliği nominal gerilimin 0.9-1.1 p.u. değerleri arasında olan hızlı ve sistematik değişimler olarak tanımlanırlar. Bunlar gerilim kırışması (Voltage Flicker) olarak ta bilinirler. Ark fırınları, kaynak makinaları gibi düşük güç faktörlü yüklerin, akımın genliğinde meydana getirdikleri hızlı ve büyük değişimler tarafından oluşturulurlar [4]. Yük akımında meydana gelen büyük değişimler kaynak geriliminde şiddetli anlık çökmelere neden olmaktadır. Kırışmalar akkor flamanlı veya flüoresan lambaların hızlı yanıp sönmeye sebep olurlar. Ayrıca hassas cihazların çalışmasını da etkilerler.

Yukarıda anlatılan güç kalitesi terimleri yeni olmamasına rağmen, güç kalitesi açısından tüketici bilinci henüz yeni yeni artmaktadır. Son yıllarda, güç kalitesi problemleri ve çözümleri üzerine güç sistemi otoriteleri ve mühendisler tarafından büyük bir ilgi oluşmuştur. IEC (International Electrotechnical Commission) ve IEEE (Institute of Electrical and Electronics Engineers) güç kalitesi üzerine çeşitli standartlar belirlemiştir. Bu durum, bir ülkeden diğerine uygulama sınırları farklı olmakla birlikte, güç kalitesi ile ilgili daha sıkı düzenleme ve sınırlamaların devletlerin elektrik yetkilileri tarafından yürürlüğe konulmasına sebep olmuştur. Bir örnek olarak, Türkiye Enerji Piyasası

Düzenleme Kurulu (EPDK) tarafından “*Elektrik İletim Sistemleri Arz Güvenliği ve Kalitesi Yönetmeliği*” gereğince büyük sanayi tesisleri ve elektrik dağıtım şirketleri gibi iletim hattına doğrudan bağlanan tüketiciler için kurulu güce göre reaktif enerji sınırlamaları Tablo1.1’de gösterilmiştir. Tablodaki reaktif güç sınırlamaları 01.01.2007 tarihinden itibaren yürürlüğe konulmuştur.

Tablo 1.1. EPDK tarafından yürürlüğe konulan reaktif enerji sınırlamaları

İşletmenin Kurulu Gücü	Enerji Talebi /Ay		
	Aktif Enerji (%)	Reaktif Enerji (%)	
		Endüktif	Kapasitif
< 50kVA	100	≤ 33	≤ 20
> 50kVA	100	≤ 20	≤ 15

Güç kalitesi aslında bir dağıtım sistemi problemi olmasına rağmen, iletim sistemlerinin de güç kalitesi üzerine etkisi vardır. Güç kalitesi terimleri hem iletim hem de dağıtım sistemleri için geçerli olmakla birlikte, iletim ve dağıtım sistemlerinde ilgilenilen güç kalitesi problemleri farklı konuları içerir. Bir iletim sistemi mühendisi, iletim sisteminin yüklenme kapasitesini ve kararlılık sınırlarını maksimuma çıkarmak amacı ile aktif ve reaktif güç akışının denetimi ile ilgilenmektedir. Bir dağıtım sistemi mühendisi ise dağıtım sistemi barasından beslenen her bir yüke yaklaşık sinüzoidal bir gerilim sağlamak için yükün düşük güç faktörü, yükteki harmonikler, yük gerilimindeki doğru akım bileşenleri, çentikler, dengesiz yükler, gerilim regülasyonu ve gerilim kırışması gibi problemler ile ilgilenmektedir [1].

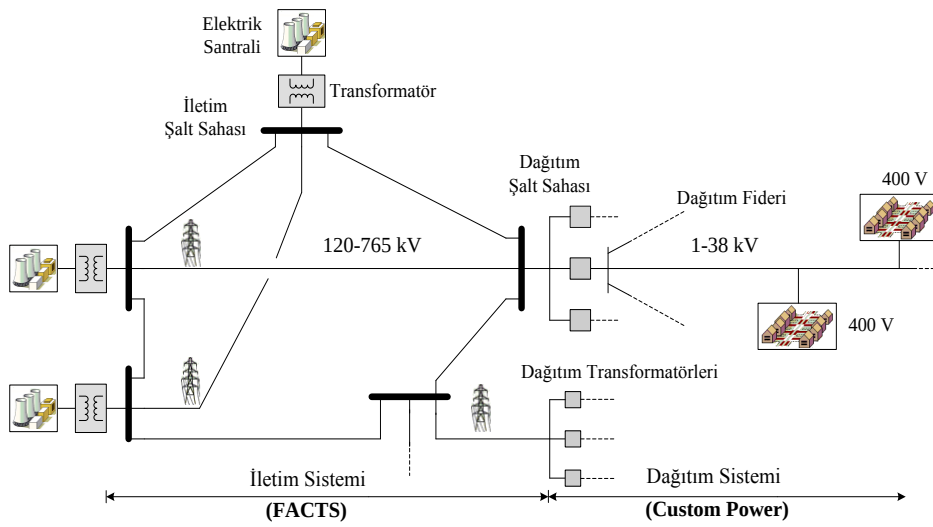
Yukarıda bahsedilen güç kalitesi problemlerinin çoğu reaktif gücün uygun bir denetimi ile yani reaktif güç kompanzasyonu ile zayıflatılabilir veya çözülebilir [6]. Bir başka deyişle, belirlenmiş belirli standartları karşılamak ve güç kalitesini geliştirmek için kompanzasyon cihazlarına ihtiyaç duyulmaktadır [5]. İletim ve dağıtım sistemlerinde reaktif güç kompanzasyonu ise, gerilim regülasyonu veya yük kompanzasyonu için yapılmaktadır. Yük kompanzasyonun da amacı; sistemin güç faktörünü düzeltmek, şebekeden çekilen aktif gücü dengelemek ve büyük güçlü doğrusal olmayan yüklerden dolayı oluşan akım harmoniklerini yok etmektir. Gerilim regülasyonundaki amaç ise, denetlenmek istenilen noktadaki gerilim dalgalanmalarını azaltmaktır. Reaktif güç

kompanzasyonu, bağlantı şekline göre seri ve paralel kompanzasyon olmak üzere ikiye ayrılmaktadır. Bu kompanzasyon yöntemleri a.a güç sistemlerinin parametrelerini değiştirmek için uygulanır. Seri kompanzasyon iletim/dağıtım sisteminin empedansını değiştirirken, paralel kompanzasyon yükün eşdeğer empedansını değiştirmektedir.

Aşırı uyarılmış senkron makinalar, sabit veya mekanik anahtarlama paralel/seri kondansatör veya reaktörler, paralel kondansatörler ile birlikte kullanılan doymuş reaktör ve transformatör kademe değiştiricileri güç sistemlerinde çok uzun süreden beri reaktif güç kompanzasyonu amacı ile kullanılmaktadır. Kompanzasyon amaçlı olarak şebekeye paralel ve yüksüz bağlanan senkron makina, şebekeden sadece boşta çalışma kayıplarını karşılayacak kadar aktif güç çeker ve uyarma akımı ayarlanarak şebekeye istenilen miktarda reaktif güç vermesi sağlanır. Ancak senkron makinaların sürekli bakıma ihtiyaç duymaları, kayıplarının kondansatörlere göre daha fazla olması, ani reaktif güç talebinde atalet momentinden dolayı cevap hızının düşük olması ve her faz için ayrı denetim imkânının olmayışı dinamik kompanzasyon için dezavantaj olarak kabul edilmektedir. Sabit veya mekanik anahtarlama paralel/seri kondansatör veya reaktörlerin yapıları ve çalışma prensipleri basittir. Ancak değerlerinin sabit kalması nedeni ile değişken reaktif güç ihtiyacına cevap verememektedirler. Transformatörün kademe ayarının el ya da servo motorlarla değiştirilmesiyle reaktif güç üretiminde harmonik ortaya çıkmaması önemli bir üstünlük sayılabilir. Ancak kademe ayarının yavaş çalışması, ani değişimlere hızlı cevap verememesi ise bu kompanzasyonun olumsuz yönleridir [7].

Yüksek güçlü tristör ve mikroişlemci teknolojisindeki gelişmeler, güç kalitesi problemlerine çözüm olacak güç elektroniği tabanlı denetlenebilir statik VAR kaynaklarının geliştirilmesine yol açmıştır. Bu alanda ilk olarak, 1960'ların sonunda elektrik ark fırınları gibi büyük ve dalgalı endüstriyel yüklerin kompanzasyonu için Statik Var Kompanzasyon (SVC) geliştirilmiştir [8]. Bu çalışmadan elde edilen bulgular, iletim ve dağıtım hatlarının reaktif güç kompanzasyonunun güç elektroniği tabanlı devreler ile yapılması durumunda güç sisteminin geçici ve dinamik kararlılığının iyileştirilebileceği göstermiştir. 1976 yılında güç elektroniği anahtarlama devreleri ile endüktans veya kondansatörler olmaksızın doğrudan denetlenebilir bir reaktif güç üretebilme fikri, ilk olarak Gyugyi tarafından açıklanmıştır [9]. 1988 yılında ise iletim sistemlerinin kapasitesini artırmayı ve işletme sorunlarını çözmeyi amaçlayan "Esnek Alternatif Akım İletim Sistemleri (FACTS: Flexible Alternating Current Transmission Systems)" kavramı, N.G. Hingorani tarafından

yarı iletken teknolojisinin gelişimine paralel olarak, yeni bir teknolojik düşünce olarak tanıtılmıştır [10]. FACTS kavramı aslında iletim sistemleri için geliştirilmiş olmakla birlikte, bu kavram Hingorani tarafından düşük ve orta gerilim çalışan dağıtım sistemlerindeki güç kalitesi problemlerini iyileştirmek için geliştirilerek, 1995 yılında “Özel Güç (CP: *Custom Power*)” adı altında dağıtım sistemlerine FACTS kavramının bir uzantısı olarak tanıtılmıştır [11]. Şekil 1.1’de bir güç sisteminin basitleştirilmiş tek hat diyagramı üzerinde FACTS ve Özel Güç kavramları şematik olarak gösterilmiştir.



Şekil 1.1. Bir güç sisteminde FACTS ve Özel Güç kavramlarının kapsamı

Günümüze kadar FACTS ve Özel Güç aygıtları adı altında birçok güç akış denetleyicisi önerilmiş ve dünya çapında birçok uygulama gerçekleştirilmiştir. En son nesil FACTS ve Özel Güç aygıtları evirici tabanlı olan kompanzatörlerdir. Bu aygıtlar arasında günümüzde en çok tercih edilen Statik Senkron Kompanzatör (STATKOM); iletimden dağıtım sistemlerine kadar geniş bir aralıkta problem çözme yeteneğine sahip ve uygun maliyetli bir kompanzatör olarak öne çıkmaktadır [12]. STATKOM, iletim sistemlerinde kullanıldığı zaman “İletim-STATKOM (T-STATKOM)” veya sadece STATKOM şeklinde adlandırılırken, dağıtım sistemlerinde kullanıldığı zaman “Dağıtım-STATKOM (D-STATKOM)” şeklinde adlandırılmaktadır. Bu iki kompanzatörün temel devre yapıları aynı ancak ilgilendikleri güç kalitesi problemleri tamamen farklıdır.

1.2. Literatür Taraması ve Değerlendirilmesi

STATKOM ve D-STATKOM ortak bağlantı noktasında a.a şebekesinden denetlenebilir reaktif akım çeken/veren evirici tabanlı şönt kompanzatörlerdir. Bu kompanzatörlerin dinamik performansı üzerine güç devresi tasarımının yani devrede kullanılan evirici türü ve pasif elamanların önemli etkisi vardır. Bununla birlikte STATKOM veya D-STATKOM'un a.a. şebekesi ile aktif ve reaktif güç alışverişini gerçekleştirebilmesini sağlayan iyi bir denetim algoritması olmalıdır. Literatürde bu şönt kompanzatörler için önerilen farklı denetim algoritmaları olmakla beraber, bu denetim algoritmalarının en önemli kısımlarından biri anahtarlama tekniğidir. Endüktans veya kondansatörler olmaksızın, güç elektroniği anahtarlama devreleri ile doğrudan denetlenebilir bir reaktif güç üretebilme fikri 1976 yılında Gyugyi tarafından açıklanmıştır [13]. Bu aşamadan sonra STATKOM üzerinde yapılan çalışmaların, mevcut yarı iletken anahtarların anma güç ve hızlarının düşük olmasından dolayı çok darbeli evirici yapısına dayandırıldığı görülmektedir. Bu alanda ilk olarak nitelendirilen çalışmalardan biri 77kV'luk bir iletim hattında gerilim regülasyonu amacı ile gerçekleştirilmiştir [14]. Bu çalışmada GTO anahtarlı 36-darbeli Statik VAr Generatörün prototipi gerçekleştirilerek, geçici ve sürekli durum performansı incelenmiştir. [15]'te 12-darbeli evirici tabanlı $\pm 1\text{MVA}$ rlık Gelişmiş Statik VAr Kompanzatörün (STATKOM) temel çalışma prensibi ve devre tasarımı anlatılarak laboratuvar düzeneği gerçekleştirilmiştir. İlave olarak laboratuvar düzeneğinde rezonansa yol açan durumlar, çözüm önerileri ile birlikte incelenmiştir.

1990'ların başından itibaren gelişen yarı iletken teknoloji ile birlikte Darbe Genişlik Modülasyon (DGM) teknikleri ve çok seviyeli eviriciler birçok güç elektroniği uygulamalarında olduğu gibi STATKOM/D-STATKOM uygulamalarında da kullanılmaya başlanmıştır. DGM teknikleri arasında Harmonik Eliminasyon DGM (HEDGM), Sinüzoidal DGM (SDGM) ve Uzay Vektör DGM (UVDGM) en yaygın olarak kullanılan tekniklerdir. HEDGM algoritması; evirici çıkış gerilimindeki istenmeyen belirli sayıdaki harmonikleri elemek ve ana bileşenin genliğini denetlemek için anahtarlama açılarının önceden hesap edilip, bu açılara göre işaret üretimine dayanmaktadır [16]. Temel frekansta anahtarlama yapılmasından dolayı bu DGM tekniği daha çok iletim sistemlerinde kullanılan STATKOM'lar için tercih edilmektedir. Böylece yüksek gerilimde çalışan ve büyük güçlü olan kompanzatörün yüksek anahtarlama kayıpları azaltılmaktadır. HEDGM

tekniki kullanilan, üç seviyeli diyot-kenetlemeli evirici tabanlı STATKOM'un a.a ve d.a tarafları arasındaki harmonik etkileşimi [17]'de incelenmiştir. Eviricinin d.a tarafındaki her bir kondansatör üzerindeki 3. harmonik geriliminin etkisi olduğu ve bu nedenle geleneksel HEDGM tekniğinin a.a tarafında hedeflenen harmonikleri yok edemediği saptanmıştır. Bu dezavantajı ortadan kaldırmak için HEDGM tekniğinde çalışma noktasına göre anahtarlama açılarını dinamik olarak ayarlayan yeni bir düzenleme önerilmiştir. [18]'de bir orta gerilim dağıtım sisteminde reaktif güç kompanzasyonu için iki-seviyeli evirici tabanlı 1kV ± 750 kVAr bir D-STATKOM geliştirilmiştir. Bu çalışmada D-STATKOM'un denetimi faz açısı denetim yöntemi ile yapılarak, çıkış harmonik içeriğini iyileştirmek ve anahtarlama kayıplarını azaltmak için HEDGM tekniği kullanılmıştır. [19]'da çok seviyeli kaskat evirici temelli STATKOM'un d.a-hat gerilim dengesizlik problemini gidermek için yeni bir HEDGM tekniği önerilmiştir. Ayrıca, önerilen teknik literatürde gerilim dengesizlik problemi için önerilen diğer metotlar ile karşılaştırılarak, bu tekniğinin üstünlüğü 7-seviyeli kaskat evirici tabanlı 400V/ ± 100 kVAr STATKOM prototipi kullanılarak gösterilmiştir.

SDGM tekniği STATKOM/D-STATKOM uygulamalarında en çok tercih edilen DGM tekniğidir. Çünkü uygulaması basittir ve düşük THD'li evirici çıkışı oluşturmaktadır. [20]'de güç faktörü kompanzasyonu için SDGM anahtarlama tekniği kullanan iki-seviyeli evirici tabanlı 1kVA STATKOM prototipi geliştirilmiştir. SDGM ile elde edilen yüksek anahtarlama frekansı hem denetleyicinin cevap hızının artması, hem de devredeki filtre elemanlarının değer ve boyutunun küçülmesi sağlanmıştır. STATKOM'da hızlı ve etkili bir reaktif akım denetimi için, vektör kontrol tabanlı iki yeni denetim yöntemi [21]'de önerilmiştir. Bu yöntemlerden biri eviricinin çıkış gerilimi ile faz açısını diğeri ise sadece faz açısını denetlemektedir. Ayrıca, önerilen denetim yöntemlerinin cevap hızlarını artırmak amacı ile SDGM tekniği tercih edilmiştir. Bu çalışmada önerilen yöntemler, STATKOM'un denetimi için yapılan daha sonraki birçok çalışma için temel oluşturmuştur. [22]'de yüksek gerilim iletim sistemlerinde reaktif güç kompanzasyonu amacı ile kullanılan çok-darbeli evirici tabanlı STATKOM'a alternatif olarak, SDGM anahtarlama 11-seviyeli kaskat evirici tabanlı STATKOM'un ± 1 kVAr gücündeki bir laboratuvar prototipi gerçekleştirilmiştir. Bu çalışma bu alandaki ilk çalışmalardan biri olarak nitelendirilmektedir. [23]'de iletim sistemlerinde gerilim regülasyonu amacı ile, 24-darbeli evirici tabanlı 5kVA bir STATKOM laboratuvar modeli geliştirilmiştir. Devre

düzenindeki IGBT yarı iletken anahtarları sürmek için “faz-kaydırmalı SDGM ” tekniği önerilmiştir. Bu sayede evirici çıkışlarından geleneksel SDGM tekniğine göre daha düşük harmonik bozulmalı dalga şekilleri elde edilmiştir. 33kV’luk bir dağıtım fiderinde yük kompanzasyonu için iki-seviyeli evirici tabanlı $\pm 500\text{kVAr}$ bir D-STATKOM [24]’de gerçekleştirilmiştir. Gerçekleştirilen D-STATKOM’da IGBT yarı iletken anahtarlar için SDGM anahtarlama tekniği kullanılmıştır.

Evirici çıkışında daha düşük THD’li ve daha yüksek gerilim elde edilmesini sağlayan UVDGM tekniği ise STATKOM/D-STATKOM uygulamalarında özellikle son yıllarda kullanılmaya başlanmıştır. STATKOM için UVDGM anahtarlama tekniği kullanılan bulanık denetleyici tabanlı yeni bir denetim şeması [25]’de önerilmiştir. Bu denetim şemasında kullanılan histerezis akım denetimi tabanlı UVDGM tekniği ile hem evirici için anahtarlama sayısı hem de yüksek gerilim uygulamaları için anahtarlama frekansı düşürülerek bütün sistemin veriminin artırılması hedeflenmiştir. [26]’da UVDGM anahtarlama iki-seviyeli evirici tabanlı D-STATKOM’un matematiksel modelinin teorisi verilerek, STATKOM’un açık çevrim kararlılık ve dinamik modeli elde edilmiştir. Bununla birlikte devredeki pasif elamanların kompanzatörün geçici ve sürekli durum performansı üzerine etkisini göstermek amacı ile, UVDGM anahtarlama STATKOM’un ATP-EMTP kullanılarak benzetim çalışması yapılmıştır. [27]’de dağıtım sistemlerinde yük kompanzasyonu ve gerilim regülasyonu için, iki seviyeli evirici tabanlı 150kVAr D-STATKOM prototipi geliştirilmiştir. Bu çalışmada denetim için sabit d.a-hat gerilim şeması kullanılarak denetleyicinin sistemdeki değişimlere hızlı cevap verebilmesi için UVDGM anahtarlama tekniği tercih edilmiştir. [28]’de üç seviyeli diyot kenetlemeli evirici tabanlı STATKOM için UVDGM anahtarlama stratejisi önerilmiştir. Önerilen anahtarlama stratejisi diyot-kenetlemeli eviricinin gerilim dengesizlik problemini yardımcı devreler kullanılmadan ortadan kaldırmakta ve STATKOM’un a.a çıkışının harmonik içeriğini iyileştirmektedir.

Uluslararası enerji piyasasında ticari olarak gerçekleştirilen sistemlerin büyük çoğunluğu iletim STATKOM’udur ve literatürde birkaç D-STATKOM uygulaması vardır. İlk kurulan STATKOM 1995’te TVA Sullivan güç istasyonunda $\pm 100\text{MVar}$ ’lık bir statik kompanzatördür [29,30]. Bu STATKOM gerilim regülasyonu için kullanılmıştır. İlk kurulan D-STATKOM ise 1997’de EPRI ve Westinghouse tarafından BC-Hydro Company için 25kV’luk bir fiderde ki gerilim sıçramalarını azaltmak için geliştirilmiş $\pm 2\text{MVar}$ ’lık

bir kompanzatördür [31]. Ülkemizde ise TÜBİTAK-UZAY, Türkiye kömür kuruluşlarında kullanılan kömür madeni kazı makinalarının reaktif güç kompanzasyonu için 2004 yılında ilk olarak Akım Kaynaklı Konverter (CSC) tabanlı STATKOM geliştirmiştir [32]. Bununla birlikte, TÜBİTAK-UZAY 2007 yılında Kemerköy Termal Güç Santralinde bulunan kömür taşıma bantlarının reaktif güç kompanzasyonu için ± 750 kVAr 'lık gerilim kaynaklı iki seviyeli eviricinin kullanıldığı bir D-STATKOM geliştirmiştir [18]. Ayrıca, ülkemizde TÜBİTAK desteği ile 1007 Kamu ARGE Projelerini destekleme programında Orta Doğu Teknik, Hacettepe, Yıldız Teknik ve Dokuz Eylül Üniversiteleri ile TÜBİTAK-UZAY ve TEİAŞ kurumlarının işbirliği ile “*Güç Kalitesi Milli Projesi*” ARGE Projesi gerçekleştirilmektedir. Bu projede, Türkiye Elektrik İletim Sistemi'nde Güç Kalitesine etki eden bileşenleri ve reaktif güç akışını Türkiye genelinde izlemek, problemlerini tespit etmek ve değerlendirmek ve karşı önlemleri hayata geçirmek hedeflenmektedir. Güç Kalitesi Milli Projesi dokuz tane alt projeden oluşmaktadır. Bu alt projelerden biri de Türkiye Elektrik İletim Sisteminde birincil olarak gerilim regülasyonu, ikincil olarak kararlılık sorununa çözüm olabilecek 11-seviyeli kaskat evirici tabanlı 154kV, ± 50 MVar T-STATKOM'un tasarımı ve gerçekleştirilmesidir.

Günümüze kadar iletim veya dağıtım sistemleri için gerçekleştirilmiş olan D-STATKOM sistemleri çoğunlukla çok darbeli yapıdadır. Fakat, dalga şekillerinin harmonik içeriğinin daha iyi olması ve bağlantı trafosuna gerek kalmadan doğrudan şebekeye bağlanılabilmeleri gibi üstünlüklerinden dolayı çok seviyeli eviricilerin çok darbelilerin yerini almak üzere olduğu literatürdeki çalışmalardan anlaşılmaktadır. Bunun yanı sıra, çok seviyeli evirici tabanlı D-STATKOM'lar içerisinde, kaskat evirici tabanlı D-STATKOM'lar modüler yapısı ve daha az eleman kullanması sebebiyle, diğerlerine üstünlük sağlamış gibi görünmektedir.

1.3. Tezin Amacı

Bu tez çalışmasının amacı, dağıtım sistemlerinde gerilim regülasyonu, güç faktörü düzeltme ve harmonik kompanzasyonu gibi güç kalitesi problemlerini iyileştirmek için kullanılabilecek üç seviyeli H-köprü evirici tabanlı 380V/ ± 25 kVAr D-STATKOM'un tasarımı ve deney düzeneğini gerçekleştirmektir. Bununla birlikte UVDGM anahtarlama tekniği kullanarak SDGM anahtarlama kıyasla D-STATKOM'un reaktif akım verebilme

kapasitesini arttırmak veya aynı reaktif akım değeri için d.a-hat gerilim değerini ve dolayısı ile d.a-hat kondansatörünün gerilim, boyut ve maliyetini düşürmektir. Bu amaçları gerçekleştirmek için, ilk olarak çeşitli hesaplamalar yapılarak kullanılacak devre elemanları belirlenmiştir. Daha sonra üç seviyeli H-köprü evirici, eviricinin d.a-hat kondansatörü, d.a-hat şarj ünitesi ve bağlantı endüktansından oluşan D-STATKOM'un güç devresi meydana getirilmiştir. Bununla birlikte, güç devresi üzerinden ölçülen akım ve gerilim bilgilerini DS1103 denetleyici karta gönderecek “*kuvvetlendirme ve buffer devre kartı*” ile denetleyici karttan gelen DGM işaretlerine ölü zaman ekleyen “*ölü zaman devre kartı*” ve eviricinin her bir fazı için “*sürme ve koruma kartının*” tasarımı ve eleman bağlantıları yapılmıştır.

Ayrıca gerçekleştirilen D-STATKOM deney düzeneğinin farklı çalışma durumlarındaki dinamik performansı; dolaylı akım denetim ve faz açısı denetim yöntemleri kullanılarak incelenmiştir. D-STATKOM'un talep edilen reaktif akımı sağlayabildiğini göstermek amacıyla, denetim yöntemlerinde referans reaktif akım DS1103'ün ControlDesk ortamında gerçek zamanlı olarak değiştirilmiştir. Farklı çalışma durumları için D-STATKOM'un dinamik kompanzasyon performansını gösteren deneysel sonuçlar, her iki denetim yöntemi için SDGM ve UVDGM anahtarlama teknikleri kullanılarak elde edilmiştir.

1.4. Tezin Kapsamı ve Organizasyonu

Tez çalışmasının ikinci bölümünde FACTS ve Özel Güç aygıtları tanıtılarak, günümüz elektrik enerji piyasasında en çok tercih edilen şönt bağlı kompanzatörlerden tristör tabanlı SVC ve evirici tabanlı D-STATKOM'un temel çalışma prensipleri hakkında bilgiler verilmiştir. İlave olarak literatürde D-STATKOM'un güç devresinde kullanılan evirici türleri ve özellikle de üç seviyeli evirici yapıları anlatılmıştır.

Üçüncü bölümde çok seviyeli eviriciler için kullanılan DGM teknikleri sınıflandırılarak, bu tez çalışmasında da kullanılan üç seviyeli SDGM ve UVDGM tekniklerinin temel prensipleri anlatılmıştır. Kullanılan üç seviyeli SDGM tekniği taşıyıcı temelli olup DGM sinyallerinin üretilmesinde dağılım olarak aynı fazda olan iki taşıyıcı dalga kullanılmıştır. Tez çalışmasında kullanılan üç seviyeli UVDGM tekniği ise iki seviyeli UVDGM tabanlıdır ve referans gerilim vektörünün sektörler içerisinde hangi bölgede olduğunun tespit edilmesinde basit bir algoritma kullanılmıştır. Bununla birlikte uzay vektörlerin

uygulanma sırası, evirici çıkış gerilim dalga şeklinde minimum Toplam Harmonik Bozulması (THD) elde etmek için düzenlenmiştir. İlave olarak SDGM ve UVDGM'yi kıyaslamak amacı ile bir üç fazlı omik-endüktif yükü besleyen üç seviyeli H-köprü eviricinin iki farklı çalışma şartlarında MATLAB/SimPower Systems'te benzetimi yapılarak benzetim sonuçları verilmiştir.

Dördüncü bölümde D-STATKOM'un geçici ve sürekli durumda aktif ve reaktif güç alışverişi ile ilgili temel çalışma prensibi anlatılmıştır. İlave olarak literatürde D-STATKOM'un denetimi için kullanılan denetim yöntemleri; faz aç denetimi, sabit d.a-hat gerilim şeması, doğrudan ve dolaylı akım denetimlerinin temel çalışma prensipleri SDGM ve UVDGM teknikleri kullanılması durumu için açıklanmıştır.

Beşinci bölümde üç fazlı üç seviyeli H-köprü evirici tabanlı D-STATKOM deney düzeneğinin tasarımı detaylı olarak verilmiştir. Deney düzeneğinin, "*güç devresi*" ve "*ölçme ve denetim devresi*" olmak üzere iki ana kısımdan oluştuğu düşünülmüştür. Birinci kısımda üç seviyeli H-köprü evirici için IPM modül seçimi, her bir H-köprü evirici için "*sürme ve koruma kartının*" tasarımı, d.a-hat kondansatörleri ve bağlantı endüktans değerinin belirlenmesi ve d.a-hat şarj ünitesinin tasarımı ayrıntılı olarak anlatılmıştır. İkinci kısımda ise; gerilim ve akım ölçüm algılayıcılarının seçimi, ölçülen sinyallerin DS1103 denetleyici kartının ADC'lerine uygun hale getirildiği "*kuvvetlendirme ve buffer devre kartının*" tasarımı, DS1103 denetleyici kartı, geliştirilen denetleyici algoritmalarının yazılımları ve DS1103'ün Bit I/O'larından gelen DGM işaretlerine ölü zaman eklendiği ve işaretlerin terslendiği "*ölü zaman devre kartının*" tasarımı ayrıntılı olarak açıklanmıştır.

Altıncı bölümde, oluşturulan D-STATKOM deney düzeneğinin denetimi için dolaylı akım denetim ve faz aç denetim yöntemleri kullanılarak, D-STATKOM'un dinamik performansı her bir denetim yöntemi için ayrı ayrı incelenmiştir. D-STATKOM'un talep edilen reaktif akımı sağlayabildiğini göstermek amacıyla, denetim için kullanılan dolaylı akım ve faz aç denetim algoritmalarında referans reaktif akım (I_{qref}) kullanıcı tarafından gerçek zamanlı olarak değiştirilmektedir. Deney düzeneğinin farklı çalışma durumlarındaki performansını gösteren deneysel sonuçlar, her iki denetim yöntemi için SDGM ve UVDGM anahtarlama teknikleri ayrı ayrı kullanılarak elde edilmiştir.

Yedinci bölümde tez çalışmasına ilişkin sonuç ve değerlendirmeler verilmiştir. Ayrıca tezin getirdiği yenilik ve avantajlardan bahsedilmiştir.

2. ESNEK ALTERNATİF AKIM İLETİM SİSTEMLERİ (FACTS)

Elektrik enerjisi maliyetlerindeki artış ve yeni hatların inşa edilmesindeki ekonomik, çevresel ve politik kısıtlamalar, var olan enerji iletim ve dağıtım sistemlerinin en verimli şekilde kullanılmasını zorunlu hale getirmiştir. İletim ve dağıtım sistemlerinin verimini artırmanın en iyi yolu, bu sistemlerdeki güç kalitesi problemlerini azaltmak veya iyileştirmektir. FACTS kavramı iletim sistemlerinde güç kalitesi problemlerini iyileştirerek hattın güç transfer kapasitesini arttırmayı amaçlayan güç elektroniği tabanlı bir çözüm olarak ortaya çıkarılmıştır. FACTS aygıtları hattın iletim kapasitesini artırmak için güç elektroniği elemanları veya devreleri kullanarak hattın gerilimini, açısını ve empedansını dinamik olarak denetlemektedirler. Bu aygıtlar genellikle iletim hattının sonuna veya ortasına yerleştirilirler [33]. Güç elektroniği devreleri tarafından hattaki aktif ve reaktif gücün hızlı bir şekilde denetlenmesi, iletim hatlarının güvenli çalışma bölgelerini sınırlardan büyük ölçüde uzaklaştırır. Bu durum alternatif akım (a.a) iletim şebekesini, beklenmedik arıza durumları ve yük değişimlerinin neden olduğu değişken durumlara adapte olması için esnek yapmaktadır. FACTS'in açılımındaki 'esnek' ifadesi bu gerçekten ileri gelmektedir.

IEEE'ye göre FACTS ve FACTS aygıtları aşağıdaki gibi tanımlanmaktadır [5,34];

Esnek Alternatif Akım İletim Sistemleri: “Denetlenebilirliği geliştirmek ve güç transfer kapasitesini artırmak için güç elektroniği tabanlı ve diğer statik denetleyicileri kapsayan alternatif akım iletim sistemleridir”.

FACTS Aygıtları: “Bir veya daha fazla alternatif akım iletim sistemi parametresinin denetimini sağlayan güç elektroniği tabanlı bir sistem ve diğer statik donanımlardır”.

FACTS, güç elektroniği ve geleneksel güç iletim donanımının bir birleşimidir. FACTS aygıtları devre yapılarında kullanılan güç elektroniği teknolojisine göre iki kategoride incelenebilir. Bunlar;

i. Tristör Tabanlı FACTS Aygıtları:

- Statik Var Kompanzatör (SVC),
- Tristör Kontrollü Seri Kapasitör (TCSC),
- Tristör Kontrollü Faz Kaydırmalı Transformatör (TCPST)

ii. Evirici Tabanlı FACTS Aygıtları:

- Statik Senkron Kompanzatör (STATKOM),
- Statik Senkron Seri Kompanzatör (SSSC),
- Hatlar Arası Güç Akış Kontrolörü (IPFC),
- Birleşik Güç Akış Kontrolörü (UPFC),

FACTS kavramının temelindeki düşünce, mekanik kompanzatörlerin yerine daha güvenli ve daha hızlı olan güç elektroniği tabanlı kompanzatörlerin kullanılması, böylece var olan güç sisteminden maksimum verimin alınabilmesi ve sistemin denetlenebilirliğinin artırılabilmesidir. Hızlı güç elektroniği devrelerinin kullanılması ile geçmişte gerçekleştirilemeyen çok sayıda önemli işlemsel fonksiyonlar artık kolaylıkla gerçekleştirilebilmektedir [9]. Bu fonksiyonlardan bazıları;

- İletim hatlarındaki gücün geniş aralıkta sürekli denetiminin gerçekleştirilmesi,
- İletim hatlarının ısı sınırlarına yakın güvenli yüklenmeleri ve tam kapasite ile kullanılması (aşırı yüklenme olmadan),
- Reaktif güç kompanzasyonu yardımıyla, aşırı yüklü iletim hatlarının toplam sistem kayıplarının azaltılması,
- Sistem donanımı ve iletim kapasitesinin kullanımı üzerinde ters etkisi olan güç sistemi salınımlarının sönümlenmesi,
- Sistem güvenilirliğinin ve kararlılığının artırılması,
- Arıza ve donanım bozukluklarının etkilerinin sınırlandırılması, sürekli servis kesilmelerinin önlenmesi şeklinde sıralanabilir.

2.1. Özel Güç Aygıtları

Özel Güç aygıtları; FACTS aygıtlarının düşük gerilim (low-voltage) kısmıdır ve dağıtım sistemlerinde güç kalitesini iyileştirmek ve güç kaynağının güvenilirliğini artırmak amacıyla ortaya çıkarılmıştır. FACTS aygıtlarından farklı olarak, esas amaçları dağıtım şebekesinin güç kalitesini geliştirmek ve kaynaktaki bozucu etkilere karşı hassas yükleri korumaktır. IEEE'ye göre Özel Güç Aygıtları aşağıdaki gibi tanımlanmaktadır [34];

Özel Güç Aygıtları: “Gerilim değeri 38kV’a kadar olan dağıtım sistemlerinde, seçilen endüstri tesisleri ve bu tesislerdeki her bir üretim sürecinin yeterli performansı için gerekli olan güç kalitesini uygun bir seviyede sağlamak için kullanılan güç elektroniği denetleyicileri kavramıdır”.

Özel Güç aygıtları ile ilgili literatürde kesinleşmiş bir sınıflandırma olamamakla beraber, bu aygıtlar devre yapılarında kullanılan güç elektroniği teknolojisine göre iki kategoride incelenebilir [9]. Bunlar;

i. Tristör Tabanlı Özel Güç Aygıtları:

- Statik Var Kompanzatör (SVC),
- Yarı İletken Transfer Anahtarı (SSTS),
- Yarı İletken Devre Kesici (SSCB),
- Yarı İletken Akım Sınırlayıcı (SSCL),

ii. Evirici Tabanlı Özel Güç Aygıtları:

- Dağıtım Statik Senkron Kompanzatör (D-STATKOM),
- Dinamik Gerilim Düzenleyici (DVR),
- Birleşik Güç Kalitesi Düzenleyicisi (UPQC)
- Aktif Güç Filtreleri (APF)
- Kesintisiz Güç Kaynakları (UPS)

Son nesil kompanzatörler evirici tabanlı FACTS ve Özel Güç aygıtlarıdır. Bu kompanzatörlerden D-STATKOM ile STATKOM’un, DVR ile SSSC’nin ve UPQC ile UPFC’nin devre yapıları aynıdır. Ancak ilgilendikleri güç kalitesi problemleri farklıdır. Bununla birlikte, FACTS ve Özel Güç aygıtları güç sistemine bağlantı şekline göre ise dört gruba ayrılabilir. Bunlar;

- Şönt bağlı kompanzatörler,
- Seri bağlı kompanzatörler,
- Birleştirilmiş seri-seri kompanzatörler,
- Birleştirilmiş şönt-seri kompanzatörler.

FACTS ve Özel Güç aygıtları arasında şönt kompanzatörler, iletim sistemlerinden dağıtım sistemlerine kadar geniş bir aralıkta problem çözme yeteneğine sahiptirler. Bu tür kompanzatörler geçici durum kararlılığını iyileştirebilir, arıza sonrasında meydana gelen güç salınımlarını sönümlendirebilir ve gerilim kırışmalarını yok edebilirler [35].

2.2. Şönt Bağlı Reaktif Güç Kompanzatörleri

Bütün şönt kompanzatörler prensip olarak sistem ile reaktif akım alışverişi yapmaktadırlar. İletim hattının gerilimine göre şönt kompanzatörler, bağlı olduğu sisteme değişken empedans göstererek bir akım akışına neden olurlar. Bu empedans değerine göre iletim hattına bir akım akacaktır. Bu akım ile iletim hattının gerilimi arasında 90° faz farkı olduğu sürece şönt kompanzatör şebekeye değişken reaktif güç verir veya şebekeden değişken reaktif güç çekecektir. Şönt kompanzatörler hem iletim hem de dağıtım sistemlerinde aynı yapıya sahip olmalarına rağmen, kullanım amaçları farklıdır. Bir şönt kompanzatörün iletim ve dağıtım sistemindeki kullanım amaçları aşağıdaki gibidir [36].

İletim Sistemlerinde;

- İletim hatlarında iletilebilir gücü artırmak için orta nokta gerilim regülasyonu,
- Hat sonu gerilim desteği,
- İletim hattının geçici kararlılık sınırlarını genişletme olarak sıralanabilir.

Dağıtım Sistemlerinde;

- Yaklaşık birim güç faktörü elde etmek için düşük güç faktörlü yüklerin kompanzasyonu,
- Kaynak geriliminde dalgalanmalara sebep olan yükler için gerilim regülasyonu,
- Dengesiz yüklerin etkilerini yok ederek yük dengeleme,
- Yük akımındaki harmonikleri filtreleme,
- Güç sistemi ile aktif güç alış veriş yaparak güç salınımlarını sönümlendirme şeklinde sıralanabilir.

FACTS veya Özel Güç aygıtları içerisinde şönt kompanzatörler temel olarak üç gruba ayrılır. Bunlar [6];

a) Statik VAr Kompanzatör (SVC)

- Tristör Kontrollü Reaktör (TCR)
- Tristör Anahtarlamaalı Kondansatör (TSC)

b) Statik Senkron Kompanzatör (STATKOM)

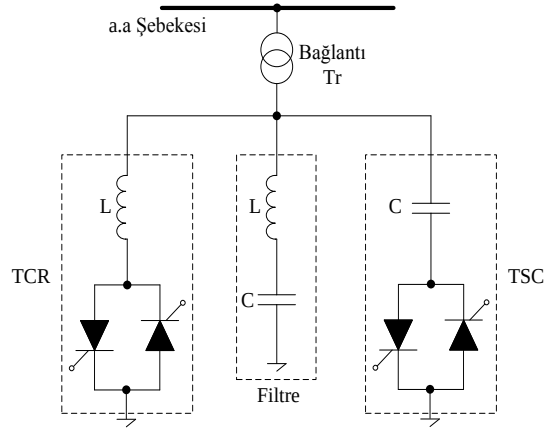
c) Statik Senkron Generatör (SSG) veya Enerji-Depolama Sistemli (ESS) STATKOM. şeklinde sıralanabilir.

2.3. Statik Var Kompanzatör (SVC)

Yüksek güçlü tristörler ve elektronik devre teknolojisindeki gelişmeler, VAr generatörler olarak adlandırılan denetlenebilir Statik VAr kaynaklarının gelişimini hızlandırmıştır. SVC, 1960'ların sonunda elektrik ark fırını gibi şebeke geriliminde dalgalanmalara neden olan büyük güçlü endüstriyel yükler için hızlı ve sürekli gerilim denetimi sağlamak amacı ile geliştirilen ilk FACTS aygıtıdır. SVC'ler başlangıçta güç iletim şebekelerinde ve büyük endüstriyel tesislerde hızlı gerilim denetimi için kullanılmıştır. IEEE'ye göre "SVC" aşağıdaki gibi tanımlanmaktadır [1];

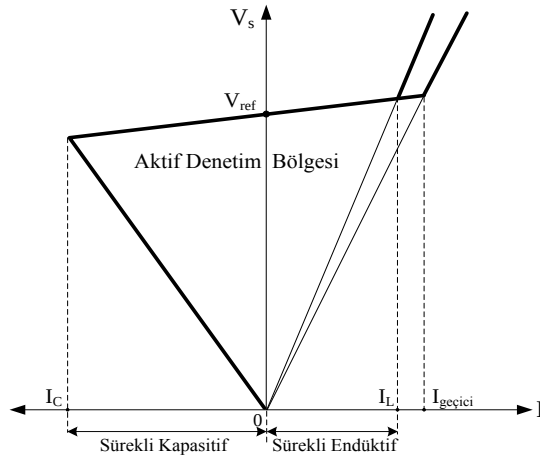
Statik VAr Kompanzatör (SVC): *"Elektrik güç sisteminin belirli parametrelerini korumak veya denetlemek için, çıkışı kapasitif veya endüktif akım alış-verişi yapacak şekilde ayarlanabilen şönt bağlı bir statik VAr üretici veya tüketicidir".*

Şekil 2.1'de gösterildiği gibi bir SVC; kapasitif/endüktif reaktif güç kompanzasyonu ve harmonik filtrelemede kullanılan sabit filtreli "Tristör Anahtarlamaalı Kondansatör (TSC)" veya "Tristör Kontrollü Reaktör (TCR)"lerden oluşmaktadır. Ancak SVC sistemleri reaktif güç problemlerini çözerken harmonik akım problemlerine sebep olurlar. Bu durum, ek maliyet ve büyük boyutlu sabit paralel filtreler veya özel transformatör bağlantıları gerektirmektedir [37, 38].



Şekil 2.1. Farklı SVC türleri

Şekil 2.2 de, sürekli durumda SVC'nin gerilim-akım (V-I) karakteristiği gösterilmiştir. Şekil 2.2'nin aktif denetim bölgesi SVC'nin çalışma aralığını açık bir şekilde tanımlar. Şekil 2.2'den görüldüğü gibi SVC'nin reaktif güç kapasitesi doğrudan kaynak gerilimi ile ilişkilidir. Kaynak gerilimindeki azalma SVC'lerin reaktif güç kompanzasyon kapasitesini azaltmaktadır.



Şekil 2.2. SVC'nin V-I karakteristiği

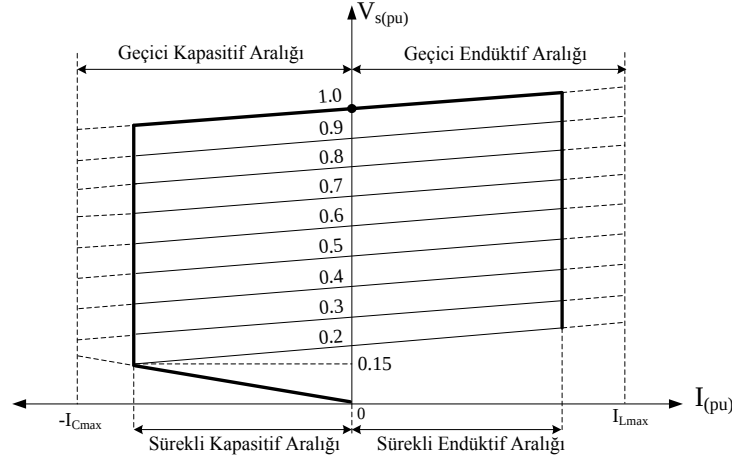
SVC güç şebekesinin içine veya dışına eş zamanlı bağlanan endüktans veya kondansatör grupları ile denetlenebilir reaktif güç çeker veya üretir. Bunun bir sonucu olarak, SVC geçici durumda meydana gelen hızlı dinamiğe sahip problemlere cevap vermekte oldukça yavaştır. Ayrıca şebekeden çekilen/verilen reaktif güç miktarı sistem

parametrelerine bağımlıdır. SVC'deki kondansatör grupları tam kapasitif çıkış ile orantılı iken reaktör grupları ise tam endüktif çıkış ile orantılı olmaktadır. SVC'de kullanılacak olan bağlantı transformatörü ve elektronik devre maksimum kapasitif ve endüktif çıkışın toplamına dayanacak şekilde tasarlanmalıdır. SVC a.a güç sistemlerinde güç akışını belirleyen üç temel parametre olan gerilim, faz açısı veya empedanstan sadece biri ile denetlenebilir. Bu yüzden, SVC'ler iletim hatlarında bağımsız aktif ve reaktif güç denetim yeteneğine sahip değildirler [39].

2.4. Dağıtım Statik Senkron Kompanzatör (D-STATKOM)

Yarı iletken teknolojisindeki gelişmeye bağlı olarak, anahtarların akım ve gerilim değerlerinin artması ve daha yüksek frekanslarda anahtarlanabilmesi güç elektroniği eviricilerinin güçlerinin ve cevap hızlarının artmasına, buna bağlı olarak da evirici tabanlı FACTS aygıtlarının gelişmesine sebep olmuştur. STATKOM; evirici tabanlı bir şönt FACTS aygıtıdır. STATKOM, enerji depolama elemanlarından doğrudan reaktif güç üretmek yerine, bağlı olduğu şebeke ile güç alışverişi yapar. Bu yüzden STATKOM'da kullanılan enerji depolama elemanı, SVC'de kullanılan kondansatör gruplarından daha küçük boyutlu olmaktadır [38].

Gelişmiş Statik Var Kompanzatör (ASVC) olarak bilinen STATKOM, şebeke frekansında sürekli olarak hem endüktif hem de kapasitif reaktif güç çeken/veren bir FACTS aygıtıdır. Bu FACTS aygıtı sürekli durumda, reaktif güç kompanzasyonu için kullanılan senkron motorun çalışma karakteristiklerini gösterdiği için STATKOM ismi verilmiştir. Bununla birlikte STATKOM'un eylemsizliği yoktur ve bir senkron motora göre çok daha kısa sürede reaktif güç talebine cevap verebilir. Ek olarak STATKOM mevcut sistem empedansını önemli ölçüde değiştirmez. Bu özelliği STATKOM'u SVC'lerden daha üstün yapmaktadır. STATKOM, iletim sistemlerinde gerilim regülasyonu ve sistem kararlılığını geliştirmek için kullanılır ve "İletim STATKOM'u (T-STATKOM)" veya sadece STATKOM olarak adlandırılır. Dağıtım sistemlerinde ise gerilim regülasyonu, güç faktörü düzeltme, yük dengeleme ve yükün harmonik kompanzasyonu için kullanılır ve "Dağıtım STATKOM'u (D-STATKOM)" olarak adlandırılır [5]. Her iki STATKOM'un devre yapısı aynı olmasına rağmen ilgilendikleri güç kalitesi problemleri farklıdır. Şekil 2.3'de gösterildiği gibi D-STATKOM bir evirici, bağlantı endüktansı veya



Şekil 2.4. D-STATKOM'un V-I karakteristiği

D-STATKOM'da kullanılan eviriciler gerilim kaynaklı veya akım kaynaklı olabilir. Ancak akım kaynaklı evirici kullanıldığı zaman, eviricide kullanılan yarı iletken anahtarlar iki yönlü gerilim tutma yeteneğine sahip olmalıdır. Akım kaynaklı eviricide yarı iletken anahtarların iki yönlü gerilim tutmasını sağlamak için geleneksel anahtara seri bir ilave diyot bağlanır veya yarı iletken anahtarın fiziksel yapısı düzenlenir. Ancak her iki durumda da iletim kayıpları ve toplam sistem maliyeti artacaktır. İlave olarak, akım kaynaklı eviricinin d.a tarafında kullanılan endüktans üzerinde, gerilim kaynaklı eviricide kullanılan kondansatöre kıyasla çok daha fazla kayıp oluşmaktadır. Ayrıca akım kaynaklı evirici, a.a çıkışında kondansatörlerden oluşan bir gerilim filtresine ihtiyaç duyarken, gerilim kaynaklı eviricinin ihtiyaç duyduğu akım filtresi D-STATKOM'da kullanılan bağlantı endüktansının kaçak endüktansı tarafından sağlanmaktadır [40]. Bu sebeplerden dolayı pratikte D-STATKOM'lar için gerilim kaynaklı eviriciler daha çok tercih edilmektedir.

Diğer evirici tabanlı FACTS ve Özel Güç aygıtlarında olduğu gibi D-STATKOM'da da, a.a güç sistemi ile aktif gücü direkt olarak değiş tokuş edebilme, bağımsız ve denetlenebilir reaktif güç kompanzasyonu sağlamak amacıyla, günümüze kadar çok darbeli ve DGM denetimli iki seviyeli eviriciler kullanılmıştır. Çok darbeli evirici yapısı trafo bağlantılarına dayandırılmaktadır. Aynı d.a-hattan beslenen bir veya birden fazla 6-adımlı evirici, a.a tarafında paralel ve seri bağlı transformatörler ile şebekeye bağlanırlar. Ancak bu eviricilerde kullanılan transformatörlerin sistemdeki en pahalı eleman olması, sistemdeki toplam kayıpların yaklaşık %50'sinin bu elemanlar üzerinde meydana gelmesi

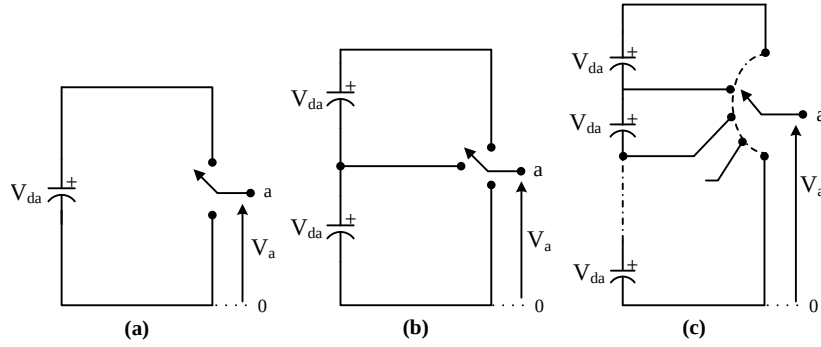
ve denetimde zorluklar meydana getirmesi gibi bazı dezavantajları vardır [41]. DGM denetimli iki seviyeli eviricilerde ise genellikle farklı DGM anahtarlama yöntemleri ile birlikte yüksek anahtarlama frekansı tercih edilmektedir. Çünkü iki seviyeli gerilim kaynaklı eviricilerde artan anahtarlama frekansı ile daha düşük bozulmalı çıkış akım/gerilim dalga şekilleri elde edilmektedir. Bununla birlikte, DGM denetimli iki seviyeli eviricilerin daha yüksek şebeke gerilimlerinde çalıştırılabilmesi için, evirici devresindeki bir anahtar yerine birden fazla anahtarın seri bağlanması gerekir. Ancak bu d.a bara endüktansını azaltmak için karmaşık bara tasarımı yapılmasını ve seri özdeş anahtarların senkron bir şekilde anahtarlmasını gerektirmektedir [40]. Sonuç olarak, orta veya yüksek güç/gerilim uygulamalarında, iki seviyeli eviricilerin başlıca anahtarlama kayıpları ve anahtarların anma değerlerindeki kısıtlamadan dolayı yüksek frekansta çalışmalarında bazı sınırlamalar vardır. Ayrıca orta ve yüksek güçlü uygulamalarda geleneksel eviriciler düşük verim ve büyük transformatörler kullanılması nedeni ile yüksek fiyat gibi dezavantajlara da sahiptirler. Bu sebeplerden dolayı evirici ailesinin yeni bir üyesi olan çok seviyeli eviriciler, son yıllarda özellikle orta veya yüksek güç/gerilim uygulamaları için bir çözüm olarak ortaya çıkarılmıştır [42]. Bu eviriciler, çıkış dalga şekillerinin harmonik içeriğinin daha iyi olması ve seviye sayısı artırılarak doğrudan şebekeye bağlanılabilmeleri gibi üstünlüklerinden dolayı birçok farklı orta veya yüksek güç/gerilim uygulamalarında olduğu gibi D-STATKOM'un güç devresinde de kullanılmaya başlanmıştır.

2.5. Çok Seviyeli Eviriciler

Çok seviyeli eviriciler, girişlerine uygulanan d.a-hat gerilimin birkaç seviyesinden anahtarlama ile çıkışta düşük harmonik bozulmalı sinüzoidal dalga şekline benzeyen bir merdiven dalga şekli meydana getirirler. Her bir ilave d.a gerilim seviyesi, a.a çıkış geriliminin dalga şekline bir basamak ekler. Çok seviyeli eviricilerin en büyük avantajı düşük anahtarlama frekansında eviricinin çıkış gücünde bir azalma olmadan, çıkış dalgasının harmonik içeriğinin az olmasıdır.

Şekil 2.5'de, ideal anahtarlı iki seviyeli ve çok seviyeli eviricinin bir faz bacağı gösterilmiştir. İki-seviyeli evirici kondansatörün negatif ucuna göre iki farklı çıkış üretirken, üç seviyeli evirici üç farklı çıkış üretmektedir. Çıkış geriliminin basamak değeri

m 'nin, eviricinin negatif terminali ile ilgili olduğu göz önünde bulundurularak; yükün iki fazı arasındaki gerilimin seviye sayısı $2m-1$ 'dir. Örneğin üç seviyeli eviricinin fazlar arası gerilimi beş-seviyeli olmaktadır.



Şekil 2.5. a) İki seviyeli, b) üç seviyeli, c) m seviyeli eviricinin bir faz bacağına devresi

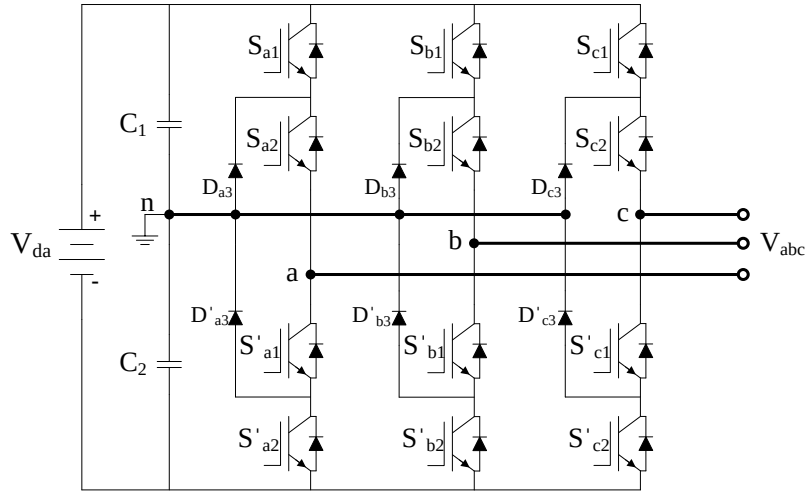
Çok seviyeli eviricilerde en düşük seviye sayısı üçtür. Eviricinin seviye sayısı arttıkça çıkış dalga şeklinin harmonik bozulması azalmaktadır. Seviye sayısı sonsuza gittiğinde çıkış geriliminin “Toplam Harmonik Bozulması (THD)” sıfıra gitmektedir. Ancak, seviye sayısı arttıkça eviricinin denetiminde karmaşıklık ve çıkış geriliminde dengesizlik problemi görülmektedir. Bununla birlikte, çok seviyeli eviricilerde gerçekleştirilebilir seviye sayısı; gerilim dengesizlik problemi, anahtarların gerilim tutma kapasitesi, devre tasarımı ve paketleme ile sınırlıdır. Çok seviyeli eviricilerin üç farklı devre topolojisi vardır [43]. Bunlar;

- Diyot-kenetlemeli,
- Kondansatör-kenetlemeli,
- Kaskat çok seviyeli eviricilerdir.

2.5.1. Diyot Kenetlemeli Evirici

En basit diyot-kenetlemeli çok seviyeli evirici genellikle nötr-nokta kenetlemeli evirici olarak bilinir. Çıkış gerilimini m -seviyeli olarak üretmek için, d.a barada $(m-1)$ tane seri bağlı kondansatöre ihtiyaç duyulur. Bu seri kondansatörler, ana d.a gerilimden çok seviyeli çıkış gerilimi elde etmek için kullanılır. Ayrıca her faz için gerekli olan kenetleme

diyotlarının sayısı $(m-1).(m-2)$ 'olmaktadır [44]. Şekil 2.6'da üç fazlı üç seviyeli diyot kenetlemeli eviricinin devre şeması ve Tablo 2.1'de ise a-fazının anahtarlama durumları ve buna karşılık gelen çıkış gerilim seviyeleri verilmiştir. Bu devreyi geleneksel iki seviyeli eviriciden ayıran elemanlar D_{a3} ve D'_{a3} diyotlarıdır. Bu iki diyot, anahtar gerilimini d.a geriliminin yarısına ayarlar. Tablo 2.1'de, '1' durumu anahtarın iletimde, '0' ise anahtarın kesimde olduğunu göstermektedir. İki kondansatörün orta noktası olan 'n', nötr nokta olarak tanımlanmıştır. Böylece V_{an} çıkış gerilimi $V_{da}/2$, 0, $-V_{da}/2$ olarak üç seviyeye sahip olur. $S_{a1}-S'_{a1}$ ve $S_{a2}-S'_{a2}$ anahtarları tümleyen anahtar çiftleridir. Tümleyen anahtar çiftlerinden biri iletimde ise diğeri mutlaka kesimde olmaktadır [45].



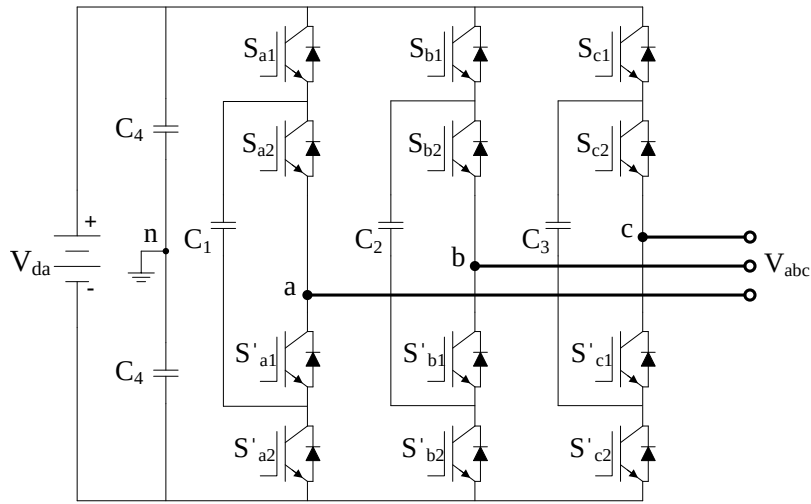
Şekil 2.6. Üç fazlı üç seviyeli diyot kenetlemeli eviricinin devre şeması

Tablo 2.1. Üç fazlı üç seviyeli diyot kenetlemeli eviricinin anahtarlama durumları

Çıkış Gerilimi V_{an}	Anahtarlama Durumları			
	S_{a1}	S_{a2}	S'_{a1}	S'_{a2}
$+V_{da}/2$	1	1	0	0
0	0	1	1	0
$-V_{da}/2$	0	0	1	1

2.5.2. Kondansatör Kenetlemeli Evirici

Üç fazlı, üç seviyeli kondansatör kenetlemeli eviricinin temel devresi Şekil 2.7’de gösterilmiştir. Bu evirici bağımsız kondansatörlerin anahtar gerilimini bir kondansatör gerilimine kenetlediği “flying capacitor” evirici olarak da adlandırılır. Kullanılan her bir kondansatörün gerilim değeri, güç anahtarları ile aynı olması koşulu ile “m” seviyeli bir eviricide, bir faz bacağındaki (m-1) adet d.a bara kondansatörüne ilaveten faz başına $(m-1)(m-2)/2$ tane kenetleme kondansatörünün bulunması gerekir. Bu açıdan kondansatör kenetlemeli evirici, diyot kenetlemeli eviriciye göre daha hantal ve maliyeti daha yüksek olmaktadır.



Şekil 2.7. Üç fazlı üç seviyeli kondansatör kenetlemeli eviricinin devre şeması

Şekil 2.7’deki devrede C_1 , C_2 ve C_3 kondansatörleri kenetleme kondansatörleridir. Kondansatör kenetlemeli evirici, diyot kenetlemeli eviriciye benzemektedir. Bununla birlikte kondansatör kenetlemeli evirici topolojisi, çıkış dalga şeklinin meydana gelmesinde daha fazla esnekliğe sahiptir. Kenetleme kondansatörleri gerilimin dengelenmesine yardımcı olur [46]. Eviricinin çıkış gerilim seviyeleri ve bunlara karşılık gelen anahtar kombinasyonları Tablo 2.2’de gösterilmiştir. Şekildeki 2.7’deki devrede a-faz bacağı göz önüne alındığında S_{a1} ile S'_{a1} iletimde olduğu zaman C_1 kenetleme kondansatörü şarj ve S_{a2} ile S'_{a2} iletimde olduğu zaman ise deşarj olmaktadır. C_1 ’in şarj/deşarj olması sıfır-seviye için seçilen uygun anahtarlama kombinasyonu ile dengelenebilir [47].

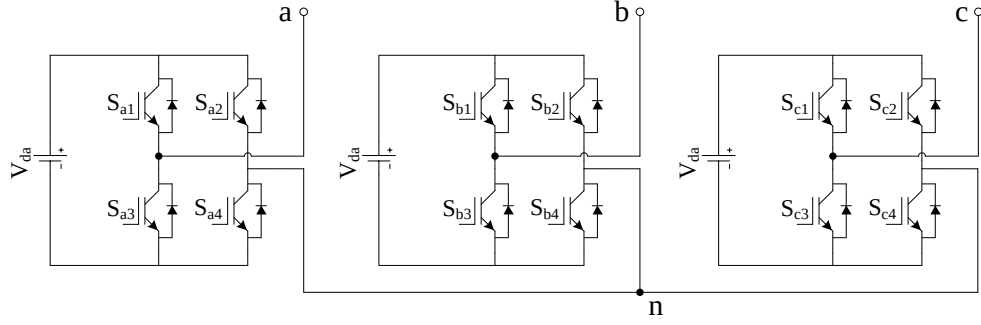
Tablo 2.2. Üç fazlı üç seviyeli kondansatör kenetlemeli eviricinin anahtarlama durumları

Çıkış Gerilimi Van	Anahtarlama Durumları			
	S _{a1}	S _{a2}	S' _{a1}	S' _{a2}
+V _{da} /2	1	1	0	0
0	1	0	1	0
	0	1	0	1
-V _{da} /2	0	0	1	1

2.5.3. Kaskat Çok Seviyeli Evirici

Kaskat eviriciler son yıllarda a.a güç kaynaklarında, büyük güçlü motor sürücüler, yüksek güç/gerilim iletim ve dağıtım sistemlerinde kompanzasyon uygulamalarında sıkça kullanılmaya başlanmıştır. Bu evirici topolojisi kenetleme diyotları veya kondansatörleri gerektirmediğinden diğer çok seviyeli evirici topolojilerine göre daha avantajlıdır. Ayrıca d.a kaynak gerilimine eşit değerde a.a gerilim seviyesi elde edilebilmektedir [48]. Bu topolojinin dezavantajı her bir H-köprü için izoleli d.a kaynaklara ihtiyaç duymasıdır.

Diğer çok seviyeli eviricilerde olduğu gibi kaskat çok seviyeli evirici için de “m” seviye sayısı en az üçtür ve üç-seviyeli H-köprü evirici olarak adlandırılır. D-STATKOM uygulamalarında kaskat çok seviyeli eviriciler için; üç seviyenin üzerindeki bütün evirici yapılarında d.a-hat gerilim dengesizlik problemi ortaya çıkmaktadır. Bu problem karmaşık kontrol algoritmaları ile çözülebilmektedir. Bununla birlikte üç seviyeli H-köprü evirici için böyle bir problem yoktur. Bir üç seviyeli H-köprü eviricide -V_{da}, 0, +V_{da} seviyelerinden oluşan üç seviyeli çıkış elde etmek için her fazda bir tane H-köprü hücre olarak bilinen tam köprü evirici kullanılmaktadır. Şekil 2.8’de üç fazlı üç seviyeli H-köprü eviricinin devre şeması gösterilmektedir. Şekilden görüldüğü gibi her bir H-köprü evirici devresi dört anahtar ve dört adet boşluk diyotundan meydana gelmektedir. Şekilde a-fazı H-köprü eviriciye ait anahtarlama durumları ve buna karşılık gelen çıkış gerilim seviyeleri ise Tablo 2.3’te verilmiştir. Tablodan görüldüğü gibi, S_{a1} ve S_{a4} iletimde ise V_{an}= +V_{da}, S_{a2} ve S_{a3} iletimde ise V_{an}=-V_{da} ve S_{a1}-S_{a2} veya S_{a3}-S_{a4} iletimde ise V_{an}= 0 dır. Üç fazlı eviricinin diğer b ve c fazları içinde benzer durum geçerlidir.



Şekil 2.8. Üç fazlı üç seviyeli H-köprü eviricinin devre şeması

Tablo 2.3. Üç seviyeli H-köprü eviricinin a-fazına ait anahtarlama durumları

Çıkış Gerilimi V_{an}	Anahtarlama Durumları			
	S_{a1}	S_{a2}	S_{a3}	S_{a4}
$+V_{da}$	1	0	0	1
0	1	1	0	0
0	0	0	1	1
$-V_{da}$	0	1	1	0

Kaskat eviricilerde çok seviyeli çıkış gerilimi elde etmek için bir fazdaki H-köprü hücrelerin çıkışları seri bağlanır. Bu nedenle meydana gelen gerilim dalga şekli H-köprü evirici çıkışlarının toplamıdır. Bir fazdaki d.a kaynak sayısı ‘s’ olmak üzere, bir kaskat çok seviyeli eviricide çıkış gerilimlerinin seviyesinin sayısı “ $m = 2s + 1$ ”.

2.5.4. Çok Seviyeli Evirici Türlerinin Karşılaştırılması

Tablo 2.4’de, diyot kenetlemeli, kondansatör kenetlemeli ve kaskat çok seviyeli eviricilerin bir faz devresinden aynı gerilim seviyelerini elde etmek için ihtiyaç duyulan güç elemanlarının sayısı karşılaştırmalı olarak verilmiştir. Tablo 2.4’den görüldüğü gibi kondansatör kenetlemeli eviricide kenetleme diyotlarına, diyot kenetlemeli eviricide kenetleme kondansatörlerine, kaskat eviricide ise her ikisine ihtiyaç yoktur. Ancak diyot ve kondansatör kenetlemeli eviricilerde sadece bir d.a kaynağa gereksinim varken, kaskat eviricide ise her bir H-köprü evirici için fazladan izolasyonlu d.a kaynaklarına gereksinim duyulmaktadır. Aktif güç uygulamaları için kullanılması durumunda her bir H-köprü için izoleli d.a kaynaklara gereksinim duyması bir dezavantaj iken, STATKOM/D-STATKOM

uygulamalarında evirici sadece reaktif güç sağladığı için izoleli d.a kaynaklara ihtiyaç kalmaz. Kaskat evirici, çok seviyeli eviriciler arasında en az sayıda eleman kullanan yapıdır. Ayrıca devrenin düzenlenip paketlenerek modül haline getirilmesi kolayca mümkün olmaktadır. Buna ek olarak, çıkış gerilim seviye sayısı H-köprü hücrelerinin eklenmesi veya kaldırılması ile kolayca ayarlanabilmektedir. İlave olarak d.a kaynak değeri aynı olmak üzere, evirici çıkışında elde edilen gerilim ve akım seviyesi de diyot ve kondansatör kenetlemeli eviricilerden daha büyük olmaktadır [46,49].

Tablo 2.4. Çok seviyeli eviricilerin kullanılan elemanlar bakımından karşılaştırılması

	Evirici Türü		
	Diyot Kenetlemeli Evirici	Kondansatör Kenetlemeli Evirici	Kaskat Evirici
Kullanılan anahtar sayısı	2 (m-1)	2 (m-1)	2 (m-1)
Kullanılan temel diyot sayısı	2 (m-1)	2 (m-1)	2 (m-1)
Kenetleme diyot sayısı	(m-1)(m-2)	0	0
Dengeleme kondansatör sayısı	0	(m-1)(m-2) / 2	0
d.a bara kondansatör sayısı	(m-1)	(m-1)	(m-1) / 2

3. ÇOK SEVİYELİ EVİRİCİLERDE KULLANILAN DGM TEKNİKLERİ

Çok seviyeli gerilim kaynaklı eviricilerin performansı çıkış geriliminin harmonik içeriğine bağlıdır. Seviye sayısı arttıkça çıkış gerilim dalga şeklinin sinüzoidal biçime daha çok yaklaşacağı, dolayısıyla toplam harmonik bozulmasının azalacağı ve evirici çıkış kalitesinin artacağı açıktır. Çıkış gerilimindeki harmonikleri azaltmak ve evirici çıkışını denetlemek için seviye sayısının artırılmasının yanı sıra farklı DGM teknikleri kullanılmakta olup, bu konudaki araştırma ve uygulama çalışmaları devam etmektedir. Çok seviyeli eviriciler için DGM teknikleri genel olarak iki seviyeli eviriciler için kullanılan DGM tekniklerinin genişletilmiş halidir. Geliştirilen farklı DGM teknikleri ile aşağıdaki kriterler sağlanmaya çalışılır [50].

- Evirici çıkışı dalga şekillerindeki harmoniklerin azaltılması ve temel harmonik bileşeninin genlik ve frekansının denetimi,
- Lineer modülasyon aralığını genişletmek,
- Anahtarlama kayıplarını azaltmak,
- Kolay gerçekleştirilebilme özelliği.

Çok seviyeli eviricilerde kullanılan darbe genişlik modülasyon teknikleri aşağıda gösterildiği gibi anahtarlama frekansına bağlı olarak sınıflandırılır [47].

1. Düşük Anahtarlama Frekanslı DGM Teknikleri

- a) Uzay Vektör Kontrol
- b) Harmonik Eliminasyon DGM Tekniği (HEDGM)

2. Yüksek Anahtarlama Frekanslı Modülasyon Teknikleri

- a) Taşıyıcı Temelli DGM
 - i) Sinüzoidal DGM (SDGM)
 - ii) Harmonik İlaveli DGM (HİDGM)
- b) Uzay Vektör DGM (UVDGM)

Yüksek anahtarlama frekansı ile çalışan metotlar, çıkış geriliminin bir periyodunda güç yarı iletken anahtarları için birçok komutasyona sahip iken, düşük anahtarlama frekansı ile çalışan metotlar çıkış geriliminin bir periyodu süresince genellikle bir veya iki komutasyon gerçekleştirmektedir.

Bu tez çalışmasında tasarımı ve denetimi gerçekleştirilen üç seviyeli H-köprü evirici tabanlı D-STATKOM için üç seviyeli Sinüzoidal ve Uzay Vektör DGM teknikleri kullanıldığı için bu bölümde sadece bu iki DGM tekniğine değinilecektir.

3.1. Taşıyıcı Temelli DGM Teknikleri

Çok seviyeli taşıyıcı temelli DGM teknikleri genellikle üçgen dalga olan taşıyıcı işaretler ile sinüzoidal bir modülasyon dalgasının karşılaştırılmasına dayanır. En çok kullanılanları SDGM ve HİDGM teknikleridir. Bu DGM teknikleri için ortak gereksinimler aşağıda verilmiştir [50].

- Anahtarlama frekansı (f_s), temel frekansın (f_m) tek ve tam katı olmalıdır.
- Çeyrek ve yarım dalga simetrisi kullanılarak çift sayılı harmonik bileşenlerin yok edilmesi sağlanır.
- Temel frekansın altındaki frekanslarda harmonik bileşenler olmamalıdır.

Çok seviyeli taşıyıcı temelli DGM tekniğinde, m-seviyeli bir evirici için (m-1) tane üçgen taşıyıcı işaret kullanılır. Bu taşıyıcıların yarısı sıfır referansının üstüne, diğer yarısı ise altına yerleştirilir. Üç seviyeli bir evirici için sıfır referansının üstünde ve altında birer tane olmak üzere, toplam iki adet üçgen taşıyıcı işaret kullanılır. Taşıyıcı işaretlerin dağılımı için literatürde yaygın olarak kullanılan üç farklı yöntem vardır.

- Sıfır referans değerinin üstünde veya altında bulunan taşıyıcı işaretler kendi aralarında aynı fazdadır. Ancak referansın üstündeki taşıyıcılar ile altındaki taşıyıcılar arasında 180° faz farkı vardır.
- Tüm taşıyıcı işaretler aynı fazdadır.
- Ardışık her taşıyıcı işaret arasında 180° faz farkı vardır.

Literatürde, bu taşıyıcı dağılımları kullanılarak yapılan çalışmalarda evirici çıkış dalga şekillerinin spektral yapısında farklılık görülse de, harmonik içerikleri arasında önemli bir fark görülmemiştir [51-53] .

3.1.1. Çok Seviyeli Sinüzoidal DGM Tekniği

SDGM tekniği kare dalga içerisindeki harmonikleri elimine eden en eski tekniklerden biridir. Bu teknikte, taşıyıcı sinyaller ile modülasyon sinyali karşılaştırılarak evirici devresindeki anahtarlar için DGM işaretleri üretilir [48]. Çok seviyeli SDGM tekniğinde modülasyon sinyalleri aynı kalmak şartı ile taşıyıcı sinyallerin sayısı eviricinin seviyesine bağlı olarak değişir. Bir m-seviyeli evirici için tepeden tepeye aynı V_C genlikte ve aynı f_s frekansta $(m-1)$ tane üçgen taşıyıcıya gerek duyulur. Bu taşıyıcılar birbirine bitişik durumdadır. Sıfır referansı taşıyıcı grubunun ortasına merkezleştirilmiştir. Üçgen taşıyıcıların frekansı f_s ; eviricinin anahtarlama frekansıdır. Modülasyon sinyali; genliği V_R ve frekansı f_m olan bir sinüs dalga şeklindedir. Eğer modülasyon sinyali taşıyıcı sinyalden daha büyük ise taşıyıcıya karşılık gelen aktif anahtar iletimde ve eğer daha küçük ise kesimde olacaktır. Modülasyon sinyalinin genliği ve frekansı, sırası ile evirici çıkış geriliminin ana harmoniğinin genliğini ve frekansını belirlemektedir [54].

Çok seviyeli SDGM tekniğinde modülasyon indeksi M_a ve frekans indeksi M_f sırası ile denklem (3.1) ve denklem (3.2)'deki gibi ifade edilir.

$$M_a = \frac{V_R}{[(m-1)/2]V_C} \quad (3.1)$$

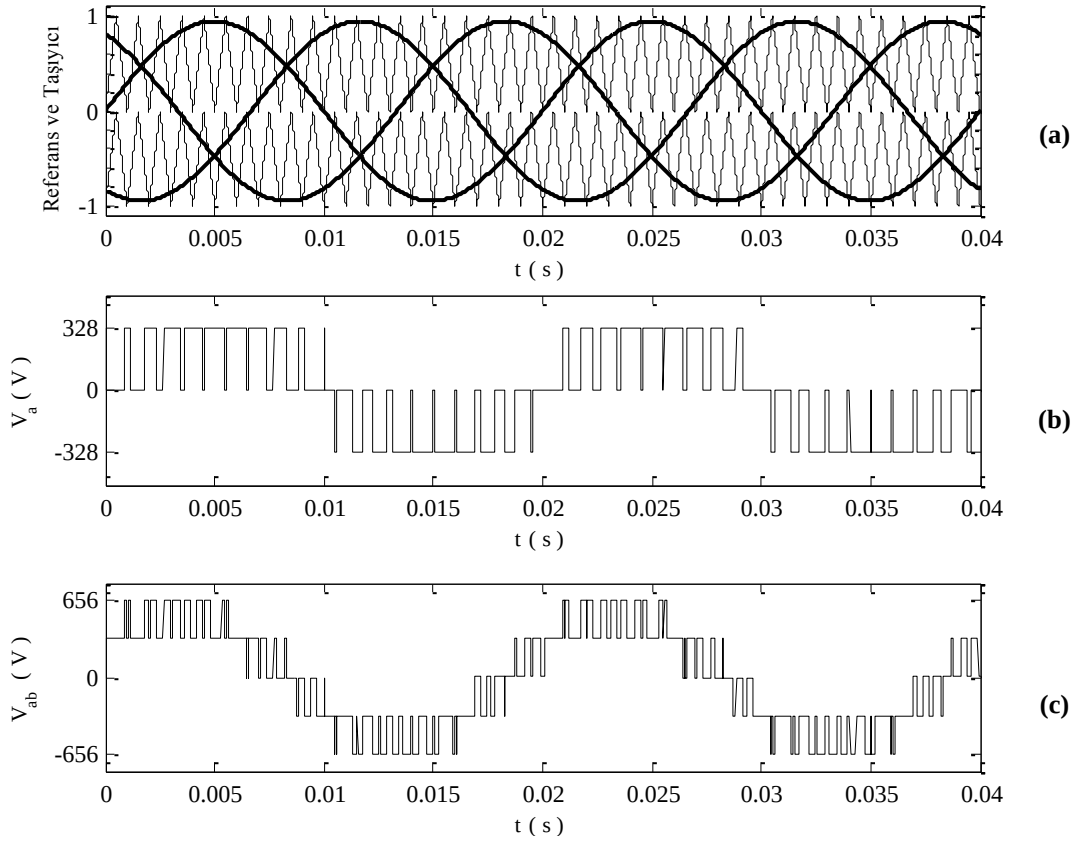
$$M_f = \frac{f_s}{f_m} \quad (3.2)$$

Ana harmonik bileşeninin genliğinin M_a ile doğrusal değiştiği aralığa lineer bölge denir. Bu bölgede M_a ; $0 \leq M_a \leq 1$ aralığında bir değer alır ve anahtarlama frekansı harmonikleri anahtarlama frekansının katları ve bunların yan bantları olan frekanslarda ortaya çıkar. Lineer bölgede SDGM tekniği ile çıkış geriliminin ana bileşeni en fazla $M_a=1$ değerine kadar arttırılabilir. Modülasyon indeksinin 1.0'in üstüne çıktığı bölge; aşırı modülasyon

bölgesi olarak adlandırılır. Aşırı modülasyon bölgesinde çalışmanın en büyük dezavantajı evirici çıkış geriliminde daha önceden olmayan harmonik bileşenlerin ortaya çıkmasıdır.

SDGM tekniğinde evirici çıkış geriliminin harmonik içeriğini denetlemek için frekans indeksi M_f değiştirilir. Çünkü evirici çıkış gerilim dalga şeklindeki harmonikler M_f 'nin katları ve bunun yan bantlarında ortaya çıkmaktadır. Anahtarlama frekansı arttırılarak M_f 'nin büyük değerlerde seçilmesi ile, meydana gelen harmonik bileşenler ana harmonikten uzaklaştırılır. Bir başka deyişle ana harmonik bileşenine etkileri azalır. Ancak yüksek anahtarlama frekansı yüksek anahtarlama kayıplarının oluşmasına neden olmaktadır. Üç fazlı sistemlerde M_f 'nin üçün katları şeklinde seçilmesi tavsiye edilir. Böylece eviricinin fazlar arası çıkış geriliminde üç ve üçün katları harmoniklerin eliminasyonu sağlanmış olur [55].

Şekil 3.1'de $M_a=0.95$, $f_m=50$ Hz, $f_s=1$ kHz ve $V_{da}=328$ V olması durumunda referans üç faz sinüs dalgaları ile taşıyıcı üçgen sinyallerin karşılaştırılması ve bu karşılaştırmadan elde edilen DGM işaretleri ile anahtarlanan üç fazlı üç seviyeli H-köprü eviricinin faz-nötr ve faz-faz gerilim dalga şekilleri gösterilmiştir. Şekilden görüldüğü gibi DGM işaretlerini üretmek amacı ile aynı fazda olan iki taşıyıcı üçgen dalga kullanılmıştır. Bununla birlikte eviricinin çıkış faz geriliminin üç, faz-faz geriliminin ise beş seviyeli olduğu Şekil 3.1'den görülmektedir.



Şekil 3.1. SDGM tekniği için dalga şekilleri ($M_a=0.95$, $f_m=50\text{Hz}$, $f_s=1\text{kHz}$, $V_{da}=328\text{V}$).
a) Modülasyon ve taşıyıcı sinyaller, **b)** faz-nötr gerilimi, **c)** faz-faz gerilimi

3.2. Uzak Vektör Darbe Genişlik Modülasyon Tekniği

Alternatif akım makinalarının analizinde kullanılan uzak vektörü kavramından hareketle, uzak vektör modülasyon tekniği başlangıçta üç fazlı eviriciler için darbe genişlik modülasyonuna bir vektör yaklaşımı olarak geliştirilmiştir [56]. Bu darbe genişlik modülasyon tekniği SDGM tekniğine göre evirici çıkışında daha düşük harmonik bozulmalı daha yüksek gerilim elde etmeyi sağlayan gelişmiş bir tekniktir. UVDGM tekniği Kartezyen koordinat (α - β) düzleminde evirici geriliminin uzak vektör gösterimine dayandırılır. Bu teknik geleneksel modülasyon tekniklerine göre daha popülerdir. Çünkü UVDGM tekniği;

- Otomatik olarak üçüncü harmonik ilaveli DGM ile daha geniş bir lineer modülasyon aralığı sağlar,
- Dijital uygulamalarda kolay uygulanabilir,

- Diğer DGM tekniklerine göre daha düşük harmonik içeriğine sahiptir,
- d.a kaynak geriliminin daha verimli kullanılmasını sağlar,
- Bir anahtarlama durumundan diğerine geçişte yapılan düzenleme ile anahtarlama sayısı ve buna bağlı olarak anahtarlama kayıpları azaltılır [57].

Geleneksel UVDGM şeması sektörlerin belirlenmesini ve bütün sektörlerde eviricinin farklı anahtarlama vektörleri için anahtarlama sürelerinin hesaplanmasını gerektirir. Bu durum özellikle seviye sayısı beşten daha büyük eviriciler için UVDGM'nin uygulamasını karmaşık hale getirmektedir. Bununla birlikte üç ve beş seviyeli eviriciler için UVDGM uygulaması çok karmaşık değildir.

3.2.1. İki Seviyeli Eviriciler İçin UVDGM Tekniği

İki seviyeli evirici için UVDGM tekniğinde üç fazlı referans gerilimler, *Clarke* dönüşümü kullanılarak α - β uzayında bir gerilim uzay vektörü ile temsil edilmektedir. Vektörün genliği ve faz açısı bu üç fazlı büyüklüklerin anlık değerleri ile saptanabilir. Eğer üç fazlı büyüklükler sinüzoidal ve dengeli ise vektör sabit bir açısal hızla dönecektir ve sabit bir genliğe sahip olacaktır. Başka bir deyişle dönen bir gerilim vektörü oluşacaktır. Üç fazlı gerilimlerin Kartezyen koordinat sisteminde karşılığı olan $\vec{V}_{ref}$ referans gerilim vektörünü elde etmek için *Clarke* dönüşümü aşağıda verilmiştir [48].

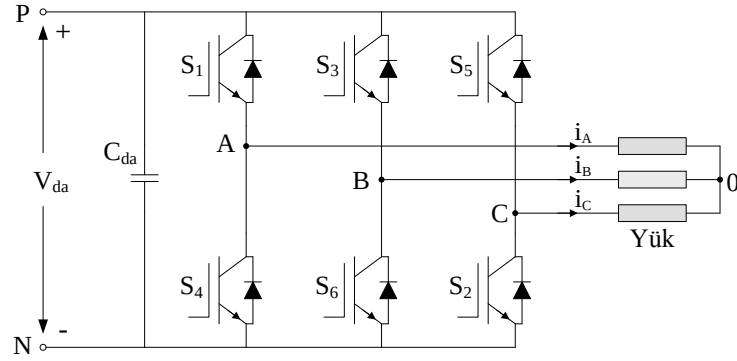
$$\vec{V}_{ref} = V_{\alpha} + jV_{\beta} = \frac{2}{3} (V_a e^{j0} + V_b e^{j2\pi/3} + V_c e^{-j2\pi/3}) \quad (3.2)$$

Burada; V_a , V_b ve V_c sırası ile a,b,c fazlarının referans gerilim değerleri olup aşağıdaki şekilde tanımlanırlar;

$$\begin{aligned} V_a &= V_m \sin(\omega t) \\ V_b &= V_m \sin(\omega t - 2\pi/3) \\ V_c &= V_m \sin(\omega t + 2\pi/3) \end{aligned} \quad (3.3)$$

Şekil 3.2'de gerilim kaynaklı iki seviyeli evirici devresi verilmiştir. Üç fazlı eviricinin çalışması, aynı koldaki iki elemanın aynı anda iletimde olmamasını gerektirir. Dolayısı ile

iki seviyeli eviricinin güç devresindeki anahtarların iletim ve kesim durumlarına bağlı olarak 8 tane olası anahtarlama durumu mevcuttur. Evirici çıkış gerilimi bu 8 anahtarlama durumu tarafından belirlenir. Bununla birlikte, iki seviyeli eviricilerde bu 8 farklı anahtarlama durumuna bağlı olarak sekiz farklı gerilim vektörü üretilmektedir.



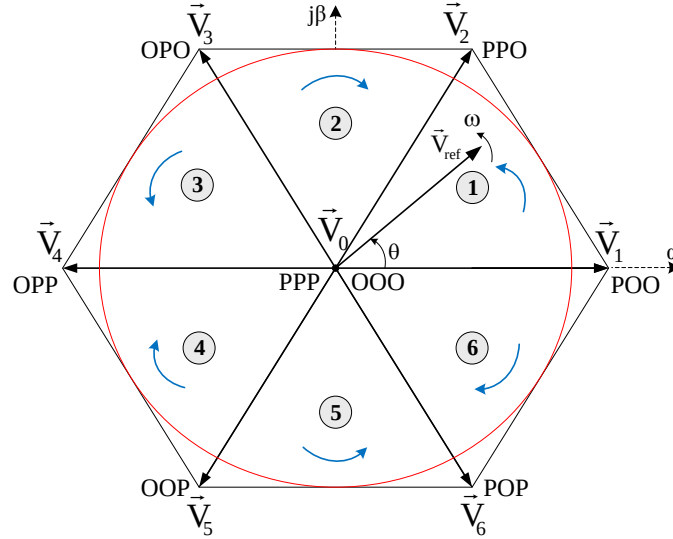
Şekil 3.2. Üç fazlı iki seviyeli evirici devresi

Tablo 3.1’de 8 farklı anahtarlama durumu ve oluşturdukları gerilim vektörleri verilmiştir. Tabloda “P” anahtarlama durumu, eviricinin bir faz bacağına üst anahtarın iletimde ve “O” anahtarlama durumu, alt anahtarın iletimde olduğunu göstermektedir. Tablo 3.1’de verilen vektörlerin iki tanesi sıfır durum vektörü ($\vec{V}_0$) ve altı tanesi aktif durum vektörüdür ($\vec{V}_1 - \vec{V}_6$).

Tablo 3.1. Üç fazlı iki seviyeli evirici devresi için anahtarlama durumları

Uzay Vektör	Anahtarlama Durumu	İletimdeki Anahtarlar	Vektör Tanımı
$\vec{V}_0$	[PPP] – [OOO]	$S_1, S_3, S_5 - S_4, S_6, S_2$	$\vec{V}_0 = 0$
$\vec{V}_1$	[POO]	S_1, S_6, S_2	$\vec{V}_1 = (2/3) V_{da} e^{j0}$
$\vec{V}_2$	[PPO]	S_1, S_3, S_2	$\vec{V}_2 = (2/3) V_{da} e^{j(\pi/3)}$
$\vec{V}_3$	[OPO]	S_4, S_3, S_2	$\vec{V}_3 = (2/3) V_{da} e^{j(2\pi/3)}$
$\vec{V}_4$	[OPP]	S_4, S_3, S_5	$\vec{V}_4 = (2/3) V_{da} e^{j(3\pi/3)}$
$\vec{V}_5$	[OOP]	S_4, S_6, S_5	$\vec{V}_5 = (2/3) V_{da} e^{j(4\pi/3)}$
$\vec{V}_6$	[POP]	S_1, S_6, S_5	$\vec{V}_6 = (2/3) V_{da} e^{j(5\pi/3)}$

Şekil 3.3'te, altı aktif durum vektörü ve iki sıfır vektörünün α - β düzlemine yerleştirilmesi durumunda oluşan altı eşit sektöre sahip gerilim vektör uzayı görülmektedir. Şekilden de görüldüğü gibi sıfır ve aktif vektörler sabit ancak referans gerilim vektörü $\vec{V}_{ref}$ ω açısal hızla dönmektedir.



Şekil 3.3. İki seviyeli evirici için gerilim vektör uzayı

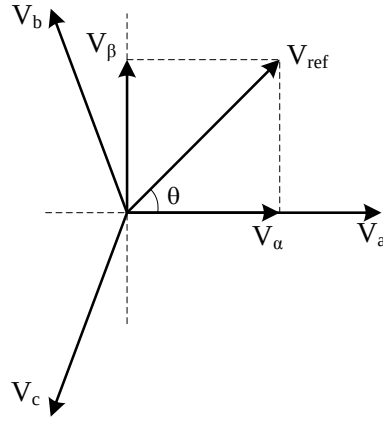
3.2.2. İki Seviyeli UVDGM'nin Gerçekleştirilmesi

Uzay vektör DGM aşağıdaki adımlar takip edilerek gerçekleştirilir [57,58];

- **Adım 1:** V_α , V_β , $\vec{V}_{ref}$ ve θ hesaplanır,
- **Adım 2:** $\vec{V}_{ref}$ 'in hangi sektörde olduğu belirlenir,
- **Adım 3:** Her sektör için T_a , T_b , T_0 anahtarlama süreleri hesaplanır,
- **Adım 4:** Her sektör için anahtarlama işaretleri üretilir ve eviricinin güç anahtarlarına uygulanır.

Adım 1:

Eviricinin üretmesi gereken V_a , V_b ve V_c referans gerilimler denklem (3.4)'de verilen Clarke dönüşümü kullanılarak Şekil 3.4'de gösterildiği gibi V_α , V_β bileşenlerine dönüştürülür. Referans gerilim vektörünün genliği ve açısı ise sırası ile denklem (3.5) ve (3.6) yardımıyla bulunabilir.



Şekil 3.4. Gerilim uzay vektörü ve bileşenleri

$$\begin{bmatrix} V_{\alpha} \\ V_{\beta} \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 1 & -\sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \cdot \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} \quad (3.4)$$

$$V_{\text{ref}} = \sqrt{V_{\alpha}^2 + V_{\beta}^2} \quad (3.5)$$

$$\theta = \tan^{-1} \left(\frac{V_{\beta}}{V_{\alpha}} \right) \quad (3.6)$$

Adım 2:

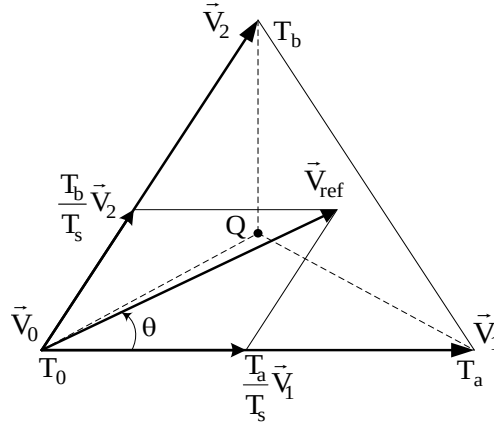
Referans gerilim vektörü $\vec{V}_{\text{ref}}$ 'in altıgen içerisinde hangi sektörde yer aldığını tespit etmek için θ açısına bakılır. Açı değerine bağlı olarak $\vec{V}_{\text{ref}}$ 'in hangi sektörde yer aldığı Tablo 3.2'de verilmiştir.

Tablo 3.2. Sektör belirleme

θ Değeri	Sektör
$0^\circ \leq \theta \leq 60^\circ$	1
$60^\circ \leq \theta < 120^\circ$	2
$120^\circ \leq \theta < 180^\circ$	3
$180^\circ \leq \theta < 240^\circ$	4
$240^\circ \leq \theta < 300^\circ$	5
$300^\circ \leq \theta < 360^\circ$	6

Adım 3:

Şekil 3.3'te referans vektör $\vec{V}_{ref}$, sabit üç komşu vektör tarafından meydana getirilir. Bu vektörler için anahtarlama süresi; modülasyon şemasının bir anahtarlama periyodu T_s süresince seçilen anahtarların görev periyodu zamanını (iletim ve kesim durumu zamanı) ifade eder. Anahtarlama süresinin hesabı; “Gerilim-Zaman Eşitleme” prensibine dayandırılır [59]. Yani referans vektör $\vec{V}_{ref}$ ve anahtarlama periyodu T_s 'nin çarpımı; seçilen uzay vektörlerin anahtarlama süresi ile çarpılan gerilim vektörlerinin toplamına eşittir. Anahtarlama periyodu T_s 'nin yeterince küçük olduğu varsayılırsa, referans vektör $\vec{V}_{ref}$, T_s süresince sabit kabul edilebilir. Bu varsayım altında, $\vec{V}_{ref}$ iki komşu aktif vektör ve bir sıfır vektör kullanılarak ifade edilebilir. Örneğin, Şekil 3.5'te gösterildiği gibi $\vec{V}_{ref}$ birinci sektörde yer aldığı zaman $\vec{V}_1$, $\vec{V}_2$ ve $\vec{V}_0$ vektörleri tarafından meydana getirilir. Bu durumda gerilim-zaman eşitleme denklemi (3.7)'te gösterildiği gibi olur.



Şekil 3.5. Sektör-1 için $\vec{V}_{ref}$ 'in $\vec{V}_1$, $\vec{V}_2$ ve $\vec{V}_0$ tarafından meydana getirilmesi

$$\begin{aligned} \vec{V}_{ref} \cdot T_s &= \vec{V}_1 \cdot T_a + \vec{V}_2 \cdot T_b + \vec{V}_0 \cdot T_0 \\ T_s &= T_a + T_b + T_0 \end{aligned} \quad (3.7)$$

Burada T_a , T_b ve T_0 sırasıyla $\vec{V}_1$, $\vec{V}_2$ ve $\vec{V}_0$ vektörleri için anahtarlama süreleridir. Denklem (3.7)'deki uzay vektörler aşağıdaki gibi ifade edilebilir;

$$\vec{V}_{\text{ref}} = V_{\text{ref}} e^{j0} , \vec{V}_1 = \frac{2}{3} V_{\text{da}} , \vec{V}_2 = \frac{2}{3} V_{\text{da}} e^{j\frac{\pi}{3}} \text{ ve } \vec{V}_0 = 0 \quad (3.8)$$

Denklem (3.8)'in denklem (3.7)'de yerine yazılması durumunda oluşacak sonuç denklemi α - β düzleminde reel (α -ekseni) ve imajiner (β -ekseni) bileşenlerine ayrılırsa;

$$\begin{aligned} R_e : V_{\text{ref}} (\cos \theta) T_s &= \frac{2}{3} V_{\text{da}} \cdot T_a + \frac{1}{3} V_{\text{da}} \cdot T_b \\ I_m : V_{\text{ref}} (\sin \theta) T_s &= \frac{1}{\sqrt{3}} V_{\text{da}} \cdot T_b \end{aligned} \quad (3.9)$$

elde edilir. Denklem (3.9), $T_s = T_a + T_b + T_0$ ile birlikte çözülürse, birinci sektör için T_a , T_b ve T_0 anahtarlama süreleri denklem (3.10)'daki gibi olacaktır.

$$\begin{aligned} T_a &= \frac{\sqrt{3}V_{\text{ref}}}{V_{\text{da}}} T_s \sin\left(\frac{\pi}{3} - \theta\right) \\ T_b &= \frac{\sqrt{3}V_{\text{ref}}}{V_{\text{da}}} T_s \sin(\theta) \\ T_0 &= T_s - T_a - T_b \end{aligned} \quad (3.10)$$

Denklem (3.10)'da θ yerine

$$\theta' = \theta - (k-1)\pi/3 \quad (3.11)$$

yazılması durumunda Şekil 3.3'de gösterilen gerilim vektör uzayındaki bütün sektörler için T_a , T_b ve T_0 anahtarlama sürelerinin genel ifadesi denklem (3.12)'deki gibi elde edilmiş olur. Burada "k" referans vektörün bulunduğu sektörü belirtmektedir ($k=1, \dots, 6$).

$$\begin{aligned} T_a &= \frac{\sqrt{3}V_{\text{ref}}}{V_{\text{da}}} T_s \sin\left(k\frac{\pi}{3} - \theta\right) \\ T_b &= \frac{\sqrt{3}V_{\text{ref}}}{V_{\text{da}}} T_s \sin\left(\theta - \frac{(k-1)\pi}{3}\right) \\ T_0 &= T_s - T_a - T_b \end{aligned} \quad (3.12)$$

Adım 4:

Verilen bir referans vektör $\vec{V}_{ref}$ için anahtarlama işaretleri üretilirken öncelikle uzay vektörlerin uygulanma sırasının belirlenmesi gerekmektedir. Bu uygulama sırası birden fazla şekilde tasarlanabilir. Ancak minimum anahtarlama frekansının ve optimum harmonik performansının elde edilmesi için aşağıdaki iki gereksinimin yerine getirilmesi gerekir [59]. Bu gereksinimler;

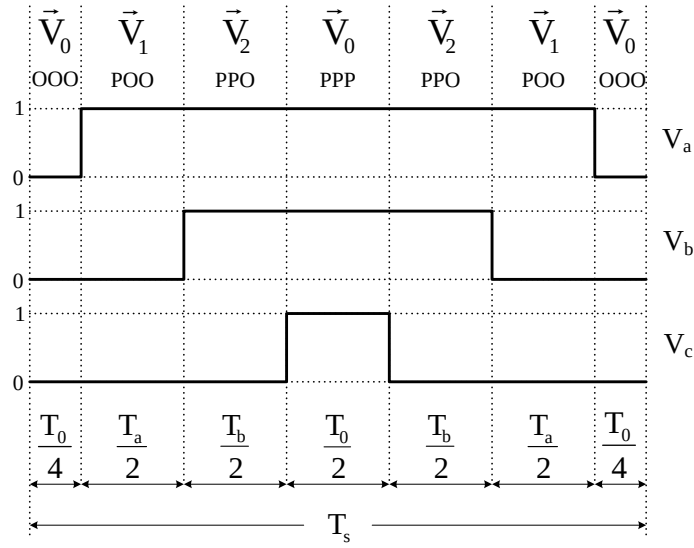
- Bir anahtarlama durumundan diğerine geçiş, aynı evirici bacağındaki biri iletimde diğeri kesimde olan sadece iki anahtarı içermelidir.
- Gerilim vektör uzayında referans vektörün bir sektörden diğerine geçişi en az sayıda anahtarlama içermelidir.

Şekil 3.3'deki gerilim vektör uzayındaki altı sektör için anahtarlama şeması yukarıdaki iki gereksinim dikkate alınarak belirlenmiş ve Tablo 3.3'de verilmiştir. Tabloda verilen anahtarlama sıralarının, Şekil 3.3'de her sektör için belirtilen yönler takip edilerek yazıldığına ayrıca dikkat edilmelidir. Bununla birlikte, Tablo 3.3'de görüldüğü gibi her bir anahtarlama periyodu daima bir sıfır durum anahtarlama ile başlar ve biter. Ayrıca anahtarlama bütün bir periyot boyunca simetrik olmaktadır.

Tablo 3.3. Sektörler için anahtarlama sırası

Sektör 1:	$\vec{V}_0$	$\vec{V}_1$	$\vec{V}_2$	$\vec{V}_0$	$\vec{V}_0$	$\vec{V}_2$	$\vec{V}_1$	$\vec{V}_0$
Sektör 2:	$\vec{V}_0$	$\vec{V}_3$	$\vec{V}_2$	$\vec{V}_0$	$\vec{V}_0$	$\vec{V}_2$	$\vec{V}_3$	$\vec{V}_0$
Sektör 3:	$\vec{V}_0$	$\vec{V}_3$	$\vec{V}_4$	$\vec{V}_0$	$\vec{V}_0$	$\vec{V}_4$	$\vec{V}_3$	$\vec{V}_0$
Sektör 4:	$\vec{V}_0$	$\vec{V}_5$	$\vec{V}_4$	$\vec{V}_0$	$\vec{V}_0$	$\vec{V}_4$	$\vec{V}_5$	$\vec{V}_0$
Sektör 5:	$\vec{V}_0$	$\vec{V}_5$	$\vec{V}_6$	$\vec{V}_0$	$\vec{V}_0$	$\vec{V}_6$	$\vec{V}_5$	$\vec{V}_0$
Sektör 6:	$\vec{V}_0$	$\vec{V}_1$	$\vec{V}_6$	$\vec{V}_0$	$\vec{V}_0$	$\vec{V}_6$	$\vec{V}_1$	$\vec{V}_0$

Referans vektörün birinci sektörde olması durumunda, Tablo 3.3'deki anahtarlama sırası kullanılarak, eviricinin üç faz bacağı için belirlenen anahtarlama şeması Şekil 3.6'da verilmiştir.



Şekil 3.6. Sektör-1’de bir T_s süresi için eviricinin a,b,c faz bacaklarının anahtarlama durumları

3.2.3. Üç Seviyeli Uzak Vektör Darbe Genişlik Modülasyon Tekniği

Çok seviyeli eviriciler için kullanılan UVDGM teknikleri genel olarak iki seviyeli eviriciler için kullanılan UVDGM tekniklerinin genişletilmiş halidir. İki seviyeli eviricilerde olduğu gibi üç fazlı referans gerilimler *Clarke* dönüşümü kullanılarak α - β uzayında bir gerilim uzay vektörü ile temsil edilmektedir. Üç fazlı m -seviyeli bir eviricinin uzay vektör diyagramı altı sektörden ve her bir sektör $(m-1)^2$ üçgenden oluşmaktadır. Çok seviyeli eviricilerde kullanılan UVDGM tekniği için anahtarlama durumlarının sayısı denklem (3.13) ve gerilim uzay vektörlerin sayısı denklem (3.14) kullanılarak hesaplanmaktadır [48].

$$N_a = m^3 \quad (3.13)$$

$$N_v = 1 + 6 \sum_{i=1}^{m-1} i \quad (3.14)$$

Üç fazlı üç seviyeli bir H-köprü eviricinin çalışması aynı koldaki iki güç anahtarının aynı anda iletimde olmamasını gerektirir. Denklem (3.13) ve (3.14)’e göre üç seviyeli H-köprü eviricide toplam 27 anahtarlama durumu vardır ve bu 27 anahtarlama durumuna

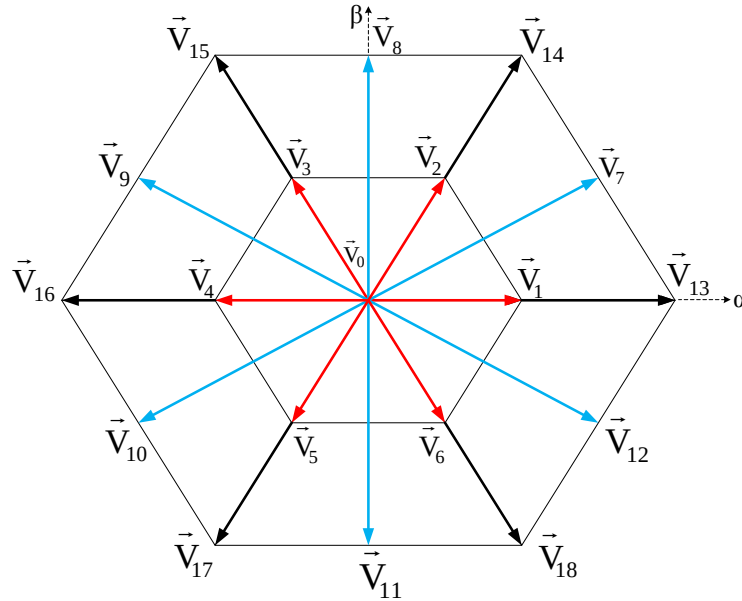
bağlı olarak 19 tane gerilim vektörü oluşmaktadır. Tablo 3.4’de bu anahtarlama durumları ve oluşturdıkları gerilim vektörleri verilmiştir [59].

Tablo 3.4. Üç fazlı üç seviyeli evirici devresi için anahtarlama durumları

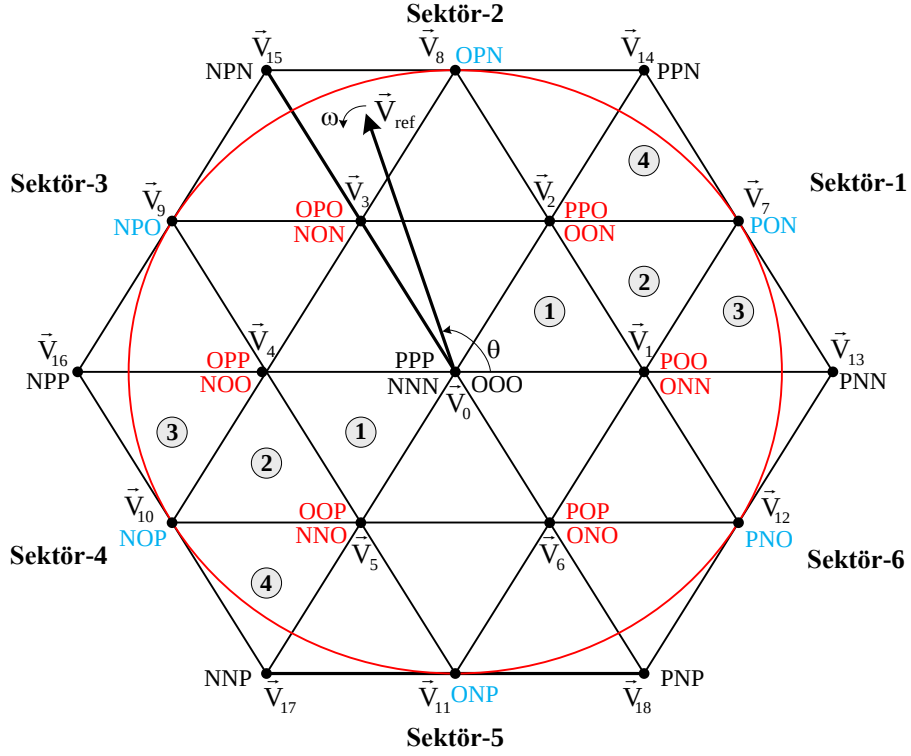
Uzay Vektörler		Anahtarlama Durumları		Vektörün Sınıfı	Vektörün Büyüklüğü
$\vec{V}_0$		[PPP] [OOO] [NNN]		Sıfır Vektörü	0
$\vec{V}_1$		P-Tipi	N-Tipi	Küçük Vektörler	$\frac{1}{3}V_{da}$
	$\vec{V}_{1P}$	[POO]			
	$\vec{V}_{1N}$		[ONN]		
$\vec{V}_2$	$\vec{V}_{2P}$	[PPO]			
	$\vec{V}_{2N}$		[OON]		
$\vec{V}_3$	$\vec{V}_{3P}$	[OPO]			
	$\vec{V}_{3N}$		[NON]		
$\vec{V}_4$	$\vec{V}_{4P}$	[OPP]			
	$\vec{V}_{4N}$		[NOO]		
$\vec{V}_5$	$\vec{V}_{5P}$	[OOP]			
	$\vec{V}_{5N}$		[NNO]		
$\vec{V}_6$	$\vec{V}_{6P}$	[POP]			
	$\vec{V}_{6N}$		[ONO]		
$\vec{V}_7$		[PON]		Orta Vektörler	$\frac{\sqrt{3}}{3}V_{da}$
$\vec{V}_8$		[OPN]			
$\vec{V}_9$		[NPO]			
$\vec{V}_{10}$		[NOP]			
$\vec{V}_{11}$		[ONP]			
$\vec{V}_{12}$		[PNO]			
$\vec{V}_{13}$		[PNN]		Büyük Vektörler	$\frac{2}{3}V_{da}$
$\vec{V}_{14}$		[PPN]			
$\vec{V}_{15}$		[NPN]			
$\vec{V}_{16}$		[NPP]			
$\vec{V}_{17}$		[NNP]			
$\vec{V}_{18}$		[PNP]			

Tablo 3.4’de “P” anahtarlama durumu bir H-köprü evirici çıkış geriliminin $+V_{da}$, “O” anahtarlama durumu çıkış geriliminin sıfır ve “N” anahtarlama durumu ise çıkış geriliminin $-V_{da}$ olduğunu göstermektedir. Tablo 3.4’de; 3 tane sıfır vektörü, 12 tane küçük vektör, 6 tane orta ve 6 tane büyük vektör mevcuttur. Büyük vektörler en büyük genliğe sahip olduklarından dolayı en yüksek a.a gerilimi üretirler. Orta vektörlerin uzunluğu lineer modülasyon aralığının sınırı ve aynı zamanda referans vektörün maksimum değerini ($\vec{V}_{ref_max}$) verir. Küçük vektörlerin uzunlukları büyük vektörlerin yarısıdır. Bu vektörler Tablo 3.4’den görüldüğü gibi P ve N tipi olmak üzere çift vektörlerdir ve her iki anahtarlama durumu için de aynı çıkış gerilimi üretirler. Sıfır gerilim vektörleri ise merkeze yerleştirilirler [58].

Şekil 3.7’de 19 tane gerilim vektörünün α - β düzlemine yerleştirilmesi durumunda oluşan gerilim vektör uzayı görülmektedir. Şekil 3.8’de ise anahtarlama durumları ile birlikte gerilim vektör uzayının sektör ve bölgelere ayrılmış durumu verilmiştir.



Şekil 3.7. Üç seviyeli evirici için gerilim vektör uzayı



Şekil 3.8. Gerilim vektör uzayı için sektörler ve bölgeleri

Şekil 3.8’den görüldüğü gibi bir H-köprü evirici için gerilim vektör uzayının her bir sektörü 4 üçgen bölgeden oluşmaktadır. Vektör uzayındaki sıfır ve aktif vektörler sabit genlikli iken, referans gerilim vektörü değişken genlikli olup ω açısal hızla dönmektedir.

3.2.4. Üç Seviyeli UVDGM’nin Gerçekleştirilmesi

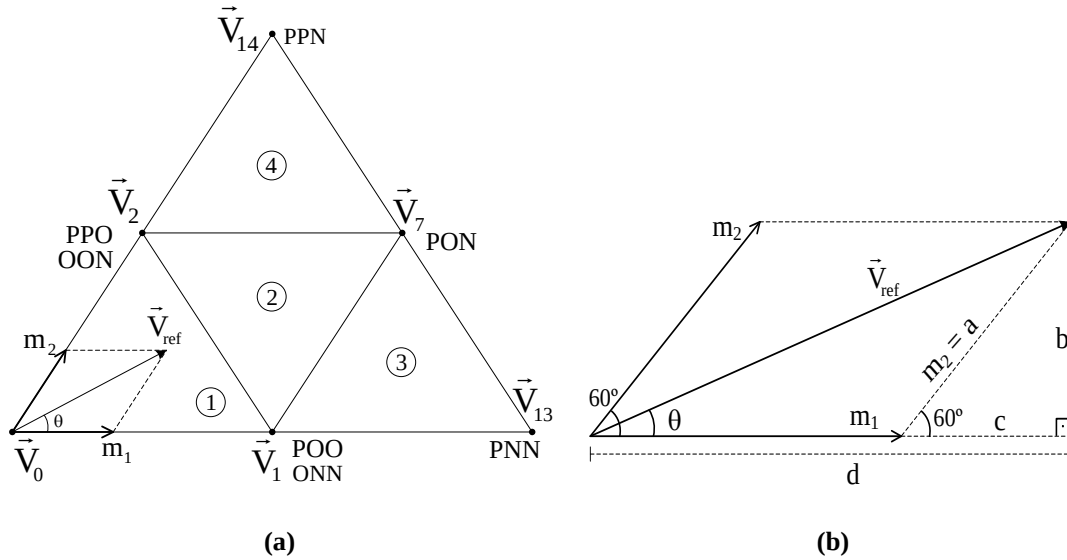
Üç seviyeli uzay vektör DGM aşağıdaki adımlar takip edilerek gerçekleştirilir;

- **Adım 1:** V_α , V_β , $\vec{V}_{ref}$ ve θ hesaplanır,
- **Adım 2:** $\vec{V}_{ref}$ ’in hangi sektörde olduğu belirlenir,
- **Adım 3:** $\vec{V}_{ref}$ ’in sektörün hangi bölgesinde olduğu belirlenir,
- **Adım 4:** Her sektör ve bölge için T_a , T_b , T_c anahtarlama süreleri hesaplanır,
- **Adım 5:** Bu anahtarlama sürelerine göre DGM işaretleri üretilir.

Buradaki **Adım 1** ve **Adım 2**; iki seviyeli UVDGM tekniği ile tamamen aynıdır. Bu adımlar bölüm 3.2.2’de anlatılmıştır.

Adım 3:

Referans gerilim vektörü $\vec{V}_{\text{ref}}$ 'in sektörün hangi bölgesinde olduğu belirleyebilmek için $\vec{V}_{\text{ref}}$ 'in aralarında 60° olan komşu vektörler üzerindeki bileşenlerine bakılır [58]. Şekil 3.9 (a)'da görüldüğü gibi $\vec{V}_{\text{ref}}$ birinci sektörde olsun. Şekilden görüldüğü gibi $\vec{V}_{\text{ref}}$ 'in; komşu vektörleri olan $\vec{V}_1, \vec{V}_{13}$ ile $\vec{V}_2, \vec{V}_{14}$ 'ün eksenleri üzerindeki bileşenleri sırası ile m_1 ve m_2 olsun. m_1 ve m_2 'nin oluşturduğu paralel kenarın açık şekli Şekil 3.9(b)'de gösterilmektedir. Şekil 3.9(b)'de; a, b, c ve d uzunlukları yardımı ile m_1 ve m_2 bileşenleri bulunabilir. Şekil 3.9(b)'deki a ve b uzunlukları denklem (3.15) ve (3.16), c ve d uzunlukları ise denklem (3.17) ve (3.18) yardımı ile bulunabilir.



Şekil 3.9. Birinci sektör için referans vektörün bileşenleri

$$\sin 60 = \frac{b}{a} \Rightarrow a = \left(\frac{2}{\sqrt{3}} V_{\text{ref}} \sin \theta \right) \quad (3.15)$$

$$\sin \theta = \frac{b}{V_{\text{ref}}} \Rightarrow b = V_{\text{ref}} \sin \alpha \quad (3.16)$$

$$\cos 60 = \frac{c}{a} \Rightarrow c = a \cos 60 \quad (3.17)$$

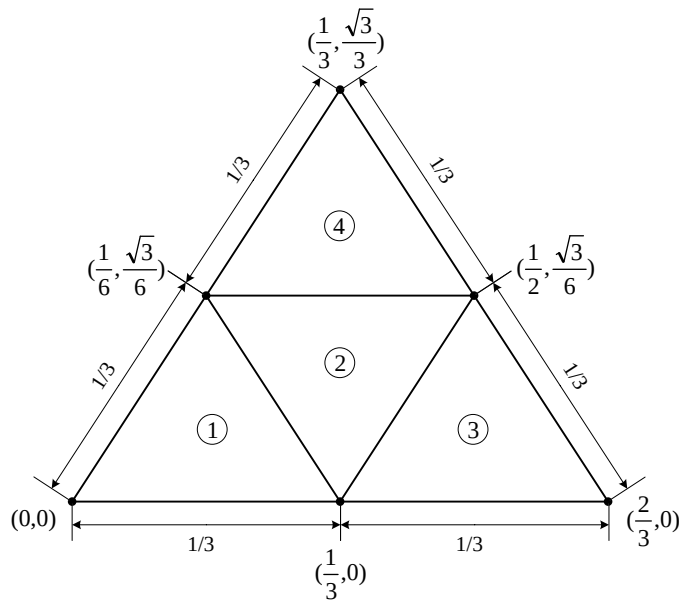
$$\cos \theta = \frac{d}{V_{\text{ref}}} \Rightarrow d = V_{\text{ref}} \cos \theta \quad (3.18)$$

Böylece m_1 ve m_2 bileşenleri denklem (3.19) ve (3.20)'deki gibi bulunur.

$$m_1 = (d - c) = V_{\text{ref}} \left(\cos \alpha - \frac{\sin \alpha}{\sqrt{3}} \right) \quad (3.19)$$

$$m_2 = a = \left(\frac{2}{\sqrt{3}} V_{\text{ref}} \sin \alpha \right) \quad (3.20)$$

Şekil 3.10'da birinci sektör için uzay vektörlerin kartezyen koordinat sistemindeki koordinatları ve sektördeki dört bölgeyi gösteren küçük eşkenar üçgenler gösterilmiştir. Şekilden görüldüğü gibi küçük eşkenar üçgenlerin bir kenar uzunluğu $1/3$ 'tür. Bu kenar uzunlukları ve m_1 ile m_2 bileşenlerinin büyüklüklerinin yardımı ile $\vec{V}_{\text{ref}}$ 'in bitiş noktasının hangi bölgede olduğu bulunabilir. Tablo 3.5'de m_1 ile m_2 bileşenlerinin büyüklüklerine bağlı olarak $\vec{V}_{\text{ref}}$ 'in Şekil 3.10'da gösterilen birinci sektörün hangi bölgesinde olduğu verilmiştir [60].



Şekil 3.10. Birinci sektörün kartezyen koordinatları

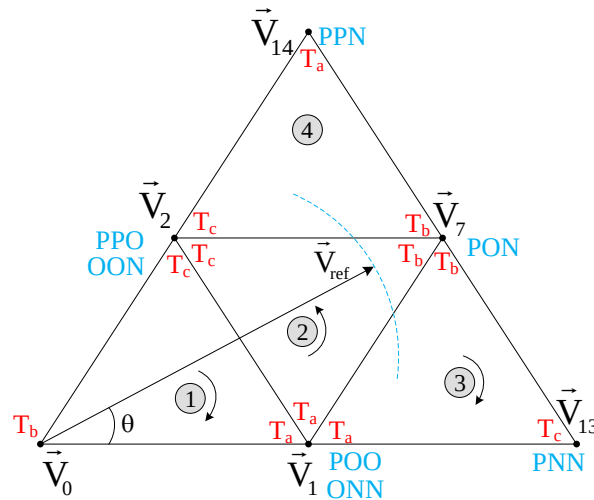
Tablo 3.5’te herhangi bir bölge için verilen tüm şartların birlikte sağlanması gerekir. Tabloda verilen kurallar gerilim vektör uzayındaki diğer sektörler için de kullanılabilir.

Tablo 3.5. Bölge belirleme kuralları

m_1	m_2	m_1+m_2	V_{ref} için Bölge
$m_1 < (1/3)$	$m_2 < (1/3)$	$m_1 + m_2 < (1/3)$	1
$m_1 < (1/3)$	$m_2 < (1/3)$	$m_1 + m_2 \geq (1/3)$	2
$(1/3) \leq m_1 \leq (2/3)$	$m_2 \leq (1/3)$	-	3
$m_2 \leq (1/3)$	$(1/3) \leq m_1 \leq (2/3)$	-	4

Adım 4:

İki seviyeli evirici için kullanılan UVDGM algoritmasında olduğu gibi üç seviyeli H-köprü evirici için UVDGM algoritmasında anahtarlama sürelerinin hesabı; “*Gerilim-Zaman Eşitleme*” prensibine dayandırılmaktadır [59]. Anahtarlama periyodu T_s ’nin yeterince küçük olduğu varsayılırsa, referans vektör T_s süresince sabit kabul edilebilir. Bu varsayım altında, $\vec{V}_{ref}$ en yakın üç vektör tarafından oluşturulmaktadır. Örneğin, Şekil 3.11’de gösterildiği gibi $\vec{V}_{ref}$ birinci sektörün ikinci bölgesinde yer aldığı zaman en yakın üç vektör $\vec{V}_1$, $\vec{V}_2$ ve $\vec{V}_7$ dir.



Şekil 3.11. Birinci sektör için gerilim vektörleri ve onların anahtarlama zamanları

Bu durumda gerilim-zaman eşitleme denklemi (3.21)'de gösterildiği gibi olur.

$$\begin{aligned}\vec{V}_1 \cdot T_a + \vec{V}_7 \cdot T_b + \vec{V}_2 \cdot T_c &= \vec{V}_{ref} \cdot T_s \\ T_a + T_b + T_c &= T_s\end{aligned}\quad (3.21)$$

Burada T_a , T_b ve T_c sırası ile $\vec{V}_1$, $\vec{V}_7$ ve $\vec{V}_2$ vektörlerinin anahtarlama süreleridir. Burada $\vec{V}_{ref}$, en yakın üç vektör yerine diğer uzay vektörler tarafından da oluşturulabilir. Ancak bu durum evirici çıkış geriliminde çoğu zaman istenmeyen çok yüksek harmonik bozulmalarına sebep olacaktır. Denklem (3.21)'deki uzay vektörler aşağıdaki gibi ifade edilebilir;

$$\vec{V}_1 = \frac{1}{3} V_{da}, \quad \vec{V}_2 = \frac{1}{3} V_{da} e^{j\frac{\pi}{3}}, \quad \vec{V}_7 = \frac{\sqrt{3}}{3} V_{da} e^{j\frac{\pi}{6}} \quad \text{ve} \quad \vec{V}_{ref} = V_{ref} e^{j\theta} \quad (3.22)$$

Denklem (3.22) denklem (3.21)'de yerine yazılırsa;

$$\frac{1}{3} V_{da} \cdot T_a + \frac{\sqrt{3}}{3} V_{da} e^{j\frac{\pi}{6}} \cdot T_b + \frac{1}{3} V_{da} e^{j\frac{\pi}{3}} \cdot T_c = V_{ref} e^{j\theta} \cdot T_s \quad (3.23)$$

$$\begin{aligned}\frac{1}{3} V_{da} T_a + \frac{\sqrt{3}}{3} V_{da} \left(\cos \frac{\pi}{6} + j \sin \frac{\pi}{6} \right) T_b + \frac{1}{3} V_{da} \left(\cos \frac{\pi}{3} + j \sin \frac{\pi}{3} \right) T_c \\ = V_{ref} (\cos \theta + j \sin \theta) T_s\end{aligned}\quad (3.24)$$

elde edilir. Denklem (3.24)'de elde edilen sonuç denkleminin α - β düzleminde reel (α -ekseni) ve imajiner (β -ekseni) bileşenleri aşağıda verilmiştir.

$$R_e : \quad \frac{1}{3} V_{da} T_a + \frac{1}{2} V_{da} T_b + \frac{1}{6} V_{da} T_c = V_{ref} (\cos \theta) T_s \quad (3.25)$$

$$I_m : \quad \frac{\sqrt{3}}{6} V_{da} \cdot T_b + \frac{\sqrt{3}}{6} V_{da} \cdot T_c = V_{ref} (\sin \theta) T_s$$

Denklem (3.25)'te “ R_e ” ve “ I_m ” bileşenlerin her iki tarafı $\sqrt{3}/V_{da}$ ile çarpıldığında;

$$R_e : \frac{\sqrt{3}}{3}T_a + \frac{\sqrt{3}}{2}T_b + \frac{\sqrt{3}}{6}T_c = \sqrt{3}\frac{V_{ref}}{V_{da}}(\cos \theta)T_s$$

$$I_m : \frac{1}{2}T_b + \frac{1}{2}T_c = \sqrt{3}\frac{V_{ref}}{V_{da}}(\sin \theta)T_s$$
(3.26)

elde edilir. Denklem (3.26), $T_s = T_a + T_b + T_c$ ile birlikte çözülürse birinci sektördeki ikinci bölge için T_a , T_b ve T_c anahtarlama süreleri denklem (3.27)'deki gibi bulunur.

$$T_a = T_s [1 - 2M_a \sin \theta]$$

$$T_b = T_s \left[2M_a \sin \left(\frac{\pi}{3} + \theta \right) - 1 \right]$$

$$T_c = T_s \left[1 - 2M_a \sin \left(\frac{\pi}{3} - \theta \right) \right]$$
(3.27)

Burada M_a modülasyon indeksidir ve aşağıdaki gibi tanımlanır;

$$M_a = \sqrt{3}\frac{V_{ref}}{V_{da}}$$
(3.28)

Yukarıda ikinci bölge için yapılan hesaplamalar, birinci sektördeki diğer bölgeler için de yapılarak bu bölgeler için anahtarlama süreleri bulunabilir. Tablo 3.6'da birinci sektördeki tüm bölgeler için anahtarlama sürelerini ifade eden denklemler verilmiştir. Tablodaki denklemlerde, k referans vektörün bulunduğu sektör olmak üzere θ yerine;

$$\theta' = \theta - (k - 1).\pi / 3$$
(3.29)

yazılması durumunda Şekil 3.8'de üç seviyeli H-köprü evirici için gösterilen gerilim vektör uzayındaki bütün sektörler ve onların bölgeleri için anahtarlama sürelerinin genel denklemleri elde edilmiş olur.

Tablo 3.6. Birinci sektörde bölgelere göre $\vec{V}_{ref}$ için anahtarlama sürelerinin hesaplanması

1. Bölge			2. Bölge		
T_a	$\vec{V}_1$	$T_a = T_s \left[2M_a \sin\left(\frac{\pi}{3} - \theta\right) \right]$	T_a	$\vec{V}_1$	$T_a = T_s [1 - 2M_a \sin \theta]$
T_b	$\vec{V}_0$	$T_b = T_s \left[1 - 2M_a \sin\left(\frac{\pi}{3} + \theta\right) \right]$	T_b	$\vec{V}_7$	$T_b = T_s \left[2M_a \sin\left(\frac{\pi}{3} + \theta\right) - 1 \right]$
T_c	$\vec{V}_2$	$T_c = T_s [2M_a \sin \theta]$	T_c	$\vec{V}_2$	$T_c = T_s \left[1 - 2M_a \sin\left(\frac{\pi}{3} - \theta\right) \right]$
3. Bölge			4. Bölge		
T_a	$\vec{V}_1$	$T_a = T_s \left[2 - 2M_a \sin\left(\frac{\pi}{3} + \theta\right) \right]$	T_a	$\vec{V}_{14}$	$T_a = T_s [2M_a \sin \theta - 1]$
T_b	$\vec{V}_7$	$T_b = T_s [2M_a \sin \theta]$	T_b	$\vec{V}_7$	$T_b = T_s \left[2M_a \sin\left(\frac{\pi}{3} - \theta\right) \right]$
T_c	$\vec{V}_{13}$	$T_c = T_s \left[2M_a \sin\left(\frac{\pi}{3} - \theta\right) - 1 \right]$	T_c	$\vec{V}_2$	$T_c = T_s \left[2 - 2M_a \sin\left(\frac{\pi}{3} + \theta\right) \right]$

Adım 5:

Gerilim vektör uzayındaki her sektör ve bölge için anahtarlama süreleri bulunduğundan sonra, en son olarak $\vec{V}_{ref}$ 'in bulunduğu sektör ve bölgeye göre uzay vektörlerin uygulanma sırasının belirlenerek anahtarlama sinyalleri üretilmektedir. Üç seviyeli UVDGM tekniğinde uzay vektörlerin uygulanma sırası belirlenirken, iki seviyeli UVDGM tekniğinde olduğu gibi yerine getirilmesi gereken iki gereksinim dikkate alınmalıdır [59]. Uzay vektörlerin uygulanma sırası minimum anahtarlama kaybı veya minimum THD gibi amaçlar için düzenlenmektedir. Bu tez çalışmasında minimum THD için [61]'da önerilen yöntem kullanılarak anahtarlama durumları vektörlerin uygulanma sırası belirlemek için düzenlenmiştir. Şekil 3.12'de gösterilen birinci sektörde bulunan dört bölge için, uzay vektörlerin uygulama sırası ve buna bağlı olarak üç fazlı üç seviyeli H-köprü eviricinin a,b ve c fazlarının anahtarlama durumları Tablo 3.7-3.10'da verilmiştir.

Tablo 3.7. Birinci Sektör 1. Bölge için anahtarlama durumları

Gerilim Vektörleri		$\vec{V}_2$	$\vec{V}_1$	$\vec{V}_0$	$\vec{V}_2$	$\vec{V}_1$	$\vec{V}_1$	$\vec{V}_2$	$\vec{V}_0$	$\vec{V}_1$	$\vec{V}_2$
Anahtarlama Süresi		$\frac{T_c}{4}$	$\frac{T_a}{4}$	$\frac{T_b}{2}$	$\frac{T_c}{4}$	$\frac{T_a}{4}$	$\frac{T_a}{4}$	$\frac{T_c}{4}$	$\frac{T_b}{2}$	$\frac{T_a}{4}$	$\frac{T_c}{4}$
Anahtarlama Durumları	Faz a	P	P	O	O	O	O	O	O	P	P
	Faz b	P	O	O	O	N	N	O	O	O	P
	Faz c	O	O	O	N	N	N	N	O	O	O

Tablo 3.8. Birinci Sektör 2. Bölge için anahtarlama durumları

Gerilim Vektörleri		$\vec{V}_2$	$\vec{V}_1$	$\vec{V}_7$	$\vec{V}_2$	$\vec{V}_1$	$\vec{V}_1$	$\vec{V}_2$	$\vec{V}_7$	$\vec{V}_1$	$\vec{V}_2$
Anahtarlama Süresi		$\frac{T_c}{4}$	$\frac{T_a}{4}$	$\frac{T_b}{2}$	$\frac{T_c}{4}$	$\frac{T_a}{4}$	$\frac{T_a}{4}$	$\frac{T_c}{4}$	$\frac{T_b}{2}$	$\frac{T_a}{4}$	$\frac{T_c}{4}$
Anahtarlama Durumları	Faz a	P	P	P	O	O	O	O	P	P	P
	Faz b	P	O	O	O	N	N	O	O	O	P
	Faz c	O	O	N	N	N	N	N	N	O	O

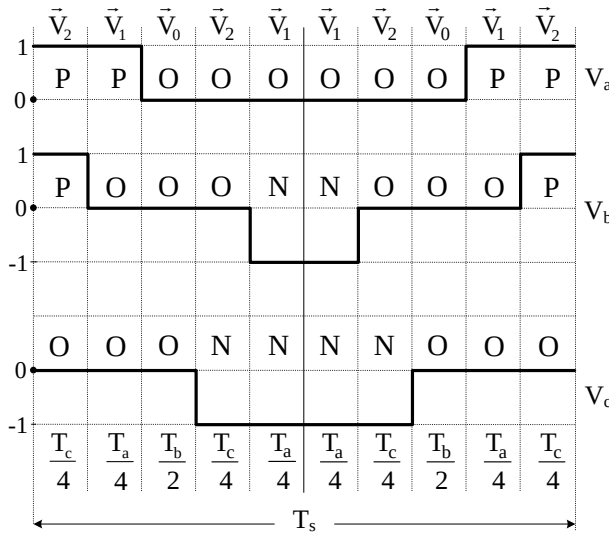
Tablo 3.9. Birinci Sektör 3. Bölge için anahtarlama durumları

Gerilim Vektörleri		$\vec{V}_1$	$\vec{V}_7$	$\vec{V}_{13}$	$\vec{V}_1$	$\vec{V}_1$	$\vec{V}_{13}$	$\vec{V}_7$	$\vec{V}_1$
Anahtarlama Süresi		$\frac{T_a}{4}$	$\frac{T_b}{2}$	$\frac{T_c}{2}$	$\frac{T_a}{4}$	$\frac{T_a}{4}$	$\frac{T_c}{2}$	$\frac{T_b}{2}$	$\frac{T_a}{4}$
Anahtarlama Durumları	Faz a	P	P	P	O	O	P	P	P
	Faz b	O	O	N	N	N	N	O	O
	Faz c	O	N	N	N	N	N	N	O

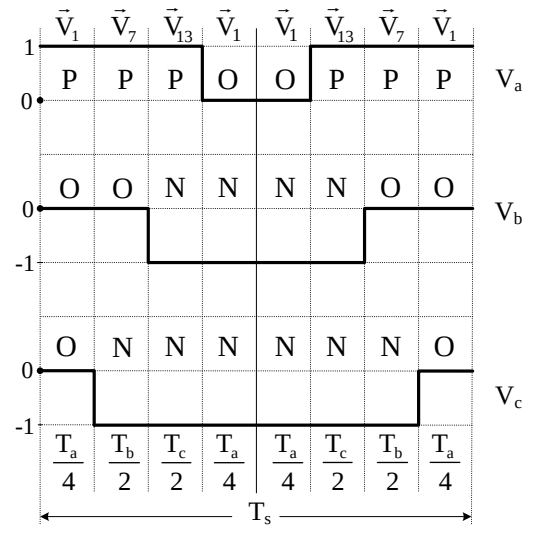
Tablo 3.10. Birinci Sektör 4. Bölge için anahtarlama durumları

Gerilim Vektörleri		$\vec{V}_2$	$\vec{V}_{14}$	$\vec{V}_7$	$\vec{V}_2$	$\vec{V}_2$	$\vec{V}_7$	$\vec{V}_{14}$	$\vec{V}_2$
Anahtarlama Süresi		$\frac{T_c}{4}$	$\frac{T_a}{2}$	$\frac{T_b}{2}$	$\frac{T_c}{4}$	$\frac{T_c}{4}$	$\frac{T_b}{2}$	$\frac{T_a}{2}$	$\frac{T_c}{4}$
Anahtarlama Durumları	Faz a	P	P	P	O	O	P	P	P
	Faz b	P	P	O	O	O	O	P	P
	Faz c	O	N	N	N	N	N	N	O

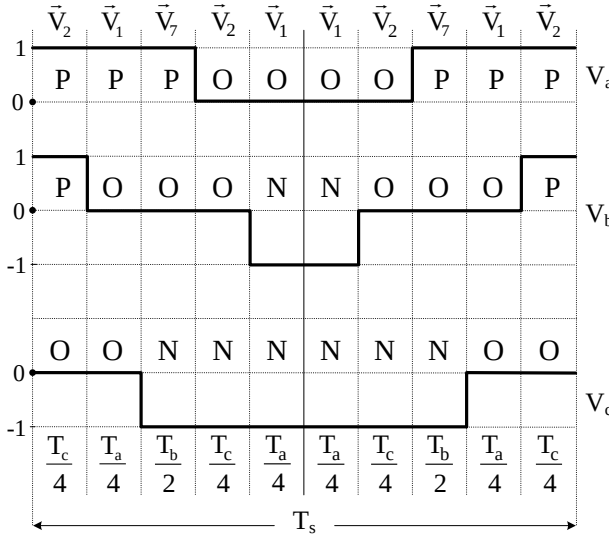
Referans vektörün birinci sektörde olması durumunda, Tablo 3.7-3.10’da verilen anahtarlama sırası ve durumları kullanılarak, üç seviyeli eviricinin a-faz bacağı için anahtarlama şemaları Şekil 3.12’de gösterilmiştir.



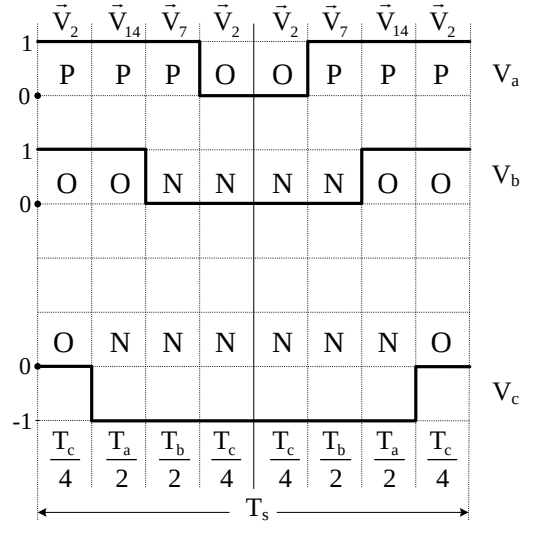
(a) 1. Bölge



(c) 3. Bölge



(b) 2. Bölge

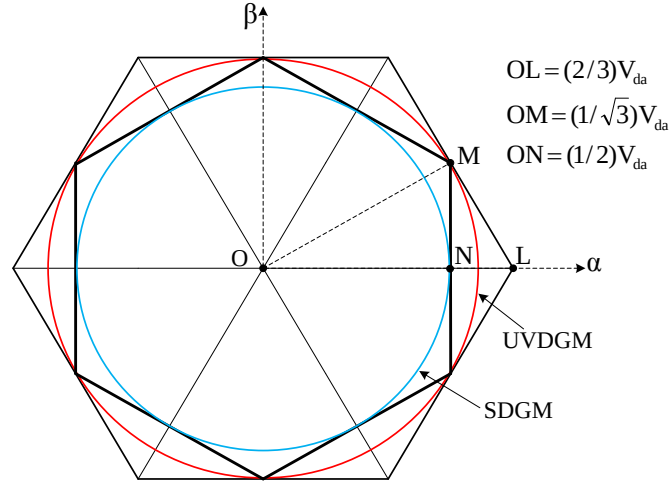


(d) 4. Bölge

Şekil 3.12. Birinci sektör için anahtarlama işaretleri

3.3. Üç Seviyeli SDGM ve UVDGM'nin Karşılaştırılması

Şekil 3.13'te lineer bölgede SDGM ve UVDGM için maksimum referans gerilimlerin yörüngeleri gösterilmiştir [62]. UVDGM için referans vektörün maksimum genliği $V_{ref,max}$; Şekil 3.13'te gösterilen altıgenin içine çizilebilen en büyük dairenin yarıçapına karşılık gelmektedir. Altıgen $2V_{da}/3$ uzunluğundaki aktif vektörler tarafından oluşturulduğu için $V_{ref,max}$ denklem (3.30)'daki gibi elde edilir.



Şekil 3.13. UVDGM ve SDGM için maksimum referans gerilimin yörüngeleri

$$V_{\text{ref,max}} = \frac{2}{3} V_{\text{da}} \cdot \sin 60 = \frac{2}{3} V_{\text{da}} \cdot \frac{\sqrt{3}}{2} = \frac{V_{\text{da}}}{\sqrt{3}} \quad (3.30)$$

Denklem (3.30), denklem(3.28)'de yerine yazılırsa UVDGM için maksimum modülasyon indeksi $M_{a,\text{max}} = 1$ olarak elde edilecektir. SDGM anahtarlama olduğu gibi UVDGM içinde lineer modülasyon aralığı $0 \leq M_a \leq 1$ dir. UVDGM tekniği tarafından üretilen faz-faz geriliminin ana harmoniği aşağıdaki gibi hesaplanabilir;

$$V_{\text{max,UVDGM}} = \sqrt{3} \cdot V_{\text{faz_eff}} = \sqrt{3} \left(\frac{V_{\text{ref,max}}}{\sqrt{2}} \right) = \sqrt{3} \left(\frac{V_{\text{da}}}{\sqrt{3} \cdot \sqrt{2}} \right) = 0.707 V_{\text{da}} \quad (3.31)$$

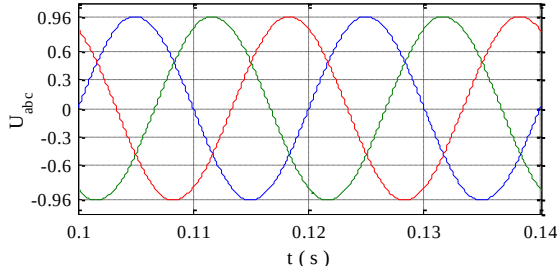
Eviricinin SDGM tekniği ile anahtarlama durumunda, faz-faz geriliminin ana harmoniği ise aşağıdaki gibi hesaplanır;

$$V_{\text{max,SDGM}} = \sqrt{3} \cdot V_{\text{faz_eff}} = \sqrt{3} \left(\frac{V_{\text{ref,max}}}{\sqrt{2}} \right) = \sqrt{3} \left(\frac{V_{\text{da}}}{2 \cdot \sqrt{2}} \right) = 0.612 V_{\text{da}} \quad (3.32)$$

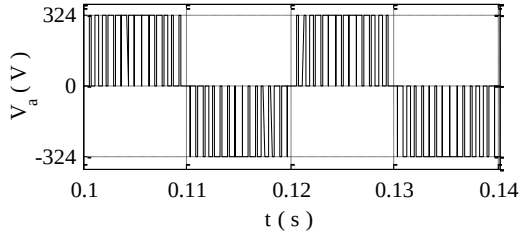
Denklem (3.31) ve (3.32) birbirine oranlanırsa,

$$\frac{V_{\max, \text{UVDGM}}}{V_{\max, \text{SDGM}}} = 1.155 \quad (3.33)$$

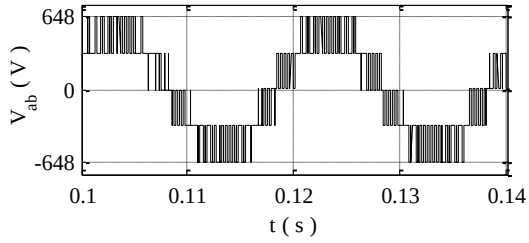
elde edilir [59]. Denklem (3.3)'den hareketle, iki önemli sonuca varabiliriz. Bu sonuçlardan birincisi; aynı modülasyon indeksi ve aynı d.a-hat gerilimi için UVDGM tekniği kullanılarak SDGM tekniğine kıyasla evirici çıkışında %15 daha yüksek gerilim elde edilebilir. İkincisi ise, aynı modülasyon indeksinde UVDGM için SDGM tekniğine kıyasla daha küçük d.a-hat gerilimi kullanılarak her iki anahtarlama tekniği ile eviriciden aynı çıkış gerilim değeri elde edilebilir. Bu iki durumu açık bir şekilde ifade etmek için MATLAB/ SimPower Systems yazılımı [63] kullanılarak, SDGM ve UVDG teknikleri ile anahtarlama durumunda bir omik-endüktif yükü besleyen üç fazlı üç seviyeli H-köprü eviricinin benzetimi yapılmıştır. Birinci durum için, d.a-hat gerilimi $V_{da}=324\text{V}$ olan H-köprü evirici; $M_a=0.96$, $f_m=50\text{Hz}$, $f_s=1.5\text{kHz}$ değerleri için SDGM ve UVDG tekniği ile üretilen DGM işaretleri ile anahtarlama yapılmıştır. SDGM ve UVDG teknikleri için eviricinin faz-nötr ve faz-faz gerilim dalga şekilleri ile harmonik spektrumları sırası ile Şekil 3.14 ve 3.15'de gösterilmiştir. Şekillerden görüldüğü gibi, her iki anahtarlama tekniği için eviricinin faz-nötr gerilimi üç ($-V_{da}, 0, +V_{da}$), faz-faz gerilimi ise beş seviyelidir ($-2V_{da}, -V_{da}, 0, +V_{da}, +2V_{da}$). Ancak UVDGM tekniği kullanılması durumunda elde edilen faz-nötr ve faz-faz gerilimlerinin ana harmoniğinin değeri SDGM ile elde edilenden yaklaşık %15 daha büyüktür. Bununla birlikte Şekil 3.14 ve 3.15'deki faz-nötr gerilimi ve faz-faz gerilimi harmonik spektrumları karşılaştırıldığında, UVDGM tekniği kullanılması durumunda anahtarlama frekansında meydana gelen harmoniklerin genlikleri ve dolayısı ile eviricinin çıkış faz ve faz-faz gerilimlerinin THD'sinin daha düşük olduğu görülmektedir. İkinci durumda ise, evirici için SDGM anahtarlama $V_{da}=324\text{V}$ ve UVDGM anahtarlama $V_{da}=280\text{V}$ d.a-hat gerilimi kullanılarak, evirici çıkışından aynı değerde çıkış gerilim değerleri elde edilmiştir. Bu durum için eviricinin faz-nötr ve faz-faz gerilim dalga şekilleri ile harmonik spektrumları Şekil 3.16 ve 3.17'de gösterilmiştir. Şekillerden görüldüğü gibi her iki anahtarlama durumu için elde edilen faz-nötr ile faz-faz gerilimlerinin ana harmonik değerleri eşit ve faz-nötr gerilimi üç, faz-faz gerilimi ise beş seviyelidir. Ancak Şekil 3.16 ve 3.17'deki harmonik spektrumları karşılaştırıldığında, birinci durumdakine benzer şekilde UVDGM tekniği kullanılması durumunda eviricinin faz-nötr ve faz-faz gerilim THD'sinin daha düşük olduğu görülmektedir.



(a)

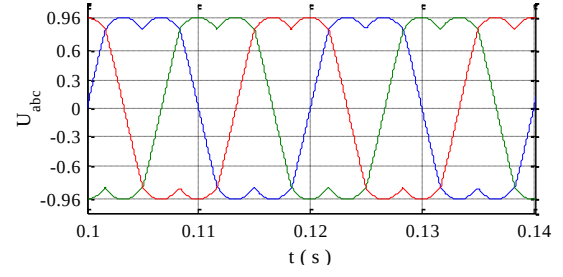


(b)

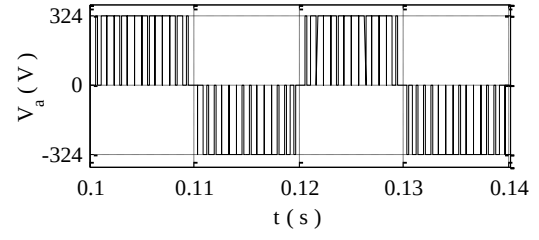


(c)

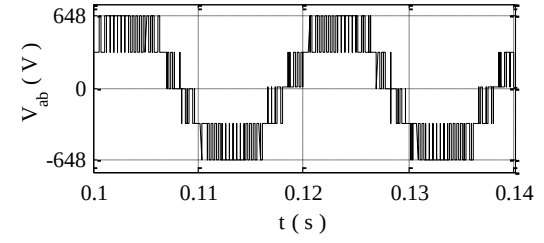
Şekil 3.14. SDGM dalga şekilleri ($V_{da}=324V$)
a) Modülasyon sinyalleri
b) Faz-nötr gerilimi ve harmonik spektrumu
c) Faz-faz gerilimi ve harmonik spektrumu



(a)

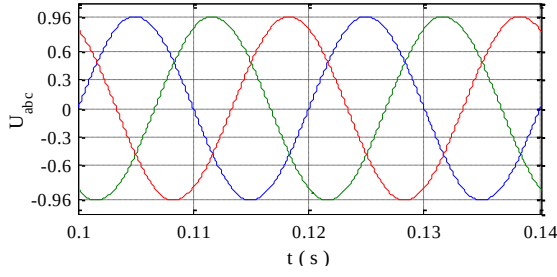


(b)

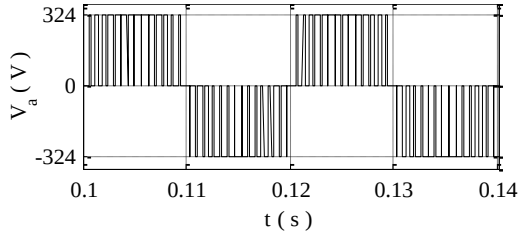


(c)

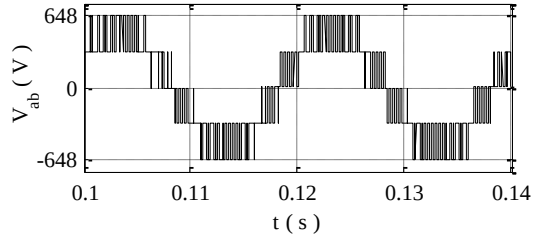
Şekil 3.15. UVDGM dalga şekilleri ($V_{da}=324V$)
a) Modülasyon sinyalleri
b) Faz-nötr gerilimi ve harmonik spektrumu
c) Faz-faz gerilimi ve harmonik spektrumu



(a)

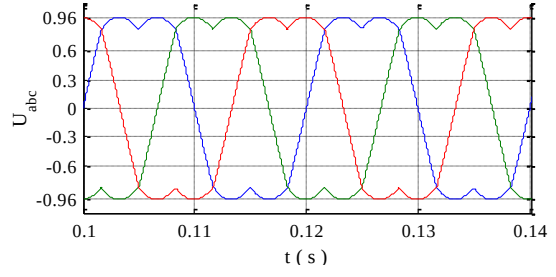


(b)

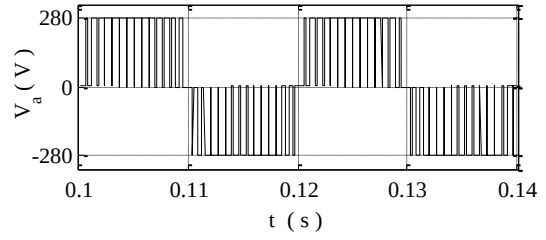


(c)

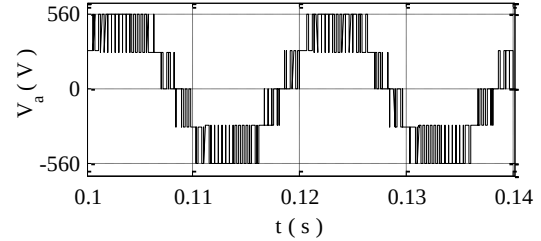
Şekil 3.16. SDGM dalga şekilleri ($V_{da}=324V$)
a) Modülasyon sinyalleri
b) Faz-nötr gerilimi ve harmonik spektrumu
c) Faz-faz gerilimi ve harmonik spektrumu



(a)



(b)

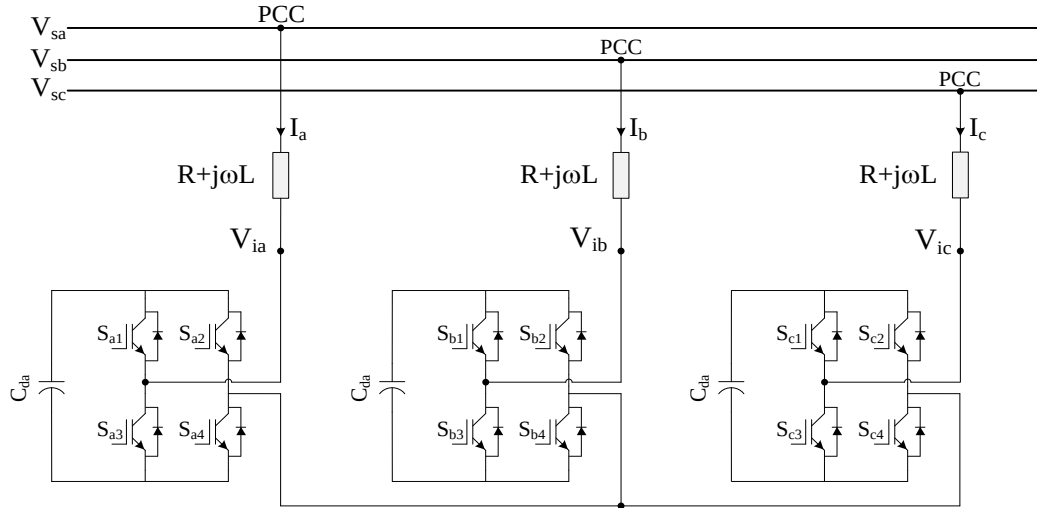


(c)

Şekil 3.17. UVDGM dalga şekilleri ($V_{da}=280V$)
a) Modülasyon sinyalleri
b) Faz-nötr gerilimi ve harmonik spektrumu
c) Faz-faz gerilimi ve harmonik spektrumu

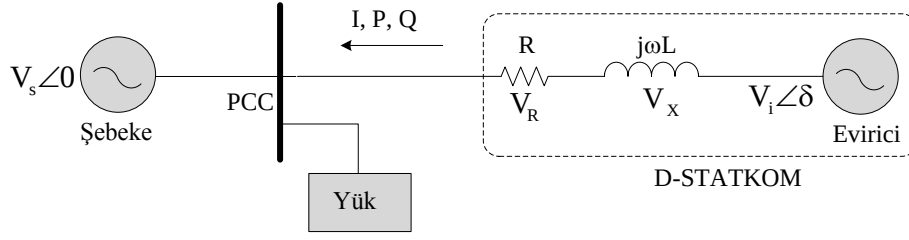
4. ÜÇ FAZLI ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM VE DENETİM YÖNTEMLERİ

Şekil 4.1’de üç seviyeli H-köprü evirici tabanlı D-STATKOM’un devre şeması gösterilmiştir. Şekilden görüldüğü gibi D-STATKOM devresi her fazda üç seviyeli bir H-köprü evirici, bu eviriciye d.a gerilimi sağlayan d.a-hat kondansatörleri ve hem dağıtım şebekesi ile evirici arasındaki reaktif güç alış verişini sağlayan hem de akımları filtreleyen küçük bir iç dirence sahip bağlantı endüktansından ($R + j\omega L$) oluşmaktadır. D-STATKOM bu bağlantı endüktansı üzerinden ortak bağlantı noktasında (PCC) şebekeye bağlanmaktadır.



Şekil 4.1. Üç fazlı üç seviyeli H-köprü evirici tabanlı D-STATKOM devresi

D-STATKOM’un temel çalışma prensibi; bir endüktans aracılığı ile birbirine bağlanan aynı frekanslı iki a.a kaynağın çalışma prensibine dayandırılmaktadır. Bu prensipten yola çıkarak, D-STATKOM’un basitleştirilmiş tek-faz eşdeğer devresi Şekil 4.2’de verilmiştir. Böyle bir devrede aktif güç; ileri fazdaki kaynaktan geri fazdaki kaynağa doğru ve reaktif güç ise; daha büyük genlikli a.a kaynaktan daha küçük genlikli a.a kaynağa doğru akılmaktadır. Bir başka deyişle iki a.a kaynak arasındaki aktif güç akışı kaynaklar arasındaki faz farkı tarafından ve reaktif güç akışı kaynaklar arasındaki gerilim farkı tarafından belirlenmektedir [64].



Şekil 4.2. D-STATKOM'un tek-faz eşdeğer devresi

Şekil 4.2'de;

- V_s : Şebekenin faz-nötr gerilimi
- V_i : Eviricinin çıkış faz-nötr geriliminin ana harmoniği
- I : D-STATKOM'un akımı
- P : D-STATKOM'un aktif gücü
- Q : D-STATKOM'un reaktif gücü
- δ : V_s ile V_i gerilimleri arasındaki faz açısı
- R : Bağlantı endüktansı ve evirici kayıplarını temsil eden direnç
- L : Bağlantı endüktansının kaçak endüktansı

belirtmektedir. Şekil 4.2'de PCC barasına göre evirici çıkış geriliminin ana harmoniğinin genliği denetlenerek D-STATKOM'un a.a şebekesi ile reaktif güç alış verişini denetlenebilmektedir. Şekil 4.2'de; eğer $V_i < V_s$ ise, şebeke ile D-STATKOM arasında V_X 'den geri fazda bir akım akar. V_X 'in V_s ile aynı fazda olması nedeniyle bu akım V_s 'den de geri fazda olacaktır. Dolayısı ile a.a şebekesi bu akımı endüktif olarak görecektir ve D-STATKOM'un endüktif durumda çalışacaktır. Bu durumda akım şebekeden eviriciye doğru akar ve evirici endüktif bir eleman gibi davranarak endüktif reaktif güç çeker. Tam tersi durumda ise, şebeke ile D-STATKOM arasında yine V_X 'den geri fazda bir akım akar. Ancak V_X , V_s ile zıt yönlü olduğu için bu akım V_s 'den ileri fazdadır. Dolayısı ile a.a şebeke bu akımı kapasitif olarak görecektir ve D-STATKOM'un kapasitif durumda çalışacaktır [36]. Bu durumda akım eviriciden şebekeye doğru akar ve evirici kapasitif bir

eleman gibi davranarak kapasitif reaktif güç verir. Eğer $V_s = V_i$ ise, şebeke ile D-STATKOM arasında herhangi bir reaktif güç alış veriş olmayacaktır.

Benzer şekilde, Şekil 4.2’de PCC barasına göre evirici çıkış geriliminin ana harmoniğinin faz açısı denetlenerek D-STATKOM’un a.a şebeke ile aktif güç alış veriş denetlenebilir. Eğer V_i , V_s ’den δ açısı kadar ileri fazda tutulur ise evirici kendi d.a gerilim enerji depolama elamanından a.a şebekesine aktif güç sağlar. Eğer V_i , V_s ’den δ açısı kadar geri fazda tutulursa, evirici a.a şebekeden aktif güç çekecektir. Bu aktif güç; evirici devresinde meydana gelen anahtarlama, d.a-hat bara ve kondansatör kayıpları ile bağlantı endüktansında meydana gelen aktif güç kayıplarını karşılamak için kullanılır. Eğer bu aktif güç kaybı a.a şebekeden karşılanmazsa, bu kayıpları d.a-hat kondansatörleri karşılamaya çalışacak ve kondansatörler boşalacaktır. Kondansatörlerde depolanan enerji sınırlı olduğundan, D-STATKOM’un çalışmasını düzgün bir şekilde sürdürebilmesi için sürekli durumda eviriciye doğru bir aktif güç akışı ile bu kayıpların şebekeden karşılanması gerekir.

Şekil 4.2’deki devrede bağlantı endüktansının ideal (yani çok küçük olmasından dolayı iç direncinin ihmal edildiğini) ve evirici kayıplarının var olduğunu ve dolayısı ile V_i geriliminin V_s ’den küçük bir δ açısı kadar geride olduğunu kabul edelim. Şekil 4.2’de şebeke tarafının referans alınması durumunda, pozitif akım akış yönü için iki kaynak arasında akan akım denklem (4.1) yardımı ile hesaplanabilir.

$$I = \frac{V_i \angle \delta - V_s \angle 0}{jX} = \left(\frac{V_i \sin \delta}{X} + j \frac{V_s - V_i \cos \delta}{X} \right) \quad (4.1)$$

Bu akımın aktif ve reaktif bileşenleri denklem (4.2)’deki gibidir.

$$\begin{aligned} I_p &= (V_i \sin \delta) / X \\ I_q &= (V_s - V_i \cos \delta) / X \end{aligned} \quad (4.2)$$

V_s kaynağının referans alınması durumunda aktif ve reaktif güç denklem (4.3) ve (4.4)’deki gibi olacaktır.

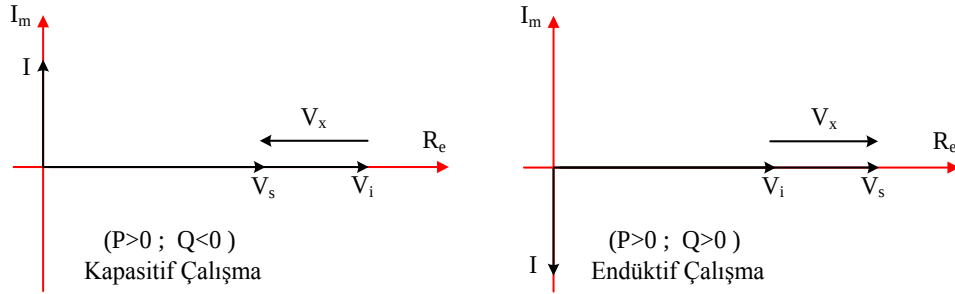
$$P = \frac{V_s V_i \sin \delta}{X} \quad (4.3)$$

$$Q = V_s \frac{V_s - V_i \cos \delta}{X} \quad (4.4)$$

Şekil 4.2’de bağlantı endüktansına ilave olarak eviricinin de ideal yani kayıpsız olduğu varsayılırsa, o zaman V_i ile V_s arasındaki faz farkı $\delta=0$ olacaktır. Dolayısı ile denklem (4.3)’de $P=0$ olacaktır. D-STATKOM’un kayıpsız olduğu ideal şartlarda reaktif güç ise denklem (4.5)’deki gibi olur.

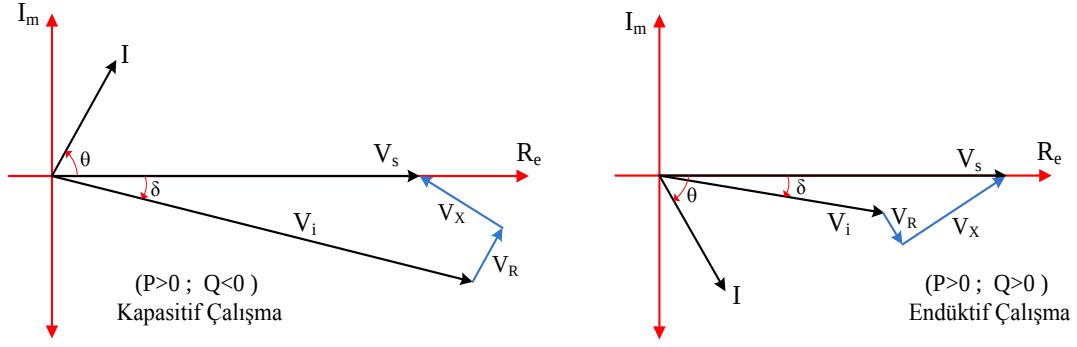
$$Q = V_s \frac{V_s - V_i}{X} \quad (4.5)$$

İdeal durum için D-STATKOM’un a.a şebeke ile reaktif güç alışverişini gösteren fazör diyagramı Şekil 4.3’de verilmiştir [36].



Şekil 4.3. İdeal durum için D-STATKOM’un fazör diyagramı

Pratik uygulamalarda D-STATKOM devresindeki bağlantı endüktansı ve evirici ideal değildir, aktif güç kayıpları mevcuttur. Dolayısı ile bu aktif güç kayıplarının şebekeden karşılanabilmesi için, sürekli durumda V_i ile V_s arasında V_i geri fazda olacak şekilde bir δ faz farkı olmalıdır. Bu nedenle şekil 4.3’teki fazör diyagramı değişecektir. Sürekli durumda D-STATKOM ile şebeke arasındaki aktif ve reaktif güç alışverişini gösteren fazör diyagramı Şekil 4.4’de verilmiştir.



Şekil 4.4. Sürekli durumda D-STATKOM'un fazör diyagramı

Bir üç seviyeli H-köprü eviricinin çıkış geriliminin ana harmoniğinin efektif değeri; d.a-hat gerilimi V_{da} ve M_a modülasyon indeksine bağlı olarak denklem (4.6)'daki gibi ifade edilebilir;

$$V_i = \frac{M_a \cdot V_{da}}{\sqrt{2}} = 0,707 M_a V_{da} \quad (4.6)$$

Denklem (4.6), denklem (4.3) ve (4.4)'de yerine yazıldığında aktif ve reaktif güç denklemleri aşağıdaki gibi ifade edilir.

$$P = \frac{(0,707)V_s}{X} M_a V_{da} \sin \delta \quad (4.7)$$

$$Q = \frac{V_s}{X} (V_s - 0,707 M_a V_{da} \cos \delta) \quad (4.8)$$

Denklem (4.8)'den görüldüğü gibi, D-STATKOM'un şebekeye verdiği veya şebekeden çektiği reaktif güç; şebeke gerilimi, bağlantı endüktansının reaktansı, eviricinin d.a-hat gerilimi, modülasyon indeksi ve evirici ile şebeke arasındaki faz farkı ile orantılıdır. Buradan hareketle, D-STATKOM'un şebekeye verdiği veya şebekeden çektiği reaktif güç aşağıdaki üç teknikten biri kullanılarak denetlenebilir [18].

- a) d.a-hat gerilimi sabit tutulup modülasyon indeksi değiştirilerek,
- b) modülasyon indeksini sabit tutulup d.a-hat gerilimi değiştirilerek,
- c) a ve b'nin bir kombinasyonu ile.

Yukarıda sayılan bu üç teknikten yola çıkılarak D-STATKOM'un reaktif gücünün denetimi için farklı denetim yöntemleri önerilmiştir [36,65,66]. Bu yöntemler aşağıda verilmiştir.

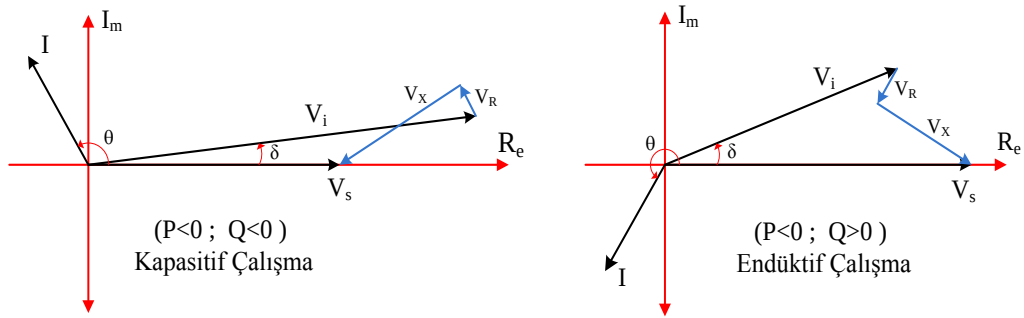
1. Faz açısı denetim yöntemi
2. Sabit d.a-hat gerilim şeması
3. Doğrudan akım denetim yöntemi
4. Dolaylı akım denetim yöntemi.

4.1. Faz Açısı Denetim Yöntemi

Bu yöntemde modülasyon indeksi sabit tutulur ve reaktif güç denetimi amacı ile evirici çıkış geriliminin ana harmoniğini denetlemek için d.a-hat geriliminin değişmesine izin verilmektedir. Bu ise evirici çıkış gerilimi ve şebeke gerilimi arasındaki faz açısı δ denetlenerek elde edilmektedir. Sürekli durumda V_i V_s 'den daha büyük yapılırsa D-STATKOM kapasitif çalışarak a.a şebekesine reaktif güç verecektir. Diğer taraftan V_i V_s 'den daha küçük yapılırsa D-STATKOM endüktif çalışarak a.a şebekesinden reaktif güç çekecektir. Sürekli durumda D-STATKOM'un kapasitif ve endüktif çalışma durumlarına ait fazör diyagramı Şekil 4.4'deki ile tamamen aynıdır.

D-STATKOM'un çektiği veya verdiği reaktif güç miktarı; faz açısı δ yardımı ile d.a-hat geriliminin değiştirilmesi ile denetlenmektedir. Eğer d.a-hat kondansatörü daha fazla şarj edilerek d.a-hat gerilimi arttırılırsa, D-STATKOM'un kapasitif çalışmada verdiği reaktif güç miktarı artar ve endüktif çalışmada çektiği reaktif güç miktarı ise azalır. Ancak kondansatörün deşarjı ile d.a-hat gerilimi azaltılırsa, o zaman D-STATKOM'un kapasitif çalışmada verdiği reaktif güç miktarı azalacak ve endüktif çalışmada çektiği reaktif güç miktarı artacaktır [36]. Bununla birlikte D-STATKOM devresindeki aktif güç kayıplarını karşılamak amacı ile sürekli durumda hem endüktif hem de kapasitif çalışmada D-STATKOM gerilimi Şekil 4.4'de gösterildiği gibi a.a şebeke geriliminden geri fazda tutulur ($\delta > 0$).

Denklem (4.7)'deki aktif güç denkleminde faz açısı δ negatif yapılarak d.a-hattan güç alınabilir. Eğer alınan güç D-STATKOM'un kayıplarından daha büyük ise denklem (4.7)'de P negatif olur ve D-STATKOM a.a şebekesine aktif güç vermeye başlar. Bu çalışma geçici durumda meydana gelirse, çalışma süresince d.a-hat gerilimi V_{da} gittikçe azalır. Geçici durumda, d.a-hat kondansatörün deşarjı süresince hem kapasitif hem de endüktif çalışma için fazör diyagramı Şekil 4.5'de gösterilmiştir. Bununla birlikte, eğer faz açısı δ bir an için sürekli-durumdaki değerinden büyük yapılırsa, o zaman D-STATKOM tarafından D-STATKOM'un kayıplarından fazla çekilen aktif güç d.a-hat kondansatöründe depolanacak, böylece V_{da} gerilimi gittikçe artacaktır. Geçici durumda, d.a-hat kondansatörün şarjı süresince endüktif ve kapasitif çalışmalar için fazör diyagramları; sürekli durum için Şekil 4.4'de gösterilenlere benzer olacaktır [18].

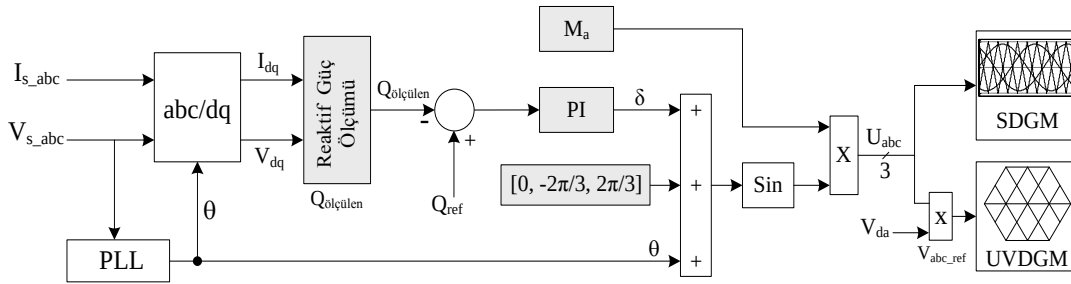


Şekil 4.5. Geçici durumda faz aç denetim yöntemine ait fazör diyagramı

Faz aç denetimini içeren sistemin açık çevrim cevap süresi; bağlantı endüktansı ve d.a-hat kondansatörü tarafından belirlenmektedir. Bağlantı endüktansı evirici harmoniklerini filtrelemek için kullanılır ve bu endüktans için daha yüksek değerlerin kullanılması D-STATKOM akım harmoniklerini en aza indirecektir. Ancak normalden daha büyük bir endüktans D-STATKOM çalışmasının tam endüktif çalışmadan tam kapasitif çalışmaya evirici girişine ilave olarak d.a-hat da daha büyük bir gerilim regülasyon değerine sebep olacaktır. Bu yüzden hem sürekli hem de geçici durumda memnun edici cevaplar için pasif elemanların seçimi dikkatli bir şekilde yapılmalıdır.

Faz aç denetim yönteminin blok diyagramı Şekil 4.6'da verilmiştir. Şekilden görüldüğü gibi ölçülen üç faz şebeke gerilimi öncelikle bir Faz Kilitleme Döngüsüne (PLL) girilerek

şebeke geriliminin faz açısı θ belirlenmektedir. Bu açı; denetim döngüsünün çıkışında elde edilen DGM işaretlerinin ve dolayısı ile eviricinin şebeke ile senkronize olmasını için kullanılmaktadır. Bunun için, Şekil 4.6'dan görüldüğü gibi ölçülen üç faz akım ve gerilimleri abc/dq dönüşümü kullanılarak dq-eksen bileşenlerine dönüştürülür. Akım ve gerilimin dq-eksen bileşenleri kullanılarak yüklerin dağıtım şebekesinden çektiği reaktif güç hesaplama yolu ile ölçülür. Ölçülen reaktif güç, referans reaktif güç ile karşılaştırılarak elde edilen reaktif güç hatası bir PI denetleyiciye uygulanır. PI denetleyicinin çıkışında a.a şebeke gerilimine göre evirici geriliminin ana harmoniğinin faz açısı δ belirlenmektedir. Bu açı ve sabit olarak alınan modülasyon indeksi ile birlikte kullanılarak, SDGM veya UVDGM teknikleri yardımı ile üç fazlı üç seviyeli H-köprü evirici için DGM işaretleri üretilir. Bu yöntemde, reaktif güç değişimleri için denetim döngüsünün basamak cevabı uygun denetleyiciler ve pasif elamanlar yardımıyla 2-5 periyot arasında tutulabilmektedir [38].



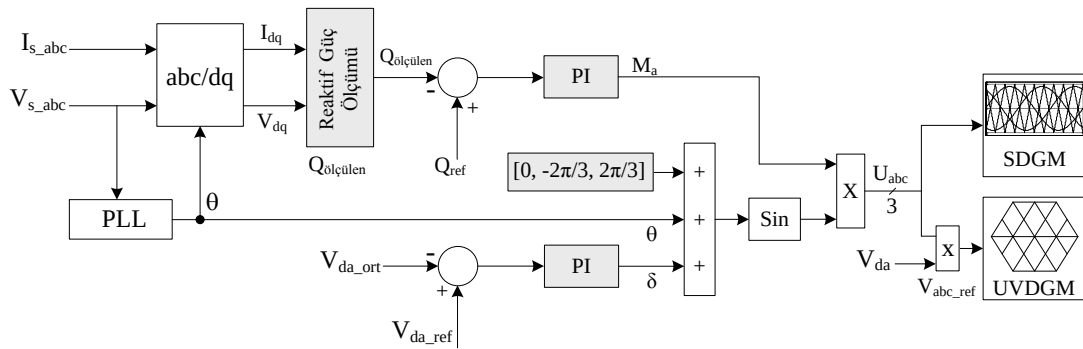
Şekil 4.6. Faz açısı denetim yönteminin temel prensip şeması

4.2. Sabit d.a-Hat Gerilim Şeması

Faz açısı denetim yönteminde d.a-hat gerilimi bağlantı endüktansı ve d.a-hat kondansatörü üzerinden şarj veya deşarj edildiği için denetim yönteminin cevap hızı kötü olmaktadır. Bununla birlikte, d.a-hat geriliminin değişmesi genellikle dezavantaj olarak kabul edilir. Bu dezavantajları gidermek için d.a-hat gerilimi, δ faz açısının denetlenerek sabit tutulabilir ve a.a şebekesi ile D-STATKOM arasındaki reaktif güç akışının denetimi ise eviricinin modülasyon indeksi denetlenerek sağlanabilir [38]. Buradan hareketle sabit d.a-hat gerilim şemasında, faz açısı denetlenerek d.a-hat gerilimi sabit tutulmakta ve evirici

çıkış geriliminin ana harmoniğinin genliği ise modülasyon indeksi değiştirilerek denetlenmektedir [36].

Şekil 4.7’de sabit d.a-hat gerilim yönteminin blok diyagramı gösterilmiştir. Şekilden görüldüğü gibi ölçülen üç faz şebeke gerilimi öncelikle PLL’e girilerek şebeke geriliminin faz açısı θ belirlenir. Aynı zamanda ölçülen üç faz akım ve gerilimler abc/dq dönüşümü kullanılarak dq-eksen bileşenlerine dönüştürülmektedir. Faz açısı denetim yönteminde olduğu gibi, burada da akım ve gerilimin dq-eksen bileşenleri yardımı ile bağlantı noktasındaki reaktif güç ölçülür. Bu reaktif güç, referans reaktif güç ile karşılaştırılarak elde edilen reaktif güç hatası bir PI denetleyiciye uygulanır. PI denetleyicinin çıkışında modülasyon sinyallerinin genliği yani modülasyon indeksi M_a elde edilmektedir. Üç seviyeli H-köprü eviricide d.a-hat gerilim dengesizlik problemi olmadığı için, sabit d.a-hat gerilim şemasında d.a-hat geriliminin denetimi yapılırken, eviricinin üç faz d.a-hat gerilimleri ölçülerek ortalaması alınır. Bu ortalama d.a-hat gerilimi, referans d.a-hat gerilimi ile karşılaştırılarak elde edilen gerilim hatası bir PI denetleyiciye uygulanır. PI denetleyicinin çıkışı ise a.a şebeke gerilimine göre evirici geriliminin ana harmoniğinin faz açısı δ ’yi belirlemektedir. Daha sonra, faz açısı δ , şebeke geriliminin faz açısı θ ve modülasyon indeksi kullanılarak üç faz modülasyon sinyalleri (U_{abc}) elde edilmektedir. Sonuç olarak, bu yöntemde sadece iki adet PI denetleyici ile U_{abc} modülasyon sinyallerinin hem genliği hem de faz açısı elde edilmektedir. Son olarak bu sinyaller; SDGM veya UVDGM tekniklerinde kullanılarak ile üç fazlı üç seviyeli H-köprü evirici için DGM işaretleri üretilmektedir.



Şekil 4.7. Sabit d.a-hat gerilim şemasının blok şeması

4.3. Doğrudan Akım Denetim Yöntemi

Bu denetim yöntemi, “Üç Fazlı Devreler için Genelleştirilmiş Anlık Reaktif Güç Teorisi’ne” [67] dayandırılmaktadır. Bu teori *anlık pq teorisi* olarak da bilinmektedir. Anlık pq teorisi üç faz büyüklüklerin $\alpha\beta$ çatıdaki iki faz büyüklüklerine dönüştürülmesine ve aktif ve reaktif gücün bu çatıda hesaplanmasına dayandırılmaktadır. Doğrudan akım denetim yönteminde D-STATKOM’un hat akımı anlık pq teorisi kullanılarak aktif ve reaktif güç referansına göre düzenlenmektedir. Bu yöntemde d.a-hat gerilimi sabit tutulmaktadır. Şekil 4.8’de bu denetim yönteminin temel prensip şeması gösterilmektedir. Şekilden görüldüğü gibi öncelikle ölçülen üç faz şebeke gerilimleri denklem (4.15)’teki *Clarke* dönüşümü kullanılarak $\alpha\beta$ çatıda iki faz değişkenlerine ($V_{\alpha\beta}$) dönüştürülür [36].

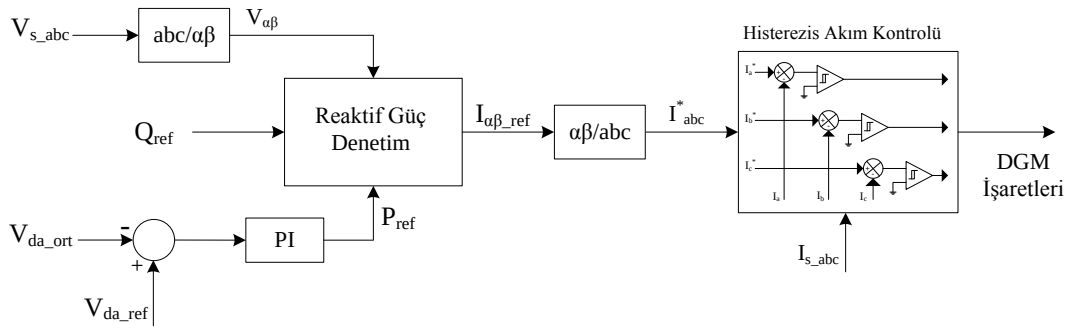
$$\begin{bmatrix} V_{\alpha} \\ V_{\beta} \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 1 & -\sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \cdot \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} \quad (4.15)$$

Bu yöntemin d.a-hat gerilim denetiminde üç seviyeli H-köprü eviricinin üç faz d.a-hat gerilimleri ölçülerek ortalaması alınır. Şekil 4.8’den görüldüğü gibi, bu ortalama d.a-hat gerilimi referans d.a-hat gerilimi ile karşılaştırılarak elde edilen gerilim hatası bir PI denetleyiciye uygulanır. PI denetleyicinin çıkışında, evirici d.a-hat geriliminin sabit kalması için a.a şebekesinden eviriciye doğru akması gereken referans aktif güç (P_{ref}) belirlenir. Dolayısı ile P_{ref} denetlenerek, eviricinin d.a-hat geriliminin sabit kalması sağlanır. Daha sonra, $\alpha\beta$ çatıdaki iki faz değişkeni ($V_{\alpha\beta}$), P_{ref} ve referans reaktif güç Q_{ref} “*Reaktif Güç Denetim*” bloğuna giriş olarak verilir. Reaktif güç denetim bloğunda denklem (4.16)’da ifade edilen anlık pq teorisi kullanılarak bu bloğun çıkışında D-STATKOM hat akımının $\alpha\beta$ çatıdaki referans iki faz bileşeni $I_{\alpha\beta_ref}$ elde edilir. Daha sonra denklem (4.17)’de verilen 2/3 dönüşümü kullanılarak abc koordinatlarındaki üç faz akım değişkenleri elde edilir.

$$\begin{bmatrix} I_{\alpha_ref} \\ I_{\beta_ref} \end{bmatrix} = \frac{1}{(V_{\alpha}^2 + V_{\beta}^2)} \begin{bmatrix} V_{\alpha} & V_{\beta} \\ V_{\beta} & -V_{\alpha} \end{bmatrix} \cdot \begin{bmatrix} P_{ref} \\ Q_{ref} \end{bmatrix} \quad (4.16)$$

$$\begin{bmatrix} I_a^* \\ I_b^* \\ I_c^* \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ -1/2 & \sqrt{3}/2 \\ -1/2 & -\sqrt{3}/2 \end{bmatrix} \cdot \begin{bmatrix} I_{\alpha_ref} \\ V_{\beta_ref} \end{bmatrix} \quad (4.17)$$

En son olarak, D-STATKOM hat akımının üç faz referans değerleri I_{abc}^* ve üç faz şebeke akımı birlikte histerezis akım denetleyicisine girilerek üç faz üç seviyeli H-köprü evirici için DGM işaretleri üretilmektedir.



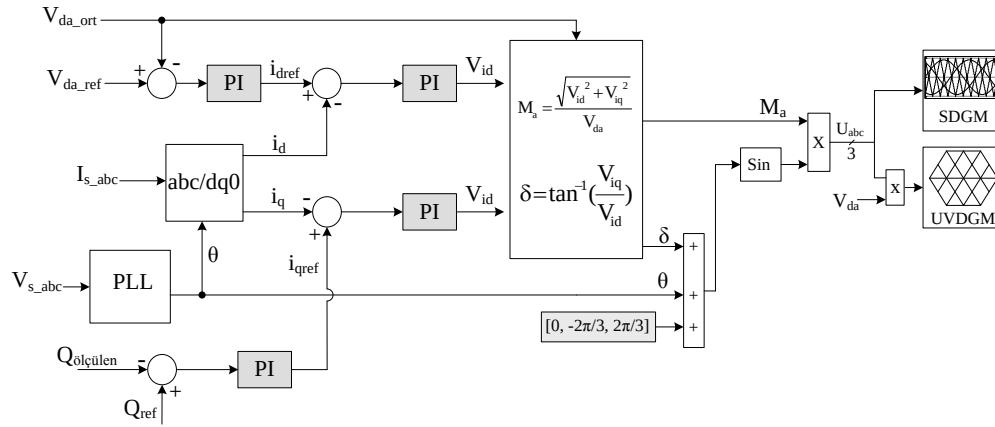
Şekil 4.8. Doğrudan akım denetim yönteminin temel prensip şeması

4.4. Dolaylı Akım Denetim Yöntemi

Bu denetim yöntemde eviricinin d.a-hat gerilimi sabit tutulup ve reaktif güç denetimi amacı ile modülasyon indeksinin değişmesine izin verilmektedir. d.a-hat geriliminin sabit kalması evirici çıkış gerilimi ile ve şebeke gerilimi arasındaki faz açısı δ denetlenerek sağlanmaktadır. Modülasyon indeksi denetlenerek ise, referans aktif ve reaktif güce göre anlık pq teorisi kullanılarak düzenlenen evirici çıkış gerilimi ve dolayısı ile reaktif güç denetimi yapılmaktadır [67]. Böylece D-STATKOM hat akımları dolaylı olarak denetlenmiş olur. Bu denetim yönteminde, sisteme verilen aktif ve reaktif güç anlık pq teorisi kullanılarak denklem (4.18)'deki gibi ifade edilebilir.

$$\begin{aligned} p &= V_d I_d + V_q I_q \\ q &= V_q I_d - V_d I_q \end{aligned} \quad (4.18)$$

Dengeli üç fazlı bir sistem için gerilimin q-eksen bileşeni daima sıfırdır. Bu nedenle, sistem gerilimi sabit kaldığı zaman I_d tamamen aktif gücün anlık değerini ve I_q ise tamamen reaktif gücün anlık değerini belirlemektedir [18]. Şekil 4.9’da anlık pq teorili dolaylı akım denetim yönteminin temel prensip şeması gösterilmiştir.



Şekil 4.9. Dolaylı akım denetim yönteminin temel prensip şeması

Şekil 4.9’da görüldüğü gibi D-STATKOM dolaylı akım denetim algoritması; d.a gerilim, reaktif güç denetim ve akım denetim olmak üzere üç alt döngüden meydana gelmektedir. Bu denetim döngülerinde genellikle sabit parametrelili PI denetleyiciler kullanılır. Dolaylı akım denetim algoritmasında öncelikle ölçülen üç faz şebeke gerilimi, PLL devresine girilerek şebeke geriliminin faz açısı θ tespit edilir. Bu açı bilgisi kullanılarak, D-STATKOM’un bağlı bulunduğu baranın üç faz akımları ve gerilimleri dq-eksen bileşenlerine dönüştürülür. Üç seviyeli H-köprü eviricide gerilim dengesizliği meydana gelmediğinden, d.a-hat geriliminin denetimi yapılırken öncelikle eviricinin üç faz d.a-hat gerilimleri ölçülerek ortalaması alınmaktadır. Bu ortalama d.a-hat gerilimi, referans d.a-hat gerilimi ile karşılaştırılarak elde edilen gerilim hatası PI denetleyiciye giriş olarak uygulanır. PI denetleyicinin çıkışında referans aktif akım bileşeni (i_{dref}) elde edilmektedir. Benzer şekilde dağıtım şebekesinden ölçülen reaktif güç referans reaktif güç ile karşılaştırılarak, güç hatası PI denetleyiciye giriş olarak uygulanır. PI denetleyicinin çıkışında ise referans reaktif akım bileşeni (i_{qref}) elde edilmektedir. Akım denetim döngüsünde ise; d.a gerilim denetim döngüsünden elde edilen i_{dref} ; i_d ile ve reaktif güç denetim döngüsünden elde edilen i_{qref} ; i_q ile karşılaştırılıp, elde edilen akım hataları birer PI

denetleyiciye giriş olarak uygulanır. PI denetleyicilerin çıkışında eviricinin üretmesi gereken gerilimlerin dq-eksen bileşenleri (V_{id} - V_{iq}) elde edilmektedir [68]. Buradan da denklem (4.19) ve (4.20) yardımı ile modülasyon indeksi ve a.a şebeke gerilimine göre evirici geriliminin ana harmoniğinin faz açısı δ elde edilmektedir [69].

$$M_a = \frac{\sqrt{V_{id}^2 + V_{iq}^2}}{V_{da}} \quad (4.19)$$

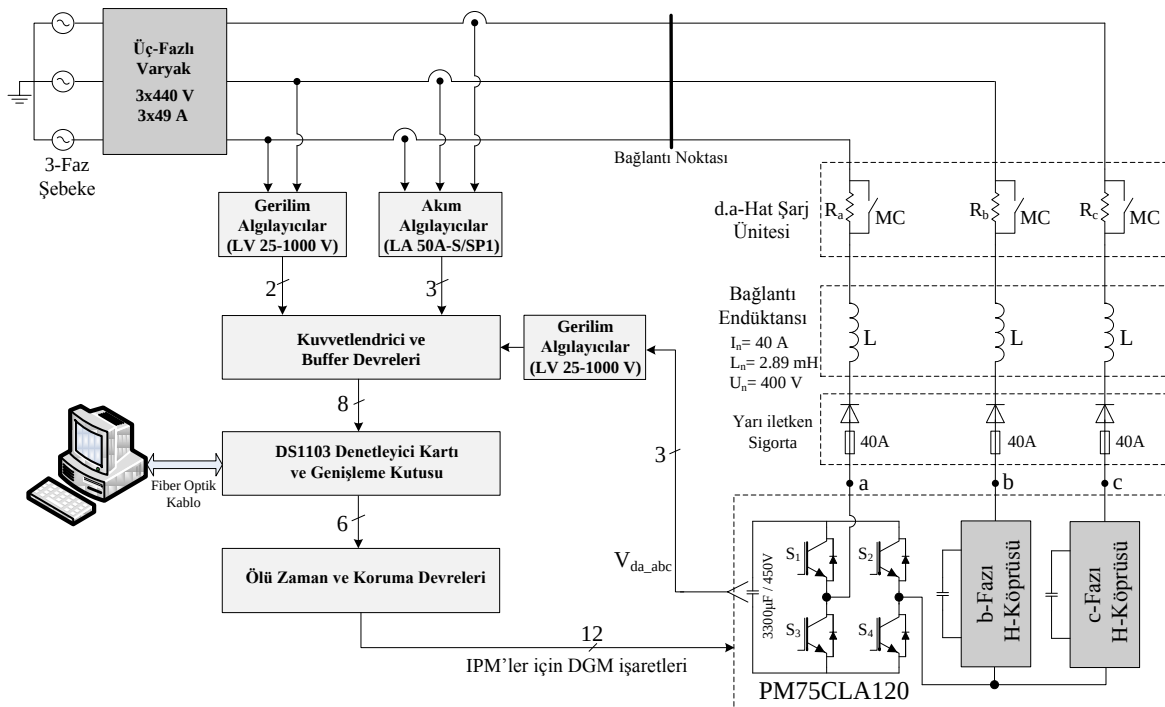
$$\delta = \tan^{-1}\left(\frac{V_{iq}}{V_{id}}\right) \quad (4.20)$$

Bu yöntemde, dört adet PI denetleyici ile U_{abc} modülasyon sinyallerinin hem genliği hem de faz açısı elde edilmektedir. Daha sonra bu faz açısı ve modülasyon indeksi, şebeke geriliminin faz açısı θ ile birlikte kullanılarak üç faz modülasyon sinyalleri (U_{abc}) elde edilmektedir. En son olarak, modülasyon sinyalleri SDGM veya UVDGM tekniklerinde kullanılarak, üç fazlı üç seviyeli H-köprü evirici için DGM işaretleri üretilmektedir.

D-STATKOM için en uygun denetim yöntemi; eviricinin reaktif güç oranı ve yükün reaktif güç kompanzasyonu için ihtiyaç duyulan basamak cevabı dikkate alınarak seçilmelidir. Basit bir algoritmaya sahip olan faz aç denetim yöntemi, d.a-hat geriliminin değiştirilmesine izin verilen tek yöntemdir. Diğer yöntemlerde d.a-hat gerilimi sabit tutulmaktadır. Bu yöntemlerden sabit d.a-hat gerilim denetim yöntemi; faz aç denetim yönteminde olduğu gibi akım denetimine sahip olmadığı için, akımlardaki anlık sıçramaları önleyememektedir. Akım denetimine sahip iki denetim yönteminden biri olan doğrudan akım denetim algoritması; anlık pqt teorisi ve bir histerezis bant denetleyici kullanarak D-STATKOM hat akımını denetlemektedir. Dolaylı akım denetim yöntemi, aktif ve reaktif gücün birbirinden bağımsız denetimini mümkün kılmakta ve akım denetimi gerçekleştirildiği için akımlarda büyük sıçramaların oluşmasını önlemektedir. Bu tez çalışmasında deney düzeneği gerçekleştirilen D-STATKOM'un reaktif güç denetiminde; basit bir algoritmaya sahip olması ve d.a-hat geriliminin farklı değerleri için kompanzatörün performansını incelemek amacı ile faz aç denetim ve yukarıda bahsedilen üstünlüklerinden dolayı, dolaylı akım denetim yöntemleri tercih edilmiştir.

5. ÜÇ FAZLI ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM DENEY DÜZENİĞİNİN TASARIMI VE GERÇEKLEŞTİRİLMESİ

Tez çalışmasının bu bölümünde, üç seviyeli H-köprü evirici tabanlı 380V/±25kVAr D-STATKOM deney düzeneğinin tasarımından bahsedilecektir. D-STATKOM; bekleme, kapasitif ve endüktif olmak üzere üç farklı çalışma durumuna sahiptir. Bu tez çalışmasında deney düzeneği ideal şartlarda; SDGM anahtarlama tekniği kullanılması durumunda $M_{a0}=0.83$ modülasyon indeksi değeri için bekleme konumunda ($Q=0\text{kVAr}$), modülasyon indeksinin maksimum değeri $M_{a_{\max}}=0.96$ için $Q=-25\text{kVAr}$ kapasitif güç verecek ve modülasyon indeksinin minimum değeri $M_{a_{\min}}=0.68$ için $Q=+25\text{kVAr}$ endüktif reaktif güç çekecek şekilde tasarlanmıştır. Üç-seviyeli H-köprü evirici tabanlı D-STATKOM'un deney düzeneğinin genel devre şeması Şekil 5.1'de gösterilmiştir.



Şekil 5.1. D-STATKOM deney düzeneğinin şematik gösterimi

Şekil 5.1’den görüldüğü gibi deney düzeneği iki ana kısımdan oluşmaktadır. Birinci kısım; üç seviyeli H-köprü evirici, eviricinin d.a-hat kondansatörü, yarı iletken sigortalar, d.a-hat şarj ünitesi ve bağlantı endüktansından oluşan D-STATKOM’un güç devresidir. İkinci kısım ise, gerilim ve akım ölçümleri, kuvvetlendirme ve buffer devresi, DS1103

denetleyici kartı, ölü zaman ve koruma devrelerinden oluşan ölçme ve denetim devreleridir. Bu birimlerin tasarımı aşağıda detaylı olarak verilmiştir.

5.1. Üç Fazlı Üç Seviyeli H-Köprü Evirici

İdeal durumda, üç seviyeli H-köprü eviricinin referans d.a-hat gerilimi; $M_{a0} = 0.83$ değerinde evirici çıkış geriliminin şebekenin gerilim değerine eşit olduğu, bir başka deyişle evirici ile şebeke arasındaki reaktif güç alış verişinin sıfır olduğu bekleme durum için denklem (5.1) kullanılarak hesaplanmıştır.

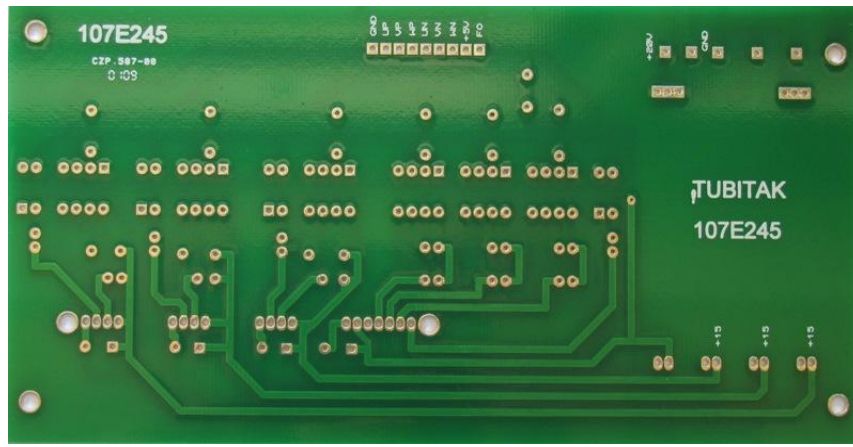
$$V_{da_ref} = \frac{\sqrt{2} \cdot 220}{0.83} \cong 375V \quad (5.1)$$

380V faz-faz gerilimi ve 25kVAr reaktif güçteki deney düzeneği için efektif akım ise denklem (5.2)'deki gibi hesaplanır.

$$I = \frac{25000}{220.3} \cong 37.8A \quad (5.2)$$

Bu akımın maksimum değeri 53.56A'dır. Anahtarlama anlarında yarı iletken anahtarlardan akan akım daha yüksek değerlere çıkabilir. Bu sebeple eviricinin güç devresi için, 75A-1200V akım-gerilim değerlerine sahip Mitsubishi firmasına ait PM75CLA120 IPM modüller kullanılmıştır. Bu modüllerden, her fazda bir adet olmak üzere toplam üç adet bulunmaktadır. Modüllerin her birinin içerisinde sürme devreleri ile birlikte köprü şeklinde bağlanmış altı adet IGBT güç anahtarı mevcuttur. Ayrıca modüller; kısa devre, aşırı akım ve aşırı sıcaklık durumlarına karşı korumayı sağlayan hata kod çıkışlarına sahiptir. Bu modüllerin her biri tek-fazlı H-köprü evirici olarak kullanılmıştır. Dolayısı ile her modüldeki altı güç anahtarının sadece dört tanesi kullanılmıştır. Diğer iki güç anahtarı ise yedek durumundadır. Eğer modül içerisindeki herhangi bir koldaki anahtarlarda arıza olursa, devre kartları bu yedek anahtarların kullanılması düşünülerek tasarlanmıştır. Güç devresi ile denetleyici kart ve bu kartla beraber kullanılan diğer devreler arasında elektriksel yalıtımı HCPL-4506 ve PC817 optik izolator entegreleri sağlamaktadır. HCPL-4506 entegresi yüksek hızlı olmasının yanı sıra, IPM'in sürme devrelerini doğrudan sürebilme yeteneğine sahiptir. PC817 entegresi ile de modüldeki hata durum bilgileri (kısa

devre, aşırı akım, aşırı sıcaklık, vb.) değerlendirilerek, DGM işaretlerinin denetimi yapılmaktadır. Ayrıca, IPM'ler içerisindeki sürme devrelerini beslemek için izolasyonlu d.a besleme kaynakları gerekmektedir. Bu amaç için M57140-01F hibrid entegresi kullanılarak, 4 adet 15V'luk izolasyonlu d.a besleme kaynakları oluşturulmuştur. Şekil 5.2(a)'da eviricinin bir fazı için baskı devresi çıkarılan sürme devresi kartının eleman bağlantıları yapılmadan önceki hali ve Şekil 5.2(b)'de ise eleman bağlantıları yapıldıktan sonra oluşturulan üç fazlı üç seviyeli H-köprü evirici devresi görülmektedir.



(a)

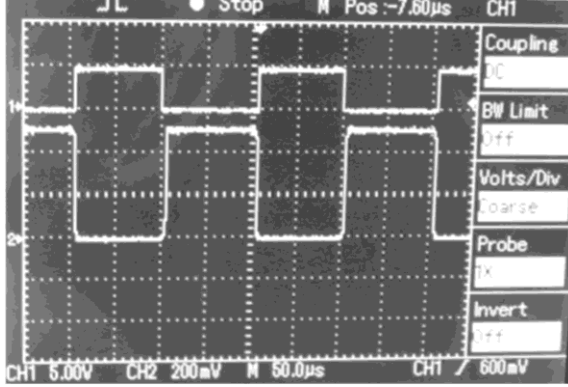


(b)

Şekil 5.2. a) Bir H-köprü için IPM sürme devresinin montajı yapılmadan önceki hali
b) Gerçekleştirilen üç fazlı üç seviyeli evirici devresi

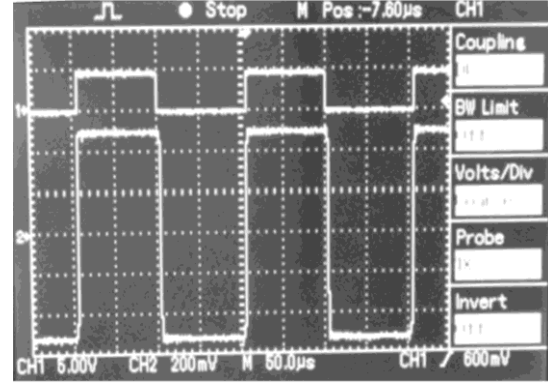
Kurulumu gerçekleştirilen üç seviyeli kaskat eviricinin a-fazı H-köprüsü için $1k\Omega/100W$ 'lık bir direnç yükü kullanılarak elde edilen bazı test sonuçları, Şekil 5.3(a) ve

(b)'de verilmiştir. Burada; d.a-hat gerilimi 50V, anahtarlama frekansı $f_s=5\text{kHz}$ 'tir ve IGBT anahtarları süren DGM işaretleri %50 görev-periyot oranına sahiptir. Şekil 5.3(a) ve (b)'de "Trace 2" olarak belirtilen işaret, bir *diferansiyel prob* kullanılarak 1/100 kademesinden alınmıştır.



Trace 1: DGM işareti, Trace 2: S_1 üzerindeki gerilim

(a)



Trace 1: DGM işareti, Trace 2: yük üzerindeki gerilim

(b)

Şekil 5. 3. Üç seviyeli H-köprü eviricinin a-fazı H-köprüsü için bazı test sonuçları

- a) a-fazı S_1 anahtarını süren DGM işareti ve anahtar üzerindeki gerilimin dalga şekli
- b) a-fazı köprü çıkışına bağlanan $1\text{k}\Omega$ 'luk direnç yükü üzerinden alınan gerilim

5.2. Yarı iletken Sigortalar

Deney düzeneğinde meydana gelebilecek herhangi bir kısa devre durumunda üç fazlı üç seviyeli evirici devresini korumak için, Şekil 5.1'de gösterildiği gibi evirici ile şebeke arasında *Bussmann* firmasına ait 40FE kodlu 40A'lık yarı iletken sigortalar kullanılmıştır. Deney düzeneğinde kullanılan yarı iletken sigortalar Şekil 5.4'de gösterilmiştir.



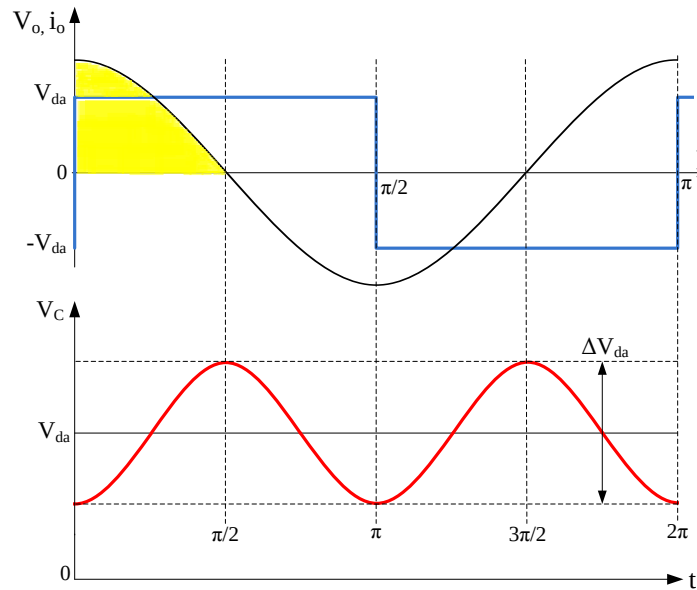
Şekil 5.4. Yarı iletken sigortalar (Bussmann 40FE)

5.3. Pasif Eleman Değerlerinin Belirlenmesi

D-STATKOM deney düzeneğinde üç seviyeli H-köprü evirici çok önemli rol oynamaktadır. Ancak kullanılan pasif elemanlar ise bütün sistemin performansını ve güvenilirliğini belirlemektedir. Bu pasif elamanlardan biri d.a-hat kondansatörleri diğeri de bağlantı endüktansıdır.

5.3.1. Doğru Akım-Hat Kondansatör Değerinin Belirlenmesi

Reaktif güç uygulamalarında d.a-hat kondansatörü üzerinde enerji dolaştırılan bir eleman olduğu için, eviricinin en önemli parçalarından biridir. Şekil 5.5'te reaktif güç kompanzasyonunda kullanılan bir H-köprü eviricinin gerilim, akım ve d.a-hat kondansatör geriliminin dalga şekilleri gösterilmiştir. Yüksek anahtarlama frekansı ile çalışan ve uygun bir çıkış filtresine sahip olan bir eviricinin çıkış gerilimi ve yük akımının, çok sayıda küçük genlikli harmonikler içeren sinüzoidal dalgalar olacağı kabul edilebilir. Bu nedenle burada hem gerilim hem de akımın ana harmoniği dikkate alınmaktadır. Genellikle, kapasite (C_{da}), toplam şarj (Q) ve dalgalanma geriliminin (ΔV_{da}) ilişkisi denklem (5.3)'teki gibi verilebilir [37].



Şekil 5.5. H-köprü eviricinin çıkış gerilimi, akımı ve d.a kondansatörünün gerilim dalgalanması

$$C_{da} = \frac{Q}{\Delta V_{da}} \quad (5.3)$$

D-STATKOM uygulamalarında d.a-hat gerilimindeki maksimum dalgalanma %10 ile sınırlıdır. Şekil 5.5’de gösterildiği gibi, maksimum ΔV_{da} ; akım dalga şekli için bir periyodun 1/4’de meydana gelir. Toplam Q, $t=\pi/4$ ’e kadar akım dalga şekli altındaki alandır ve aşağıdaki şekilde ifade edilebilir [37];

$$Q = \int_{\frac{\arccos(M_a \pi/4)}{2\pi f}}^{\pi/4} \sqrt{2} \cdot I_{rms} \cdot \cos(2\pi f t) dt \quad (5.4)$$

Burada I_{rms} evirici efektif akımı, f temel frekans ve M_a modülasyon indeksidir. Denklem (5.4) denklem (5.3)’de yerine konulursa, reaktif güç kompanzasyonunda bir H-köprü evirici için minimum d.a kapasite gereksinimi denklem (5.5)’deki gibi olur [37].

$$C_{da} = \frac{I_{rms}}{\sqrt{2} \cdot \pi \cdot f \cdot \Delta V_{da}} [1 - \sin(\arccos(M_a \frac{\pi}{4}))] \quad (5.5)$$

Oluşturulan D-STATKOM’un deney düzeneğinde 37.8A’lık efektif akım, %7’lik d.a gerilim dalgalanması, 50Hz şebeke gerilimi ve $M_{a_max}=0.96$ için bir H-köprü eviricide kullanılacak d.a-hat kondansatörünün minimum değeri, denklem (5.5) yardımı ile “ $C_{da}=2.236 \text{ mF}$ ” olarak hesaplanmıştır. d.a-hat kondansatörünün değeri belirlenirken minimum kapasite değeri dışında göz önünde bulundurulması gereken üç önemli unsur daha vardır. Bunlar;

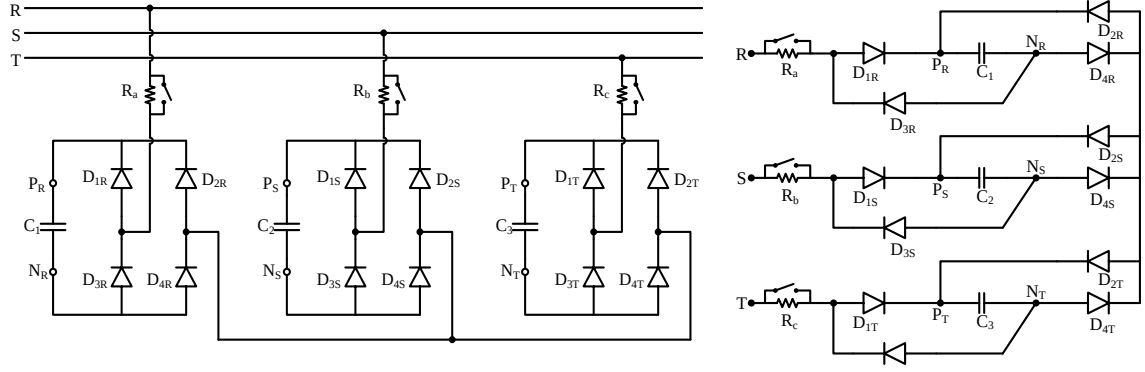
- d.a-hattaki gerilim dalgalanmaları,
- Modülasyon indeksi,
- Geçici durum d.a-hat gerilim aşmasıdır.

Denklem (5.5)’de açıkça görüldüğü gibi, d.a-hat gerilimindeki dalgalanma kondansatörün kapasite değeri ile ters orantılıdır. Aynı d.a-hat geriliminde kapasite değeri azalırsa, gerilim dalgalanması artar. Başka bir deyişle, daha büyük kapasite daha küçük

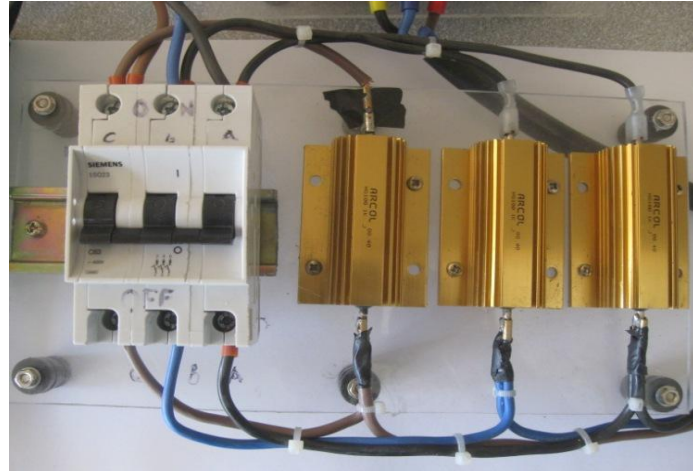
gerilim dalgalanması sağlamaktadır. Denklem (5.5)'de, modülasyon indeksi d.a-hat kondansatörünün kapasite değerini belirleyen diğer bir önemli faktördür. Evirici M_{a_max} ile çalışırken gerilim dalgalanmasını %10'nun altında tutmak için gerekli olan minimum kapasite değeri, evirici daha küçük M_a ile çalışırken gerekli olacak minimum kapasite değerinden büyük olmaktadır. Bu nedenle çalışmanın bütününde gereksinimi karşılamak için, kapasitenin hesaplamasında maksimum modülasyon indeksi kullanılmaktadır.

Kapasite değerini belirleyen üçüncü önemli etken, geçici durumda d.a-hat gerilim aşmasıdır. Bu durum, D-STATKOM'un bekleme konumundan veya endüktif çalışmadan kapasitif çalışmaya geçişleri esnasında meydana gelmektedir. Bir d.a kondansatör üzerindeki gerilimin zaman sabiti, onun eşdeğer seri direnci (ESR) ile kapasitesi çarpılarak belirlenir. Güç elektroniği kondansatörlerinin nispeten küçük ESR'ye sahip olmasından dolayı, daha büyük bir kapasite daha uzun bir zaman sabiti sağlar ve sonuç olarak daha az gerilim aşmasına izin verir. Bu üç önemli unsura ilave olarak, eviricide anahtarlar üzerinde meydana gelebilecek gerilim darbelerini (voltage spike) azaltmak için d.a hattın toplam endüktans değerinin (d.a bara ve kondansatörlerin) mümkün olduğunca küçük olması gerekmektedir. Bunun için düşük eşdeğer seri direnç ve endüktans (ESR-ESL) değerlerine sahip kondansatörlerin kullanılması tercih edilmelidir. Yukarıda anlatılanlar göz önüne alınarak gerçekleştirilen deney düzeneğinde her bir fazın H-köprü eviricisi için BHC firmasının “ALS30332NF450 ” kodlu, düşük ESR-ESL'ye sahip “3300 μ F/450V” d.a-hat kondansatörleri kullanılmıştır.

Deney düzeneğinde eviricinin d.a-hattı ile ilgili diğer bir önemli konu, D-STATKOM devreye alınmadan önce d.a-hattaki aşırı akımları önlemek için d.a kondansatörlerinin şarj edilmiş olmasıdır. Kondansatörlerin şarj edilmesi için ilave bir doğrultucu devresi kullanılabilir. Bu tez çalışmasında D-STATKOM'un d.a-hattında bulunan kondansatörler IPM'lerin boşluk diyotları üzerinden şarj dirençleri yardımıyla şarj edilmiştir. Böylece kondansatörleri şarj etmek için ek bir doğrultucu devresine gerek kalmamıştır. IPM modüller üzerinden gerçekleştirilen şarj devresinin eşdeğer devre modeli Şekil 5.6'da gösterilmiştir. Şekil 5.6'dan görüleceği gibi her bir kondansatör faz-faz geriliminin tepe değerinin yarısına şarj olmaktadır. Şekil 5.7'de ise deney düzeneğinde gerçekleştirilen d.a-hat şarj ünitesi gösterilmektedir Burada kondansatörlerin şarj akımlarını sınırlamak için 1k Ω /100W alüminyum dirençler kullanılmıştır. Kondansatörlerin şarj işlemi bittikten sonra, bu şarj dirençleri Şekil 5.1'de “MC” ile gösterilen anahtar yardımı ile devre dışına çıkartılmaktadır.



Şekil 5.6. D-STATKOM'un d.a-hat kondansatörleri için şarj devresinin eşdeğeri



Şekil 5.7. d.a-hat kondansatörlerinin şarj ünitesi

5.3.2. Bağlantı Endüktansının Değerinin Belirlenmesi

D-STATKOM uygulamalarında eviricinin görevini yerine getirebilmesi için, eviricinin bir bağlantı trafosu veya bağlantı endüktansı gibi bir bağlaştırmacı üzerinden şebekeye bağlanması gerekir. Çünkü şebeke ve D-STATKOM arasında alıp verilen reaktif akım miktarı bu bağlaştırmacının endüktansı üzerindeki gerilim düşümü ile denetlenmektedir. Başka bir deyişle, eviricinin çıkış gerilimi endüktans üzerinde uygun bir gerilim düşümü sağlamak için denetlenebilir. Oluşturulan D-STATKOM deney düzeneğinde, evirici bir bağlantı endüktansı üzerinden dağıtım şebekesine bağlı durumdadır. D-STATKOM'un d.a-hat gerilim değeri 375V olarak hesaplanmış ve D-STATKOM'un güç devresinde kullanılacak IPM modüllerin (1200V-75A) güvenli çalışma bölgesi yaklaşık 800V

(katalogunda önerilen kullanım değeri) olduğundan bağlantı transformatörü kullanılmasına gerek kalmamıştır. Bağlantı transformatörünün yerine aynı görevi yerine getirecek bir bağlantı endüktansı kullanılmıştır. Bu bağlantı endüktansı hem şebeke ile D-STATKOM arasındaki reaktif güç alış verişini sağlayacak hem de evirici çıkış akımları için bir alçak geçiren filtre görevi yapacaktır. Bununla birlikte bağlantı endüktansının boyutu D-STATKOM sisteminin performansında önemli bir rol oynamaktadır. Çünkü d.a-hat geriliminin sabit tutulduğu D-STATKOM uygulamalarında bağlantı endüktansı üzerinde uygun bir gerilim düşümü sağlamak için, eviricinin çıkış gerilimi M_a ile denetlenir. D-STATKOM endüktif ve kapasitif çalışma durumunda, M_{a_min} ile M_{a_max} arasında bir çalışma aralığına sahiptir ve lineer bölgede M_{a_max} 1 ile sınırlıdır. Bu yüzden eviricinin çalışma aralığı bağlantı endüktansının boyutunu sınırlamaktadır. Başka bir deyişle, maksimum endüktans değeri eviricinin çalışma aralığı ve maliyet tarafından sınırlanır.

Deney düzeneğinde birim değere (p.u) karşılık gelen sistem empedans değeri denklem (5.6) yardımı ile aşağıdaki gibi bulunabilir.

$$Z_{base} = \frac{V_{hat}^2}{S} = \frac{(220 \cdot \sqrt{3})^2}{25000} = 5.808 \Omega \text{ (1pu)} \quad (5.6)$$

Bağlantı endüktansının en uygun değeri eviricinin çalışma aralığına bağlı olarak belirlenmelidir. [70,71] nolu çalışmalarda bağlantı endüktansının değerinin; sistem empedansının 0.1-0.2 pu arasındaki bir değeri alınmasının uygun olacağı belirtilmiştir. Bağlantı endüktansının reaktans değeri modülasyon indeksine bağlı olarak birim değer cinsinden aşağıdaki gibi hesaplanabilir [70].

$$X_{ac_pu} = \frac{M_{a_max} - M_{a0}}{M_{a0}} = \frac{0.96 - 0.83}{0.83} = 0.1566 \text{ pu} \quad (5.7)$$

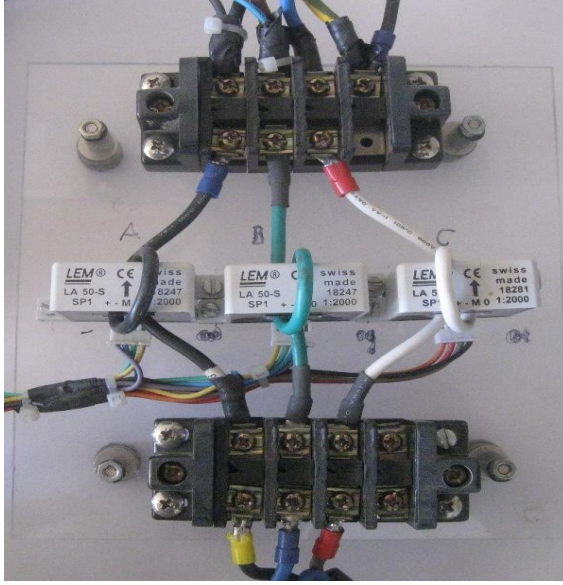
Denklem (5.7)'den görüldüğü gibi bağlantı endüktansının reaktansı 0.1-0.2 p.u arasında bir değerdir. Buradan hareketle deney düzeneğinde kullanılan bağlantı endüktansının bir fazının endüktansı 2.89mH olarak hesaplanmıştır. Şekil 5.8'de D-STATKOM deney düzeneği için kullanılan üç fazlı bağlantı endüktansı gösterilmiştir.



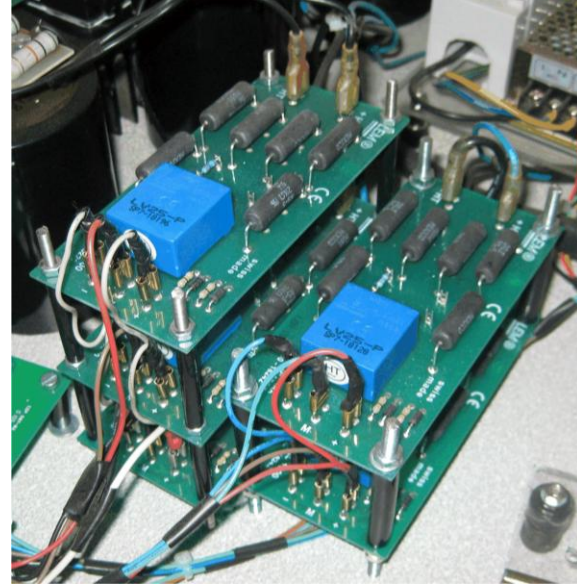
Şekil 5.8. D-STATKOM'un deney düzeneğinde kullanılan üç fazlı bağlantı endüktansı

5.4. Gerilim ve Akım Algılayıcıları

D-STATKOM için oluşturulan güç devresinin akım ve gerilim bilgileri; kapalı çevrim denetim algoritması ve koruma amaçları için gereklidir. Akım ve gerilim bilgileri yüksek doğruluk ve geniş frekans band aralığı ile ölçülüp değerlendirilmelidir. Tasarlanan deney düzeneğinde gerçek-zamandaki akım ve gerilim işaretlerini ölçmek için LEM firmasının hall etkili elemanları kullanılmıştır. Akım işaretlerini ölçmek için 1:2000 dönüşüm oranı ve nominal efektif akımı 50A olan üç adet LA 50-S/SP1 akım algılayıcı kullanılmıştır. Gerilim işaretlerini ölçmek için ise LEM firmasının 1000V/25mA dönüşüm oranı ve 0-1000V arasındaki gerilim değerlerini ölçebilen beş adet LV 25-1000 gerilim algılayıcısı kullanılmıştır. Bu gerilim algılayıcılarının iki tanesi a.a gerilim ölçümü ve diğer üç tanesi de d.a gerilim ölçümü için kullanılmıştır. Deney düzeneğinde akım ve gerilim ölçümleri için oluşturulan devreler Şekil 5.9'da gösterilmiştir.



(a)

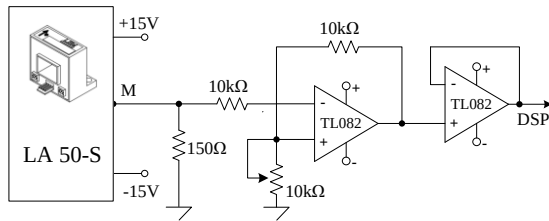


(b)

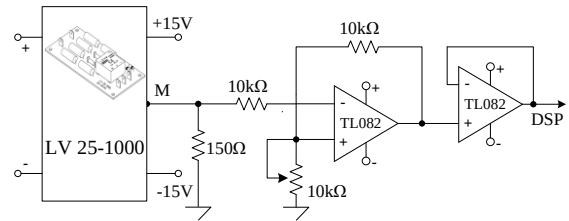
Şekil 5.9. Hall etkili akım ve gerilim algılayıcıları a) Akım algılayıcıları, b) Gerilim algılayıcıları

5.5. Kuvvetlendirici ve Buffer Devreleri

Akım ve gerilim algılayıcılarının çıkışındaki bilgilerin bilgisayar ortamındaki denetim algoritmasında kullanılabilmesi için, öncelikle algılayıcıların çıkışındaki bilgilerin DS1103 denetleyici kartının ADC'lerine uygun hale getirilmesi gerekir. Akım ve gerilim algılayıcılarının her birinin ölçüm uçlarına, kataloglarında belirtilen değerler dikkate alınarak 150Ω 'luk dirençler bağlanmıştır. İçerisinden geçen akıma bağlı olarak, bu dirençler üzerindeki gerilim değerleri, akım ve gerilim bilgisi olarak değerlendirilmektedir. Dirençler üzerindeki gerilimler düşük değerlere sahip olduklarından kullanılabilir seviyelere yükseltilmeleri gerekmektedir. Bu amaç için her bir akım ve gerilim algılayıcısı için tasarlanan kuvvetlendirici ve buffer devreleri Şekil 5.10'da gösterilmiştir [72].



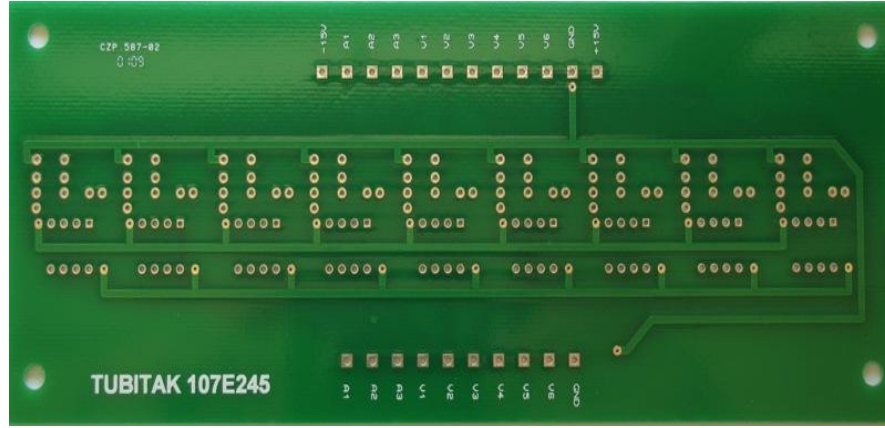
(a)



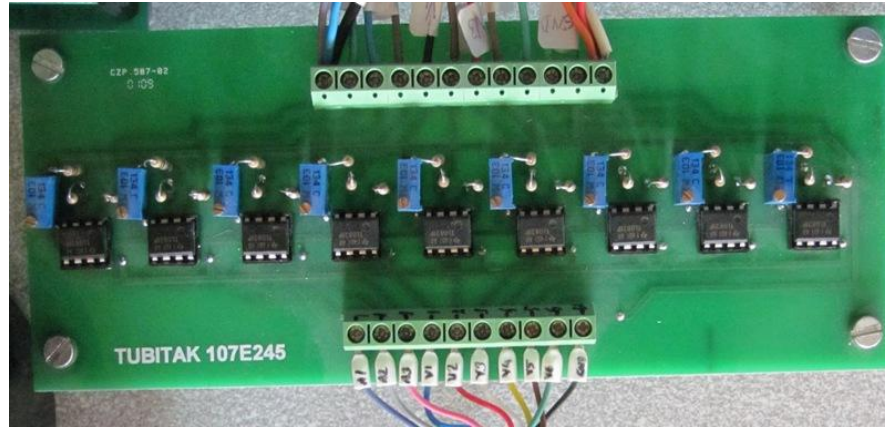
(b)

Şekil 5.10. Kuvvetlendirici ve buffer devreleri a) Akım ölçümü, b) Gerilim ölçümü

Şekil 5.11’de ise tasarlanan kuvvetlendirici ve buffer devrelerinin bütününe içeren ve deney düzeneğinde kullanılan kart gösterilmiştir. Bu kart üzerinden alınan gerilim işaretleri akım ve gerilim bilgileri olarak DS1103 denetleyici kartının *Analog Dijital Dönüştürücülerine* (ADC) giriş olarak verilmiştir.



(a)

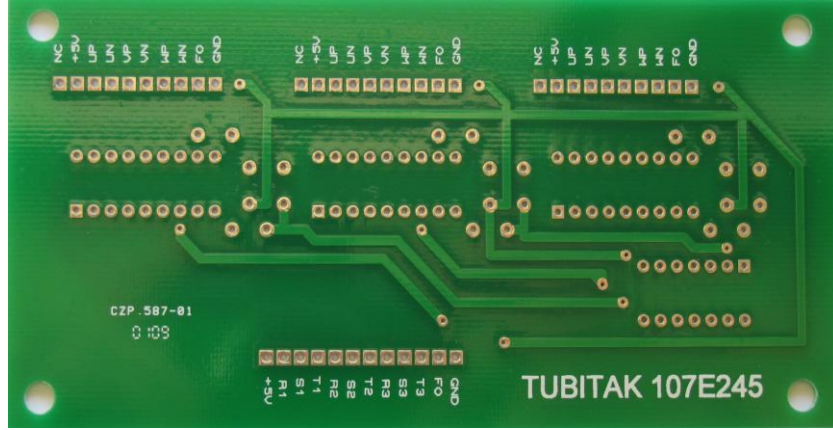


(b)

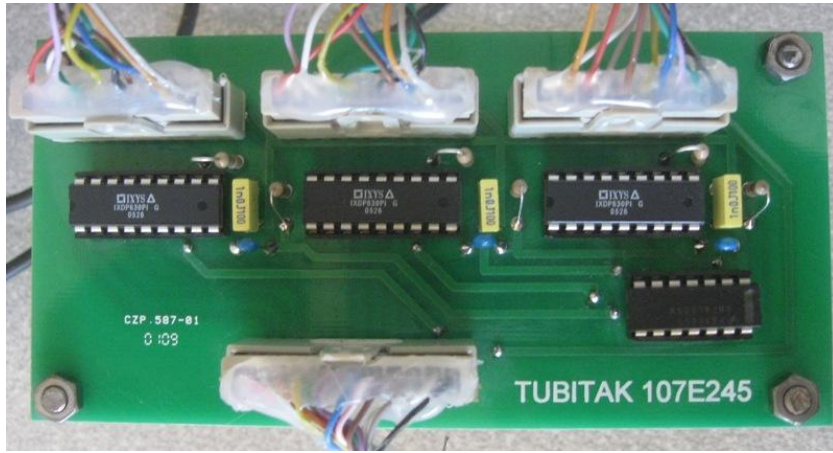
Şekil 5.11. a) Kuvvetlendirici ve buffer devre kartının eleman bağlantıları yapılmadan önceki hali
b) Kuvvetlendirici ve buffer devre kartının eleman bağlantıları yapıldıktan sonraki hali

5.6. Ölü-Zaman ve Koruma Devreleri

Pratik uygulamalarda bir eviricinin düzgün çalışabilmesi için, evirici devresinde aynı kol üzerinde bulunan anahtarlardan biri iletimde iken diğeri kesimde tutulur. Çünkü anahtarların iletim ve kesime geçişleri esnasında, çok kısa bir sürede olsa bu iki anahtarın her ikisi aynı anda iletimde olabilir. Bu durumda d.a-kaynağı kısa devre edilmiş olacak ve anahtarlar, üzerlerinden geçen büyük akımlar nedeni ile zarar görecektir. Bunu önlemek



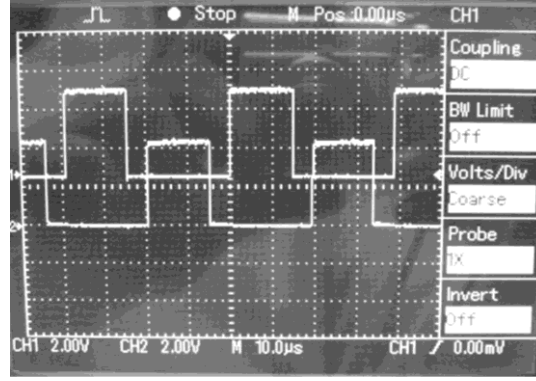
(a)



(b)

**Şekil 5.13. a) Ölü-zaman kartının eleman bağlantıları yapılmadan önceki hali
b) Ölü-zaman kartının eleman bağlantıları yapıldıktan sonraki hali**

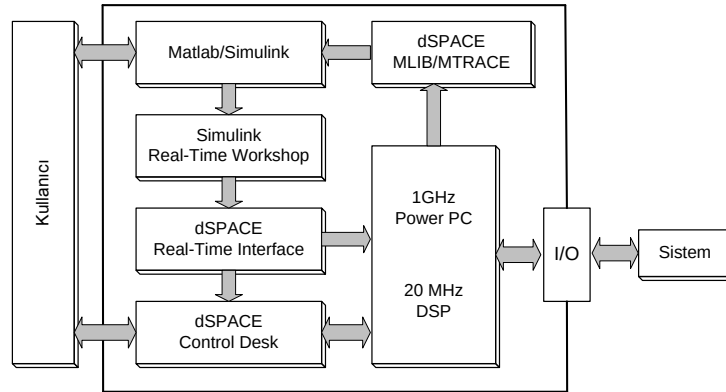
IXDP630PI entegresi, harici olarak bağlanan R ve C değerlerine bağlı olarak DS1103 denetleyici karttan gelen DGM işaretlerine 8 clock'luk ölü-zaman süresi eklemektedir. Deney düzeneğinin evirici devresinde kullanılan PM75CLA120 IPM'ler için üretici firma tarafından önerilen ölü-zaman süresi $\geq 2.5\mu s$ dir. Bu sebeple denetleyici karttan gelen DGM işaretlerine $4.5\mu s$ 'lik bir ölü-zaman süresi $R=560\Omega$ ve $C=1nF$ değerleri ile sağlanmıştır. Şekil 5.14'de eviricinin aynı kolu üzerindeki anahtarlara gelen ve $4.5\mu s$ 'lik bir ölü-zaman süresine sahip DGM işaretleri için bir örnek dalga şekli verilmiştir. Burada %50 görev-periyot oranına sahip DGM işaretlerindeki ölü zaman süresinin rahatlıkla görülebilmesi için anahtarlama frekansı 25kHz alınmıştır.



Şekil 5.14. Üç seviyeli H-köprü eviricide aynı kol üzerindeki anahtarlar için ölü zaman süreleri eklenmiş DGM işaretleri

5.7. DS1103 Denetleyici Kartı ve Yazılımları

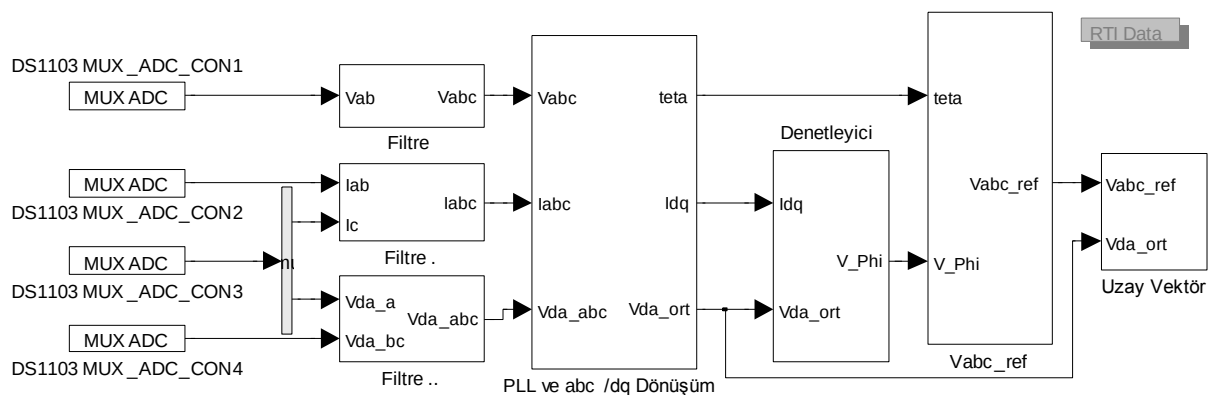
D-STATKOM'un deney düzeneğinde, denetleyici olarak dSPACE firmasının DS1103 (Gelişmiş Kontrol Eğitim Kiti ve Genişleme Kutusu, ACE1103PX4) denetleyici kartı kullanılmıştır. Bu kart üzerinde ana işlemci PowerPC PPC750GX/1GHz ve Texas Instruments TMS320F240/20MHz uydu işlemci bulunmaktadır. Ayrıca, bu denetleyici kart MATLAB/Simulink ile uyumludur. Deney düzeneğinin denetimi için MATLAB/Simulink'te hazırlanan algoritma MATLAB/Real Time Workshop and dSPACE'in Real Time Interface yardımıyla gerçek zamanlı kodlara dönüştürülür ve DS1103 denetleyici kartın program hafızasına yüklenir. Real Time Interface yazılımı MATLAB/Simulink blok kütüphanesine dSPACE'nin bloklarını eklemektedir. Bu ek bloklar sayesinde Simulink ile gerçek-zaman donanımı arasında bağlantı oluşturulmaktadır. D-STATKOM deney düzeneği için Simulink ortamında tasarlanan denetleyici algoritmasından elde edilen DGM işaretleri DS1103'ün Bit I/O'ları yardımı ile ölü zaman devresine gönderilir. Şekil 5.15'de, kullanıcı tarafından Matlab/Simulink ortamında bir model oluşturulduktan sonra gerçek-zamanlı sisteme DGM işaret üretimi için kullanılan yazılımların işleyiş diyagramı bloklar halinde verilmiştir [73].



Bu tez çalışmasında gerçekleştirilen üç seviyeli H-köprü evirici tabanlı D-STATKOM; dolaylı akım denetimi ve faz açısı denetim algoritmaları kullanılarak denetlenmiştir. Her iki denetim algoritmasında evirici anahtarlama SDGM ve UVDGM tekniklerinin her biri ayrı ayrı kullanılarak gerçekleştirilmiştir. Ancak tezin bu bölümünde sadece UVDGM tekniği kullanılan dolaylı akım denetim ve faz açısı denetim algoritmalarının Matlab/Simulink modelleri verilecektir.

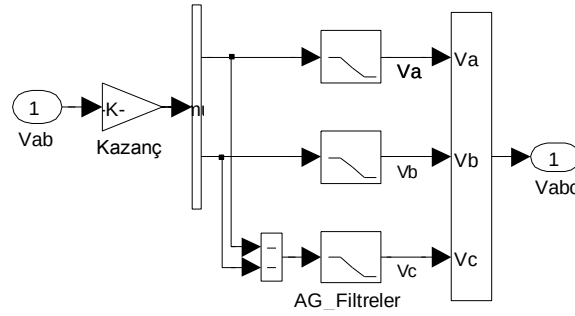
5.7.1. UVDGM Anahtarlama Tekniği Kullanan Dolaylı Akım Denetim Yönteminin MATLAB/Simulink Modeli

UVDGM anahtarlama tekniği kullanılan dolaylı akım denetim yöntemi için Matlab/Simulink ortamında oluşturulan model Şekil 5.16’da gösterilmiştir.

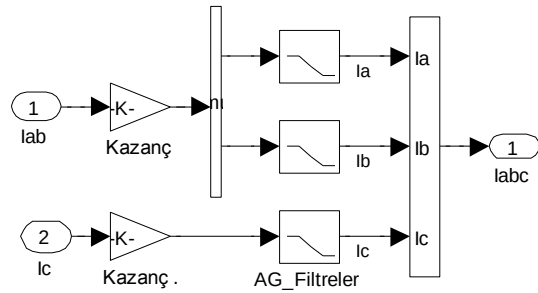


Şekil 5.16. Dolaylı akım denetiminin MATLAB/Simulink modeli

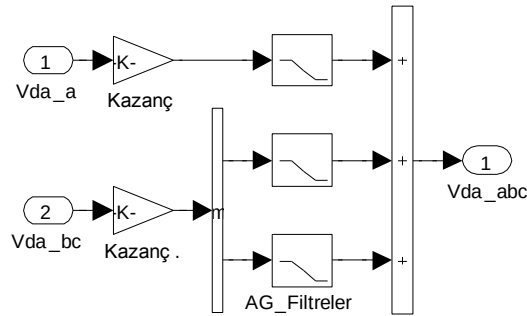
Şekil 5.16’da DS1103 denetleyici kartın ADC’lerinden alınan üç faz a.a şebekenin akım, gerilim bilgilerinin ve üç kondansatörün d.a gerilim bilgilerinin gerçek değerlerine dönüştürülmesi ve filtreleme işlemi Matlab/Simulink’te oluşturulan modelin “*Filtre*” alt bloklarında gerçekleştirilmiştir. “*Filtre*” alt bloklarının iç yapısı Şekil 5.17’de verilmiştir.



(a) a.a gerilimler için *Filtre* alt bloğu



(b) a.a akımlar için *Filtre* alt bloğu

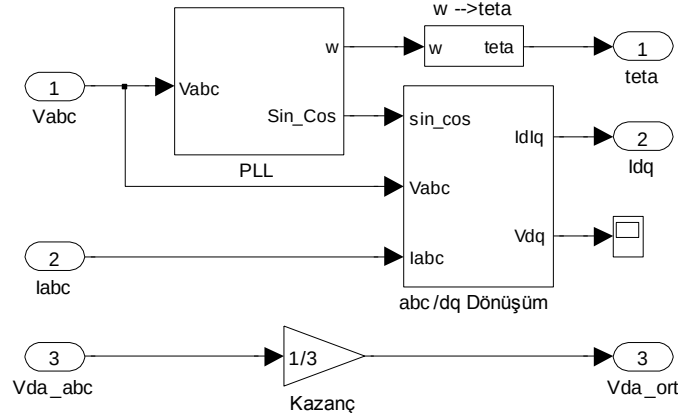


(c) d.a gerilimler için *Filtre* alt bloğu

Şekil 5.17. Şekil 5.16’da gösterilen “*Filtre*” alt bloklarının iç yapısı

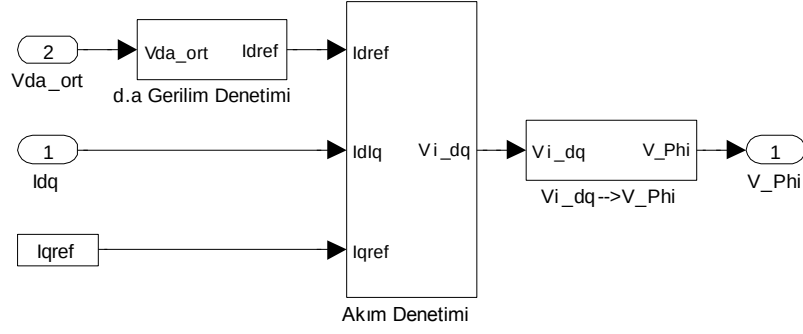
Şekil 5.17’den görüldüğü gibi, DS1103 denetleyici kartın ADC’lerinden alınan akım ve gerilim bilgileri öncelikle belirli kazanç değerleri ile çarpılarak gerçek değerlerine dönüştürülmüş ve daha sonra 750Hz’lik bir köşe frekansına sahip alçak geçiren bir filtre kullanılarak yüksek frekanslı harmonikleri yok edilmiştir. Ayrıca Şekil 5.17 (a)’da

görüldüğü gibi a.a şebekesi dengeli olduğundan sadece iki faz gerilimi ölçülmüştür. Ölçülmeyen diğer faz gerilimi ise ölçülen gerilimlerden hesaplanmıştır. “Filtre” alt bloğunun çıkışından elde edilen filtrelenmiş üç faz a.a gerilim ve akımları ile toplam d.a-hat gerilimleri Şekil 5.16’daki “PLL ve abc/dq Dönüşüm” bloğuna giriş olarak verilmiştir. Bu bloğun iç yapısı Şekil 5.18’de gösterilmiştir.



Şekil 5.18. Şekil 5.16’da gösterilen “PLL ve abc/dq Dönüşüm” bloğunun iç yapısı

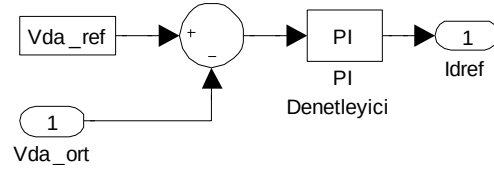
Şekil 5.18’den görüldüğü gibi denetim algoritmasında şebeke ile evirici arasındaki senkronizasyonu sağlamak için bir PLL kullanılmıştır. Ölçülen üç faz gerilimler PLL’e girilerek şebekenin açısal frekansı ile sinüs ve kosinüs bileşenleri belirlenmiştir. Daha sonra bu açısal frekans akım denetiminde kullanılmak üzere açı bilgisine dönüştürülmüştür. Aynı zamanda abc/dq dönüşümü kullanılarak ölçülen üç faz akım ve gerilimler iki-faz bileşenlerine dönüştürülmüştür. Bununla birlikte üç seviyeli H-köprü eviricide d.a-hat gerilim dengesizlik problemi olmadığı için toplam d.a-hat gerilimlerinin aritmetik ortalaması alınmıştır. “PLL ve abc/dq Dönüşüm” bloğundan elde edilen şebeke faz açısı, akımın dq bileşenleri ve ortalama d.a-gerilimi Şekil 5.16’daki “Denetleyici” bloğuna giriş olarak verilmiştir. “Denetleyici” bloğunun iç yapısı ise Şekil 5.19’da gösterilmiştir. Şekilden görüldüğü gibi bu blokta d.a-gerilim denetimi ve dq-eksen akımlarının denetimi yapılarak eviricinin üretmesi gereken gerilimin genliği ve şebekeye göre faz açısı yani şebeke ile evirici arasındaki faz farkı belirlenmiştir.



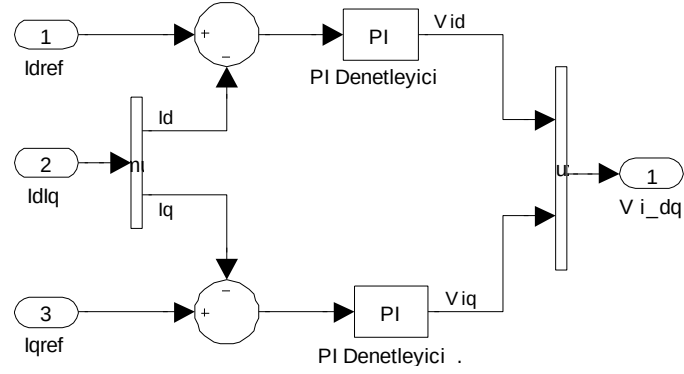
Şekil 5.19. Şekil 5.16’da gösterilen “Denetleyici” bloğunun iç yapısı

Şekil 5.19’deki referans reaktif akım bileşeni (I_{qref}) maksimum ve minimum akım değeri göz önünde bulundurularak kullanıcı tarafından gerçek zamanlı belirlenmektedir. Şekil 5.19’deki “d.a Gerilim Denetimi”, “Akım Denetimi” ve “Vi_dq-->V_Phi” bloklarının iç yapısı sırası ile Şekil 5.20(a), (b) ve (c)’de gösterilmiştir. Şekil 5.20(a)’da görüldüğü gibi d.a gerilim denetiminde ortalama d.a-hat gerilimi, referans d.a gerilim değeri ile karşılaştırılarak elde edilen gerilim hatası bir PI denetleyiciye uygulanır. PI denetleyicinin çıkışında referans aktif akım bileşeni (I_{dref}) elde edilir. Şekil 5.20(b)’de gösterilen *Akım Denetimi* bloğunda, referans aktif ve reaktif akım bileşenleri (I_{dref} , I_{qref}), daha önceden abc/dq dönüşüm ile elde edilen aktif ve reaktif akım bileşenleri (I_{dq}) ile karşılaştırılarak akım hataları birer PI denetleyiciye uygulanır. PI denetleyicinin çıkışında eviricinin üretmesi gereken gerilimlerin aktif ve reaktif bileşenleri elde edilir (V_{i_dq}). Bu bileşenler kullanılarak Şekil 5.20(c)’de görüldüğü gibi eviricinin üretmesi gereken gerilimin genliği (V) ve şebekeye göre faz açısı (P_{hi}) belirlenir.

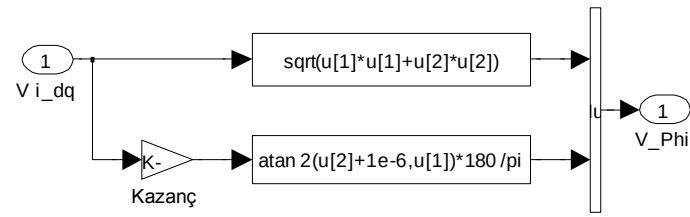
Şekil 5.16’daki “Denetleyici” bloğunun çıkışında elde edilen “V” ve “P_{hi}” değişkenleri, UVDGM tekniği için gerekli olan referans üç fazlı gerilimleri oluşturmak için Şekil 5.16’daki “ V_{abc_ref} ” bloğuna giriş olarak verilir. Bu bloğun iç yapısı ise Şekil 5.21’de gösterilmiştir. Şekil 5.21’den görüldüğü gibi şebeke faz açısına; eviricinin faz açısı ve üç fazlı gerilimler oluşturmak amacı ile 0, $-2\pi/3$ ve $+2\pi/3$ açıları eklenerek, toplam sinyal bir sinüs fonksiyonuna uygulanır. Buradan elde edilen birim genlikli üç faz gerilimler, “V” ile çarpılarak UVDGM tekniği için gerekli referans üç faz gerilimler (V_{abc_ref}) elde edilir.



(a) “d.a Gerilim Denetimi” alt bloğu

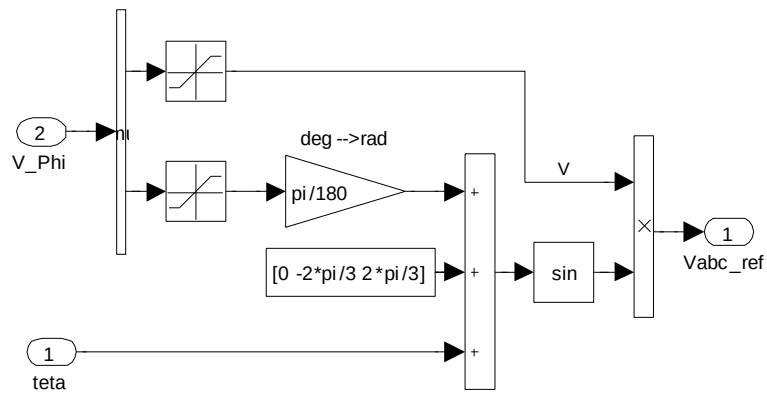


(b) “Akım Denetimi” alt bloğu



(c) “Vi_dq-->V_Phi” alt bloğu

Şekil 5.20. Şekil 5.19’da gösterilen alt blokların iç yapısı



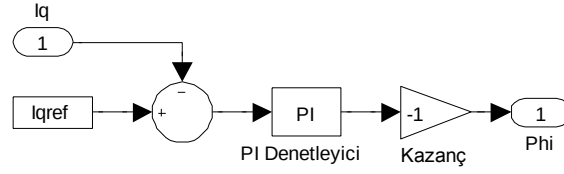
Şekil 5.21. Şekil 5.16’da gösterilen “ V_{abc_ref} ” bloğunun iç yapısı

Şekil 5.16'daki " V_{abc_ref} " bloğunun çıkışından elde edilen üç faz referans gerilimler, evirici için gerekli UVDGM işaretlerini oluşturmak amacı ile Şekil 5.16'daki "*Uzay Vektör*" bloğuna giriş olarak uygulanır. Bu bloğun iç yapısı Şekil 5.22'de verilmiştir. Tezin üçüncü bölümünde bahsedildiği gibi, uzay vektör modülasyonda üç fazlı referans gerilimler *Clarke* dönüşümü kullanılarak kartezyen koordinat sisteminde (α - β uzayı) bir gerilim uzay vektörü ile temsil edilmektedir. Şekil 5.22'den görüldüğü gibi referans üç faz gerilimler öncelikle $abc/\alpha\beta$ dönüşümü kullanılarak senkron referans çatıda iki-faz bileşenlerine dönüştürülür, daha sonra bu iki bileşen yardımı ile referans gerilim vektörü ve açısı elde edilir. Açı bilgisi kullanılarak referans vektörün gerilim vektör uzayında öncelikle hangi sektörde ve daha sonra sektör içerisinde hangi bölgede olduğu tespit edilir. Elde edilen sektör ve bölge bilgisi kullanılarak anahtarlama kullanılacak gerilim vektörlerinin anahtarlama süreleri ve sektör ve bölgeye göre DGM işaretleri oluşturulur.

Şekil 5.22. Şekil 5.16’da gösterilen “*Uzay Vektör*” blogunun iç yapısı

5.7.2. UVDGM Anahtarlama Tekniği Kullanan Faz Açık Denetim Yönteminin MATLAB/Simulink Modeli

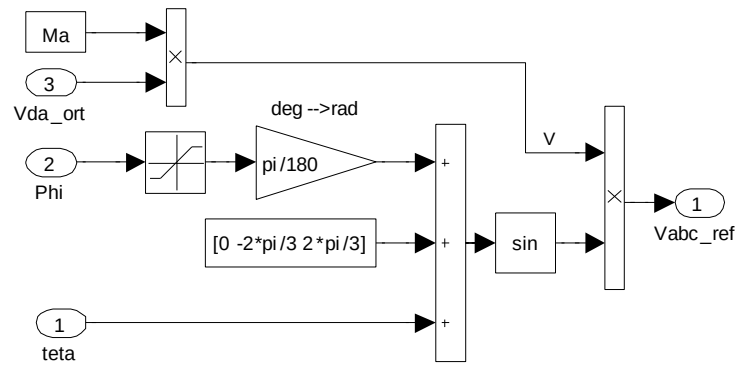
Deney düzeneğinin denetimi için kullanılan ikinci denetim algoritması faz aç denetimidir. Şekil 5.23’de UVDGM tekniği kullanılan faz aç denetim yöntemi için Matlab/Simulink ortamında oluşturulan model gösterilmektedir. Bu denetim algoritması dolaylı akım denetimine benzemekle birlikte daha basit bir algoritmadır. DS1103 denetleyici kartın ADC’lerinden alınan üç faz a.a şebekenin akım, gerilim bilgilerinin ve üç kondansatörün d.a gerilim bilgilerinin gerçek değerlerine dönüştürüldüğü ve filtreleme işleminin yapıldığı Şekil 5.23’deki “*Filtre*” alt bloklarının yapısı dolaylı akım denetiminde



Şekil 5.25. Şekil 5.23'te gösterilen “Denetleyici” bloğunun iç yapısı

Şekil 5.25’de görüldüğü gibi reaktif akım bileşeni, kullanıcı tarafından gerçek zamanlı olarak belirlenen referans reaktif akım bileşeni ile karşılaştırılarak elde edilen akım hatası bir PI denetleyiciye uygulanır. PI denetleyicinin çıkışında eviricinin şebekeye göre faz açısı (P_{hi}) yani şebeke ile evirici arasındaki faz farkı belirlenmektedir. Faz açısı denetiminde modülasyon indeksi sabit olduğu için evirici çıkış gerilimi d.a-hat gerilimi ile, d.a-hat gerilimi ise P_{hi} faz açısı ile denetlenmektedir.

Şekil 5.23’deki “Denetleyici” bloğunun çıkışında elde edilen P_{hi} faz açısı, UVDGM tekniği için gerekli olan üç faz referans gerilimleri oluşturmak için Şekil 5.23’deki “ V_{abc_ref} ” bloğuna giriş olarak uygulanır. Bu bloğun iç yapısı ise Şekil 5.26’da verilmiştir. Şekilden görüldüğü gibi sabit değer olan modülasyon indeksi ortalama d.a-hat gerilimi ile çarpılarak, üç faz referans gerilimlerin genlik değeri (V) elde edilmektedir. Bu genlik değeri, P_{hi} faz açısı ve şebekenin faz açısı birlikte kullanılarak UVDGM için gerekli olan referans üç faz gerilimler (V_{abc_ref}) oluşturulur.



Şekil 5.26. Şekil 5.23’te gösterilen “ V_{abc_ref} ” bloğunun iç yapısı

Şekil 5.23’deki “ V_{abc_ref} ” bloğundan elde edilen üç faz referans gerilimler, evirici için gerekli DGM işaretlerini oluşturmak amacı ile dolaylı akım denetim yönteminde olduğu gibi Şekil 5.23’deki “Uzay Vektör” bloğuna giriş olarak verilmiştir. Bu bloğun iç yapısı

dolaylı akım denetim yöntemi için Şekil 5.22’de gösterilen ile tamamen aynıdır. Sonuç olarak “*Uzay Vektör*” bloğunun çıkışında üretilen DGM işaretleri DS1103’ün dijital Bit I/O portu yardımı ile ölü zaman devresine oradan da eviricinin güç anahtarlarına gönderilmektedir.

Şekil 5.27’de D-STATKOM’un deney düzeneği gösterilmiştir. Şekil 5.27’de gösterilen deney düzeneği, yukarıda detaylı olarak anlatılan üç seviyeli H-köprü evirici, eviricinin d.a-hat kondansatörleri, d.a-hat şarj ünitesi, bağlantı endüktansı, gerilim ve akım ölçümleri, kuvvetlendirme ve buffer devresi, DS1103 denetleyici kartı, ölü zaman ve koruma devrelerini içermektedir.



Şekil 5.27. Gerçekleştirilen D-STATKOM deney düzeneği

6. ÜÇ FAZLI ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM'UN DENEYSEL SONUÇLARI

Tez çalışmasının bu bölümünde, deney düzeneği gerçekleştirilen üç seviyeli H-köprü evirici tabanlı D-STATKOM'un kullanılan denetim yöntemlerine bağlı olarak performansını gösteren deneysel sonuçlar verilmiştir. Deneysel sonuçlar alınırken öncelikle 440V/50A bir varyak yardımı ile şebeke faz-nötr gerilimi 200V'a ayarlanmıştır. Dolayısı ile şebeke ile D-STATKOM arasındaki reaktif güç alış verişinin sıfır olduğu bekleme durumunda, D-STATKOM 200V'luk bir efektif faz-nötr gerilimi üretecek şekilde denetlenmektedir. D-STATKOM devreye alınmadan (H-köprü eviricideki anahtarlara DGM işaretleri uygulanmadan) önce, eviricinin d.a-hat kondansatörleri şarj dirençleri ve IGBT güç anahtarlarının boşluk diyotları üzerinden şarj edilmektedir. Şarj işlemi tamamlandıktan sonra şarj dirençleri kısa devre edilerek D-STATKOM devreye alınmaya uygun hale getirilmektedir. Deney düzeneğinin çalışma şartlarına ilişkin parametreler Tablo 6.1'de verilmiştir.

Tablo 6.1. D-STATKOM deney düzeneğinin çalışma şartlarına ilişkin parametreler

Şebekenin faz-nötr gerilimi	: 200V
Bağlantı endüktansı	: 2.89mH
Bağlantı endüktansının iç direnci (R_s)	: 0.1 Ω
d.a-hat kondansatörü	: 3.3mF/450V
Şarj direnci	: 1k Ω /100W
Anahtarlama frekansı	: 1.25kHz
Her bir anahtar için ölü zaman	: 4.5 μ s
Örnekleme periyodu	: 100 μ s

D-STATKOM'un farklı çalışma durumları için dinamik performansı; dolaylı akım denetim ve faz açısı denetim yöntemleri kullanılarak incelenmiştir. D-STATKOM deney düzeneği ve a.a şebekeden elde edilen işaretlerin gerçek zamanlı izlenebilmesi için dSPACE *ControlDesk* ara yüzü kullanılmıştır. D-STATKOM'un reaktif akım çekme/verme yeteneği, denetim algoritmalarında referans reaktif akımın (I_{qref}) kullanıcı tarafından gerçek zamanlı olarak değiştirilmesi ile gösterilmiştir. Deney düzeneğinin farklı

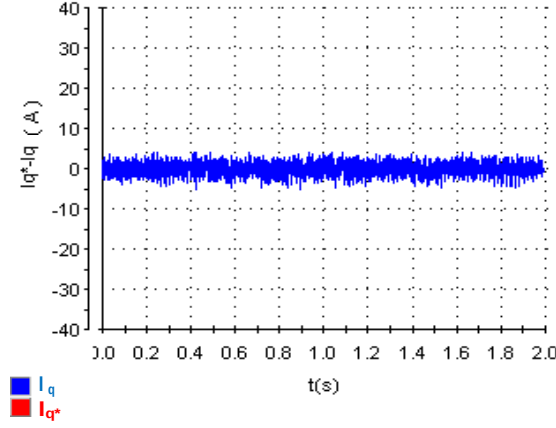
alıřma durumlarında dinamik performansını gsteren deneysel sonular, her iki denetim yntemi iin SDGM ve UVDGM anahtarlama teknikleri kullanılarak elde edilmiřtir.

6.1. Dolaylı Akım Denetim Yntemi Kullanan D-STATKOM'un SDGM ve UVDGM Anahtarlama Teknikleri İin Deneysel Sonular

Dolaylı akım denetim ynteminde; řebeke ile D-STATKOM arasındaki faz aısı denetlenerek eviricinin d.a-hat gerilimleri sabit tutulmakta ve reaktif g denetimi iin modlasyon indeksinin deėiřmesine izin verilmektedir. Bu denetim yntemi kullanılması durumunda deneysel sonular alınırken, D-STATKOM; $M_{a0}=0.83$ iin bekleme durumunda, $M_a < 0.83$ iin endktif g ekecek ve $M_a > 0.83$ iin kapasitif g verecek řekilde denetlenmiřtir. Eviricinin referans d.a-hat gerilim deėeri; denklem (4.8)'de verilen reaktif g denklemi yardımı ile bulunmaktadır. Bu denklemde, bekleme durumu iin reaktif g sıfır olmalıdır. Bu durumda; 200V faz-ntr gerilimi, 8° lik faz farkı ve 0.83 modlasyon indeksi iin referans d.a-hat gerilimi 345V olarak hesaplanmıřtır. Bir bařka deyiřle evirici 345V d.a-hat gerilimi ve $M_{a0}=0.83$ ile alıřtıėı zaman ıkıř faz-ntr geriliminin efektif deėeri 200V olacaktır. Dolayısı ile iki kaynaėın gerilim deėerlerinin eřit olduėu bekleme durumu iin reaktif g alıř veriři sıfır olacaktır. D-STATKOM'un performansını gsteren deneysel sonular, bu denetim ynteminde SDGM ve UVDGM anahtarlama teknikleri kullanılması durumları iin ařaėıda verilmiřtir.

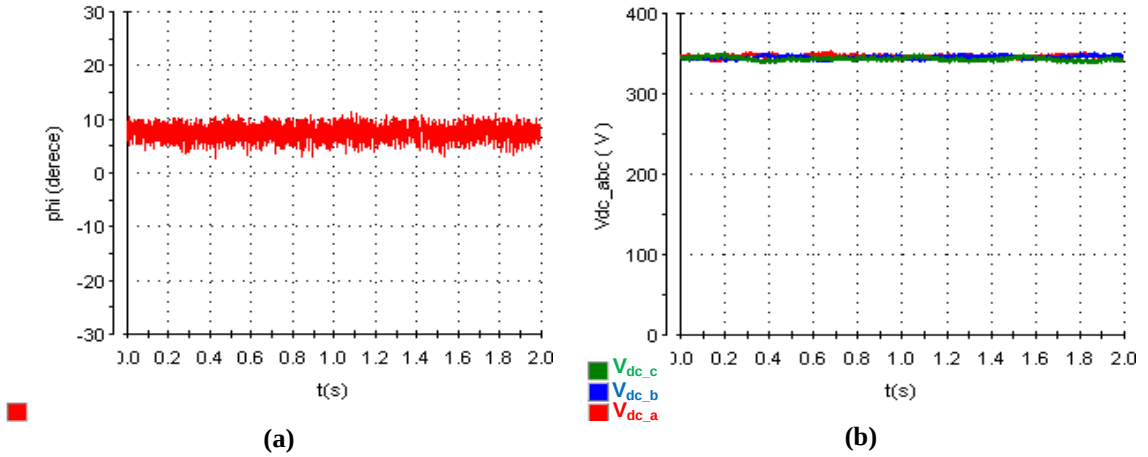
6.1.1. SDGM Anahtarlama Tekniėi Kullanan D-STATKOM İin Deneysel Sonular

D-STATKOM deney dzeneėinin dolaylı akım denetim algoritmasında eviricinin anahtarlaması iin ilk olarak  seviyeli SDGM tekniėi kullanılmıřtır. D-STATKOM devreye alınmadan nce dSPACE ControlDesk ortamında I_{qref} 'e sıfır deėeri verilerek, D-STATKOM'un devreye alındıėı anda bekleme durumunda alıřması saėlanmaktadır. Eviriciye DGM iřaretleri gnderildikten sonra D-STATKOM'un rettiėi reaktif akım I_q 'nun deėiřimini gsteren deneysel sonu řekil 6.1'de verilmiřtir. řekilden grldėu gibi D-STATKOM verilen referans reaktif akıma uygun olarak reaktif akım retmemiřtir.



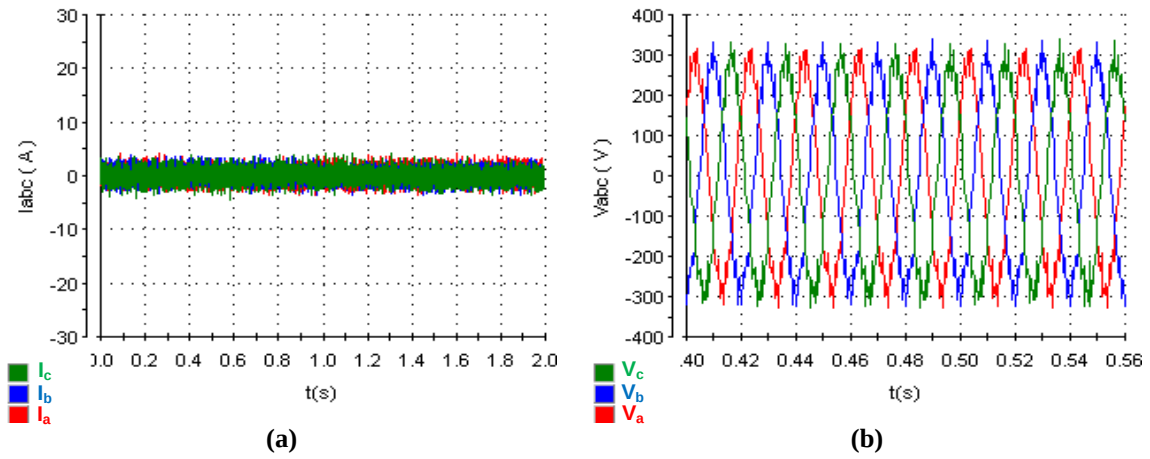
Şekil 6.1. Bekleme durumunda I_q 'nın I_{qref} 'i izleme başarımı

Evirici anahtarlarına DGM işaretleri uygulandıktan sonra dolaylı akım denetim algoritması D-STATKOM'daki aktif güç kayıplarını karşılamak için şebeke gerilimi ile evirici gerilimi arasında evirici gerilimi geri fazda olacak şekilde küçük bir faz farkı oluşturacaktır. Bu durumda şebekeden eviriciye doğru akan aktif güç nedeni ile d.a-hat kondansatörleri referans 345V gerilim değerine şarj olacaktır. Şekil 6.2(a)'da, bekleme durumunda şebeke gerilimi ile evirici gerilimi arasındaki faz farkının değişimi ve Şekil 6.2(b)'de ise üç faz d.a-hat kondansatör geriliminin değişimi gösterilmektedir. Şekil 6.2(a)'da faz farkının yaklaşık 8° olduğu görülmektedir. Bu faz farkı ile devredeki aktif güç kayıpları şebeke tarafından karşılandığından Şekil 6.2(b)'den görüldüğü gibi d.a-hat kondansatörleri referans gerilim değerini izlemektedir.

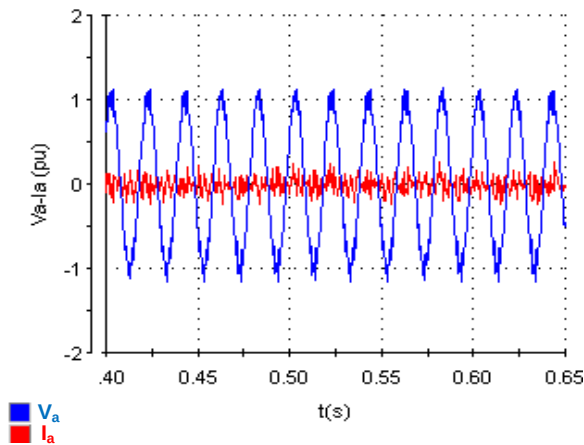


Şekil 6.2. a) Bekleme durumunda evirici gerilimi ile şebeke gerilimi arasındaki faz farkının değişimi
b) Bekleme durumunda d.a-hat gerilimlerinin değişimi

Bekleme durumunda D-STATKOM'un ortak bağlantı noktasındaki üç faz akım ve gerilimleri sırası ile Şekil 6.3(a) ve (b)'de gösterilmiştir. Aktif güç kayıplarını karşılamak için şebekeden D-STATKOM'a doğru küçük bir akım akışının olduğu Şekil 6.3(a)'da görülmektedir. Bekleme durumu için, D-STATKOM'un birim değer (p.u) cinsinden bir fazına ait akım ve gerilimin dalga şekilleri ise Şekil 6.4'de gösterilmiştir. Şekilden görüldüğü gibi D-STATKOM'un ürettiği gerilim birim değerdedir. Ayrıca reaktif akım bileşeni sıfır ve aktif akım bileşeni çok küçük olduğu için toplam akım yaklaşık olarak sıfırdır.

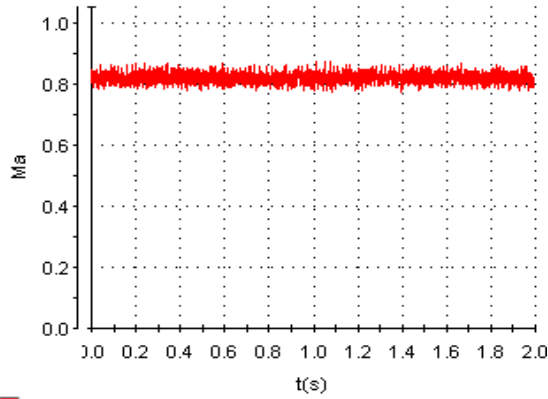


Şekil 6.3. D-STATKOM'un bekleme durumu için a) Üç faz akımları, b) Üç faz gerilimleri



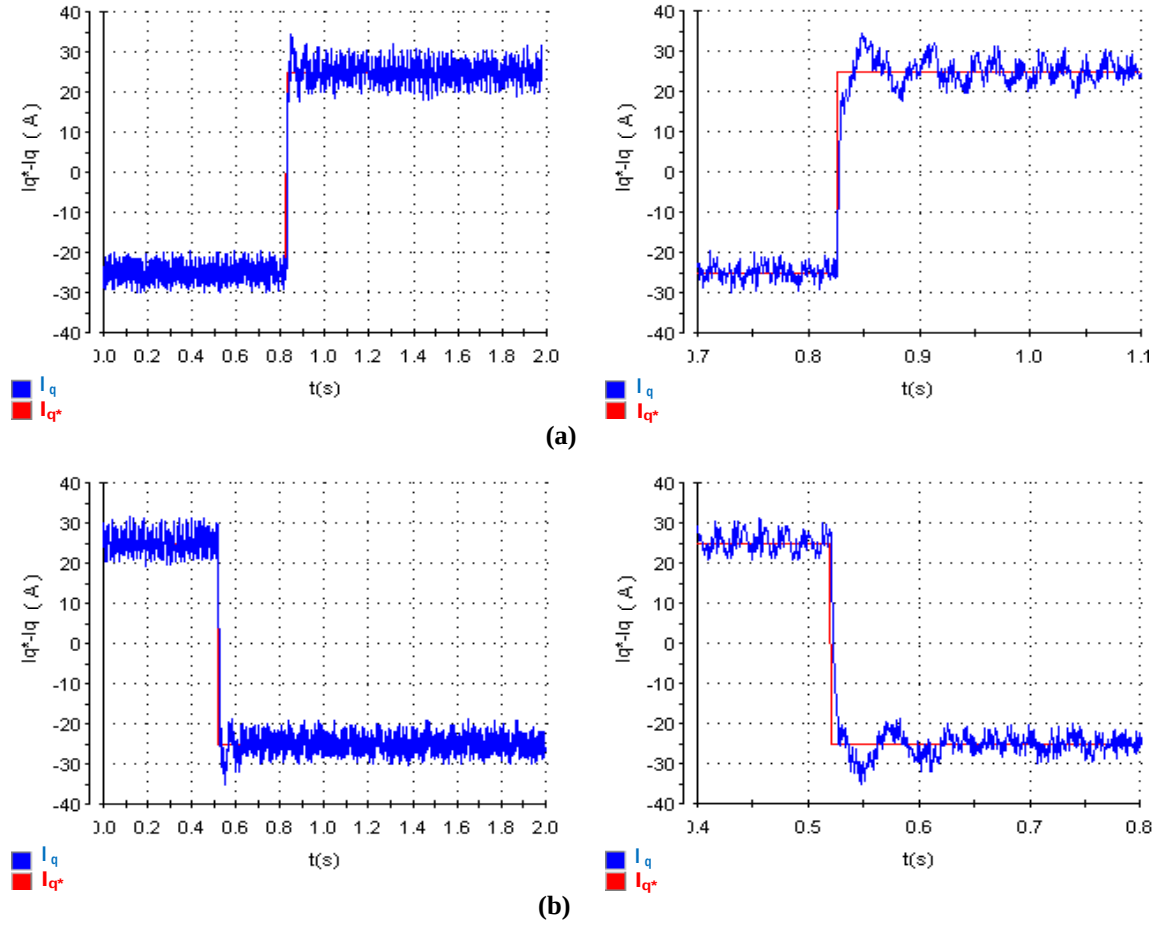
Şekil 6.4. Bekleme durumunda bir faz için akım ve gerilimin dalga şekilleri

Şekil 6.5’de evirici modülasyon indeksinin değişimi gösterilmektedir. Evirici anahtarlarına DGM işaretleri uygulandıktan sonra dolaylı akım denetim algoritması eviricinin modülasyon indeksini bekleme durumu için hesaplamalara uygun olarak $M_a=0.83$ değerinde tuttuğu Şekil 6.5’den görülmektedir.



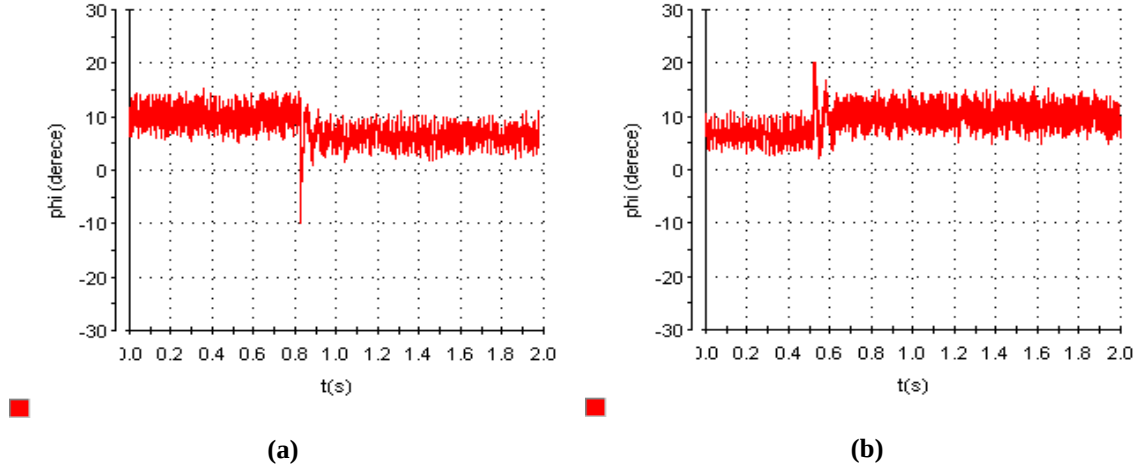
Şekil 6.5. Bekleme durumunda modülasyon indeksinin değişimi

SDGM anahtarlama tekniği kullanan D-STATKOM’un dinamik kompanzasyon performansı, denetim algoritmasında referans reaktif akım bileşeni I_{qref} endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya değiştirilerek ayrıca incelenmiştir. Bu amaçla referans reaktif akım bileşeni I_{qref} ilk olarak $-25A$ ’den $+25A$ ’e ve daha sonra $+25A$ ’den $-25A$ ’e değiştirilmiştir. Bu geçiş durumlarında D-STATKOM’un çektiği/verdiği reaktif akım I_q ’nın değişimini gösteren deneysel sonuçlar Şekil 6.6’da gösterilmiştir. Şekilden görüldüğü gibi, I_{qref} endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya değiştirildiğinde D-STATKOM tarafından çekilen/verilen I_q , I_{qref} ’i hızlı ve başarılı bir şekilde izlemektedir.



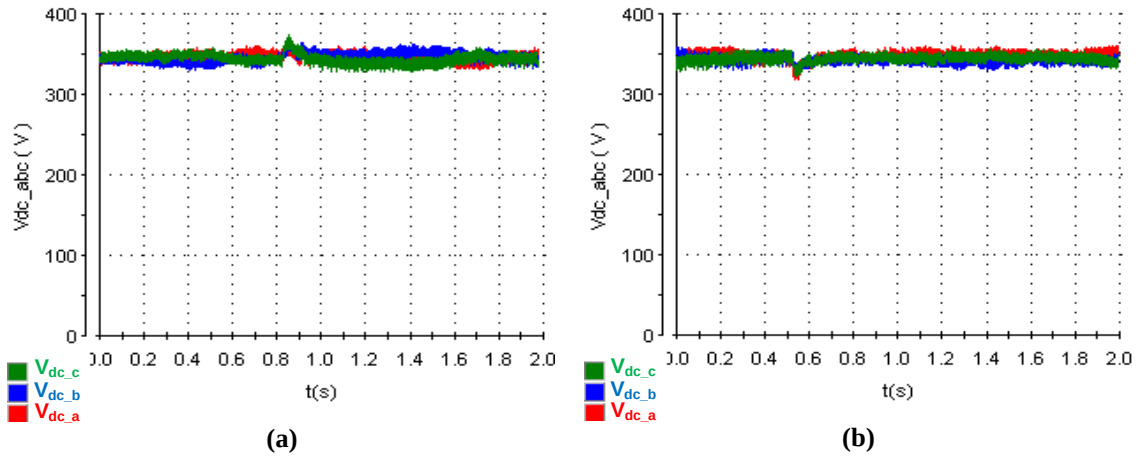
Şekil 6.6. a) Endüktif çalışmadan kapasitif çalışmaya geçişte I_q 'nın I_{qref} 'i izleme başarımı
b) Kapasitif çalışmadan endüktif çalışmaya geçişte I_q 'nın I_{qref} 'i izleme başarımı

D-STATKOM'un çalışma durumu değiştiği zaman d.a-hat gerilimlerinin sabit kalabilmesi için, şebekeden eviriciye doğru akan aktif güç miktarının da sabit kalması gerekir. Denklem (4.7)'deki aktif güç denkleminde d.a-hat gerilimi değeri sabit iken, eğer şebeke ile evirici gerilimleri arasındaki faz farkının denetimi yapılmaz ise modülasyon indeksi ile evirici çıkış gerilimi değiştiği zaman çekilen aktif güç miktarı ve dolayısı ile d.a-hat gerilimi de değişecektir. Dolaylı akım denetim yönteminde akım denetim döngüsünün çıkışında belirlenen faz açısı; endüktif çalışmada bekleme durumuna göre artırılarak, kapasitif çalışmada ise azaltılarak eviriciye doğru akan aktif gücün ve buna bağlı olarak d.a-hat gerilimlerin sabit kalması sağlanmaktadır. SDGM anahtarlama tekniği kullanan D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve tam tersi çalışmaya geçişi esnasında faz farkının değişimini gösteren deneysel sonuçlar Şekil 6.7'de gösterilmiştir.



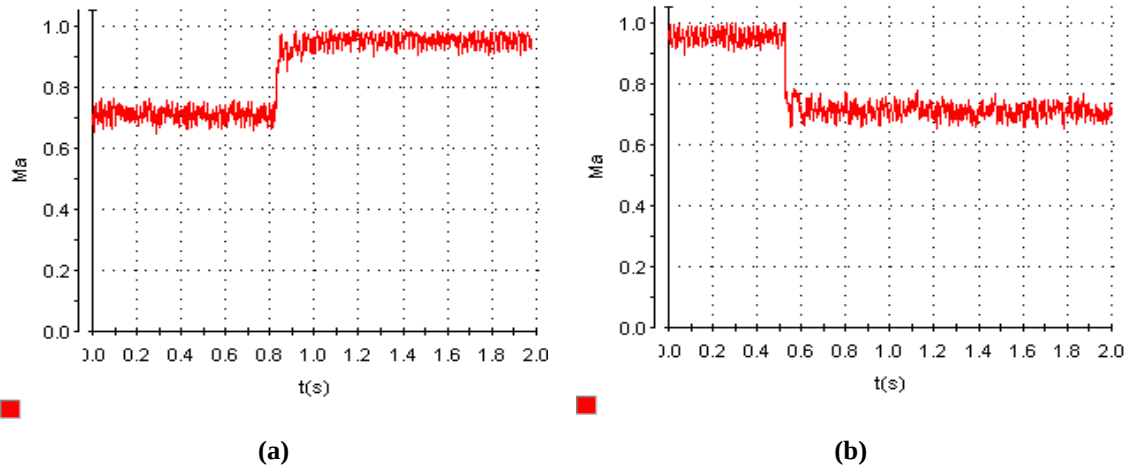
Şekil 6.7. a) Endüktif çalışmadan kapasitif çalışmaya geçişte faz farkının değişimi
b) Kapasitif çalışmadan endüktif çalışmaya geçişte faz farkının değişimi

Endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçişte, d.a-hat gerilimlerinin değişimine ilişkin deneysel sonuçlar ise Şekil 6.8’de gösterilmiştir. Şekilden görüldüğü gibi, d.a-hat gerilimleri referans d.a-hat gerilimini başarıyla izlemektedir. Her iki çalışma durumu için d.a-hat gerilimlerinin değişimi incelendiğinde kapasitif çalışmada d.a-hat gerilimlerde meydana gelen dalgalanmaların daha fazla olduğu görülmektedir. Bunun sebebi, kapasitif çalışmada her bir H-köprüdeki anahtarların çapraz olarak iletimde kaldığı sürenin, dolayısı ile kondansatörlerin şebeke ile bağlı olduğu sürenin endüktif çalışmaya göre daha fazla olması ve bu yüzden kondansatörlerden daha fazla ikinci harmonik akımının çekilmesidir [74].



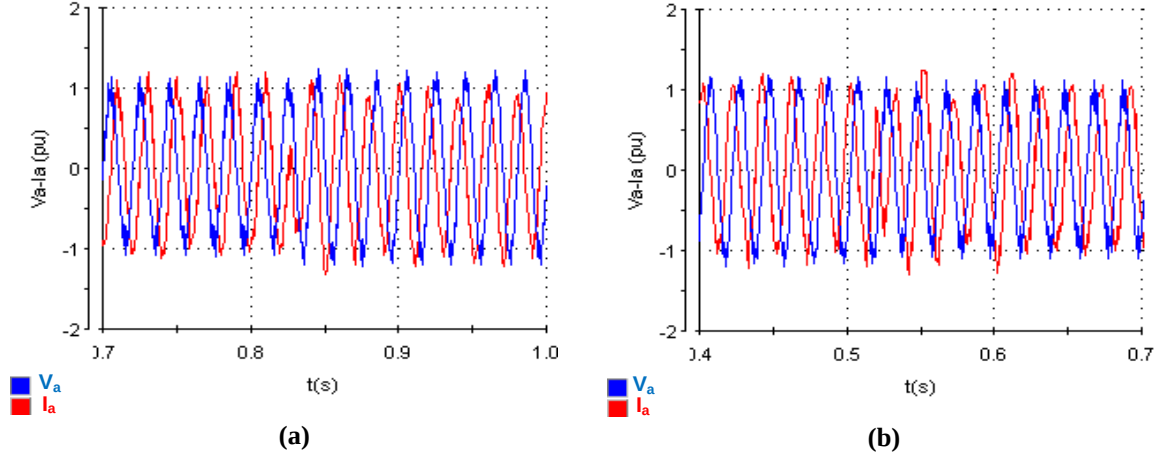
Şekil 6.8. a) Endüktif çalışmadan kapasitif çalışmaya geçişte d.a-hat gerilimlerinin değişimi
b) Kapasitif çalışmadan endüktif çalışmaya geçişte d.a-hat gerilimlerinin değişimi

Dolaylı akım denetim yönteminde d.a-hat gerilimi sabit olduğu için D-STATKOM ile şebeke arasındaki reaktif güç alışverişi modülasyon indeksinin denetimi ile gerçekleştirilmektedir. Denklem (4.8)'deki reaktif güç denkleminde sabit d.a-hat gerilimi için, D-STATKOM'un evirici çıkış gerilimini azaltarak endüktif reaktif güç çekebilmesi için modülasyon indeksinin azalması ve evirici çıkış gerilimini arttırarak kapasitif reaktif güç verebilmesi için modülasyon indeksinin artması gerekmektedir. Endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçiş esnasında modülasyon indeksinin değişimine ait sonuçlar Şekil 6.9'da gösterilmiştir. SDGM anahtarlamalı D-STATKOM'un bekleme durumuna göre; endüktif çalışmada daha düşük bir modülasyon indeksi ile ve kapasitif çalışmada ise daha büyük bir modülasyon indeksi ile çalıştığı Şekil 6.9'dan görülmektedir. Burada modülasyon indeksi; lineer bölgenin maksimum değeri olan $M_a=1$ ile sınırlandırılmıştır.



Şekil 6.9. a) Endüktif çalışmadan kapasitif çalışmaya geçiş esnasında M_a 'nın değişimi
b) Kapasitif çalışmadan endüktif çalışmaya geçiş esnasında M_a 'nın değişimi

Dolaylı akım denetimi kullanan D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçişinde ortak bağlantı noktasında bir fazına ilişkin akım ve gerilimin dalga şekilleri p.u cinsinden Şekil 6.10'(a) ve (b)'de gösterilmiştir. Şekil 6.10(a)'da görüldüğü gibi D-STATKOM endüktif çalışmada gerilimden geri fazda bir akım çekerken, kapasitif çalışmaya geçişle birlikte hızlı bir şekilde gerilimden ileri fazda bir akım vermeye başlamıştır. Şekil 6.10(b)'de ise kapasitif çalışmadan endüktif çalışmaya geçiş durumunda hızlı bir şekilde gerilimden geri fazda bir akım çekmeye başlamıştır.



Şekil 6.10. D-STATKOM'un p.u cinsinden bir fazının akım ve gerilim dalga şekilleri

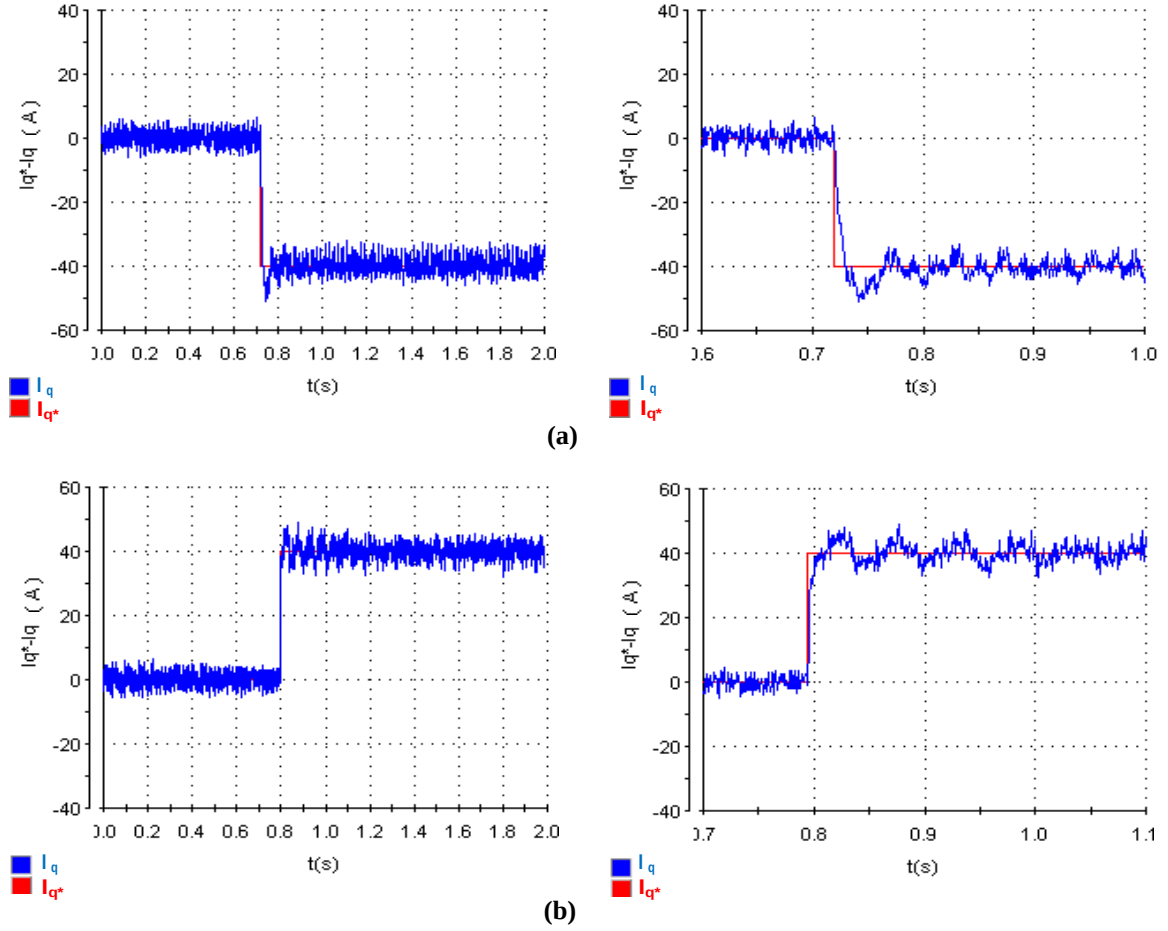
a) Endüktif çalışmadan kapasitif çalışmaya geçiş durumu

b) Kapasitif çalışmadan endüktif çalışmaya geçiş durumu

6.1.2. UVDGM Anahtarlama Tekniği Kullanan D-STATKOM İçin Deneysel Sonuçlar

D-STATKOM deney düzeneğinde dolaylı akım denetim algoritmasında üç seviyeli eviricinin anahtarlama için ikinci olarak UVDGM tekniği kullanılmıştır. UVDG tekniği SDGM tekniğine göre daha geniş bir lineer modülasyon aralığı sağlamaktadır. Dolayısı ile aynı değerdeki d.a-hat gerilimi daha verimli kullanılarak evirici çıkışından %15 daha fazla çıkış gerilimi alınabilmektedir. SDGM anahtarlama tekniği kullanan denetim algoritmasında olduğu gibi UVDGM tekniği kullanan dolaylı akım denetim algoritmasında da referans reaktif akım I_{qref} 'e sıfır değeri verilerek, D-STATKOM'un devreye alındığı anda bekleme durumunda çalışması sağlanmıştır. Bekleme durumunda her iki anahtarlama durumu için D-STATKOM'un davranışı aynı olduğundan burada tekrar sonuçlar verilmemiştir.

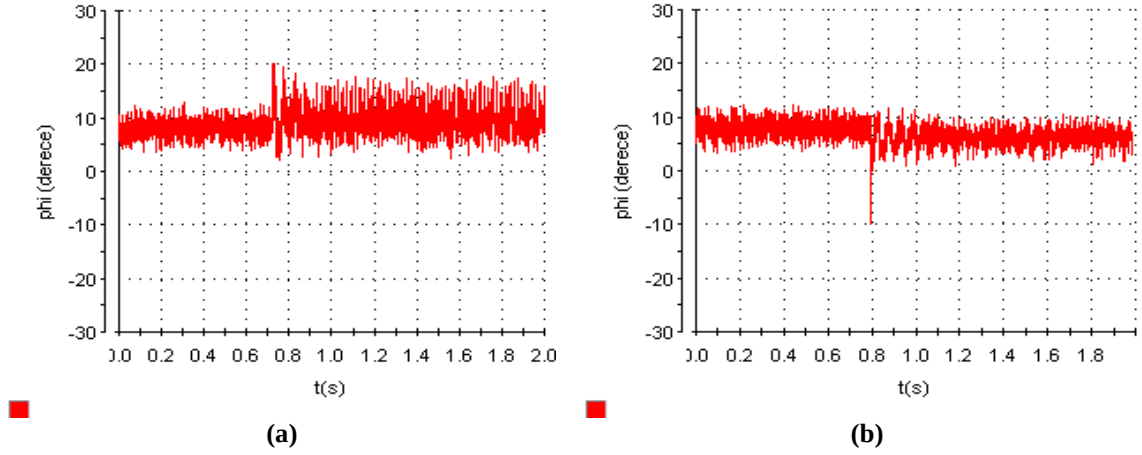
D-STATKOM'un dinamik kompanzasyon performansını incelenmek amacı ile, UVDGM tekniği kullanan dolaylı akım denetim algoritmasında referans reaktif akım I_{qref} ilk olarak 0A'den -40A'e (bekleme durumundan endüktif çalışmaya) ve daha sonra 0A'den +40A'e (bekleme durumundan kapasitif çalışmaya) değiştirilmiştir. Bu geçiş durumları için UVDGM tekniği kullanan D-STATKOM'un çektiği/verdiği reaktif akım I_q 'nın, reaktif akım bileşeni I_{qref} 'i başarılı bir şekilde izlediği Şekil 6.11(a) ve (b)'den görülmektedir.



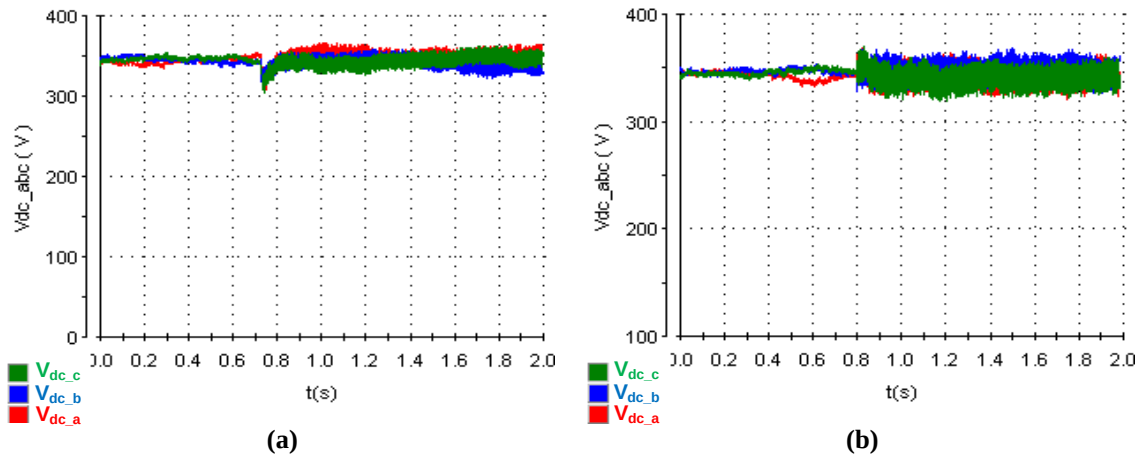
Şekil 6.11. a) Bekleme durumundan endüktif çalışmaya geçişte I_q 'nın I_{qref} 'i izleme başarımı
b) Bekleme durumundan kapasitif çalışmaya geçişte I_q 'nın I_{qref} 'i izleme başarımı

Kullanılan anahtarlama tekniğinden bağımsız olarak dolaylı akım denetim yönteminde, D-STATKOM ile şebeke arasındaki faz farkının denetimi yapılarak şebekeden eviriciye doğru akan aktif güç akışının ve dolayısı ile d.a-hat gerilimlerinin sabit kalması sağlanmaktadır. SDGM anahtarlama olduğu gibi UVDGM anahtarlama durumunda da, dolaylı akım denetim algoritması endüktif çalışmada faz açısını artırarak, kapasitif çalışmada ise azaltarak eviriciye doğru akan aktif gücün ve buna bağlı olarak d.a-hat gerilimlerinin sabit kalmasını sağlamaktadır. UVDGM tekniği kullanan D-STATKOM için bekleme durumundan endüktif çalışmaya ve bekleme durumundan kapasitif çalışmaya geçişler için faz farkının değişimini gösteren deneysel sonuçlar Şekil 6.12'de verilmiştir. Bu çalışma durumları için UVDGM tekniği kullanan D-STATKOM'un d.a-hat gerilimlerinin değişimine ilişkin sonuçlar ise Şekil 6.13'de gösterilmiştir. Dolaylı akım denetim algoritmasının faz açısını başarılı bir şekilde denetlemesi ile Şekil 6.13'den görüldüğü gibi d.a-hat gerilimleri referans d.a gerilimini başarıyla izlemektedir. SDGM

anahtarlama tekniğinde olduğu gibi, geçiş durumlarında d.a-hat gerilimlerinin değişimi incelendiğinde kapasitif çalışmada d.a-hat gerilimlerde meydana gelen dalgalanmaların daha fazla olduğu görülmektedir.



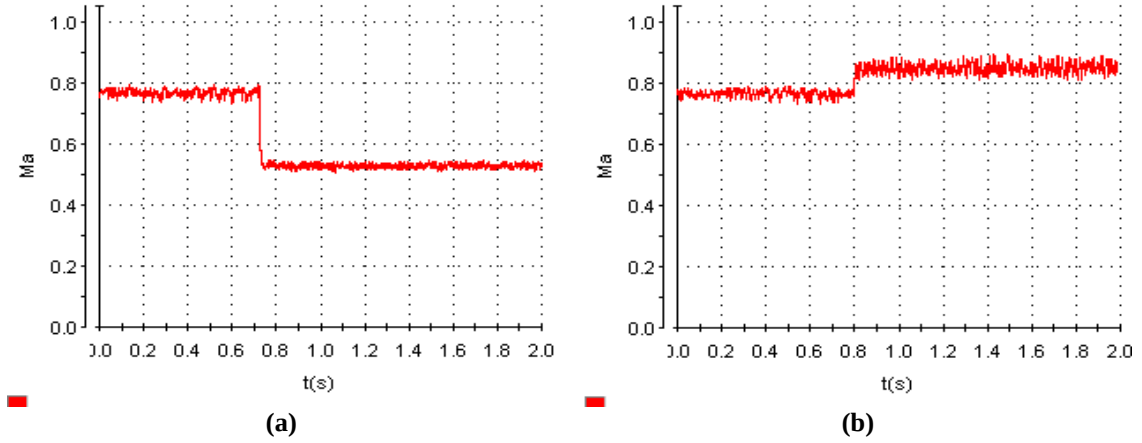
Şekil 6.12. a) Bekleme durumundan endüktif çalışmaya geçişte faz farkının değişimi
b) Bekleme durumundan kapasitif çalışmaya geçişte faz farkının değişimi



Şekil 6.13. a) Bekleme durumundan endüktif çalışmaya geçişte d.a hat gerilimleri
b) Bekleme durumundan kapasitif çalışmaya geçişte d.a hat gerilimleri

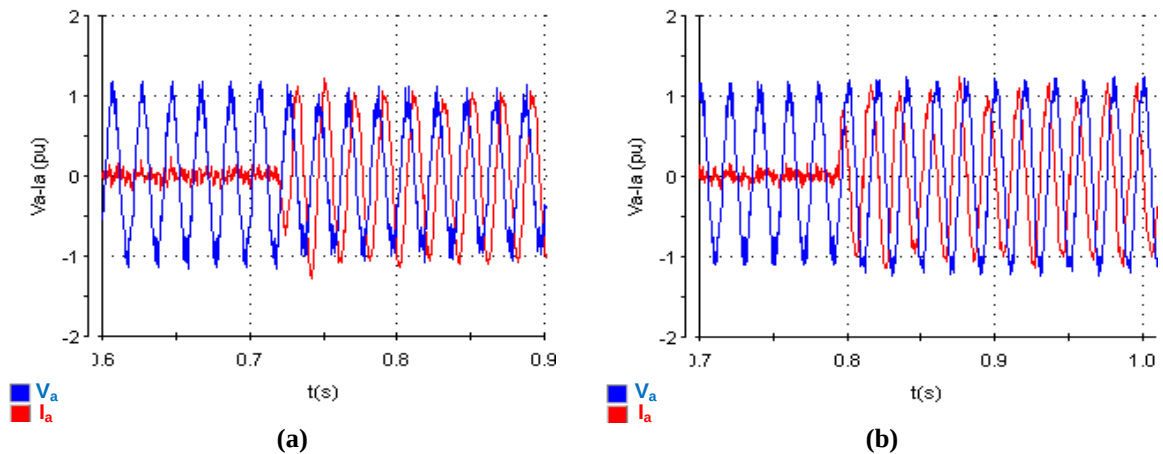
D-STATKOM için bekleme durumundan endüktif çalışmaya ve bekleme durumundan kapasitif çalışmaya geçişi esnasında modülasyon indeksinin değişimine ait deneysel sonuçlar Şekil 6.14’de gösterilmiştir. SDGM anahtarlama tekniğinde olduğu gibi, UVDGM tekniği kullanan D-STATKOM’un; bekleme durumuna göre endüktif çalışmada daha düşük bir modülasyon indeksi ile ve kapasitif çalışmada ise daha büyük bir

modülasyon indeksi ile çalıştığı Şekil 6.14'den görülmektedir. Bununla birlikte, UVDGM anahtarlama tekniği kullanılması durumunda modülasyon indeksinin SDGM anahtarlama durumuna kıyasla bekleme durumunda daha küçük olduğu Şekil 6.14'den görülmektedir.



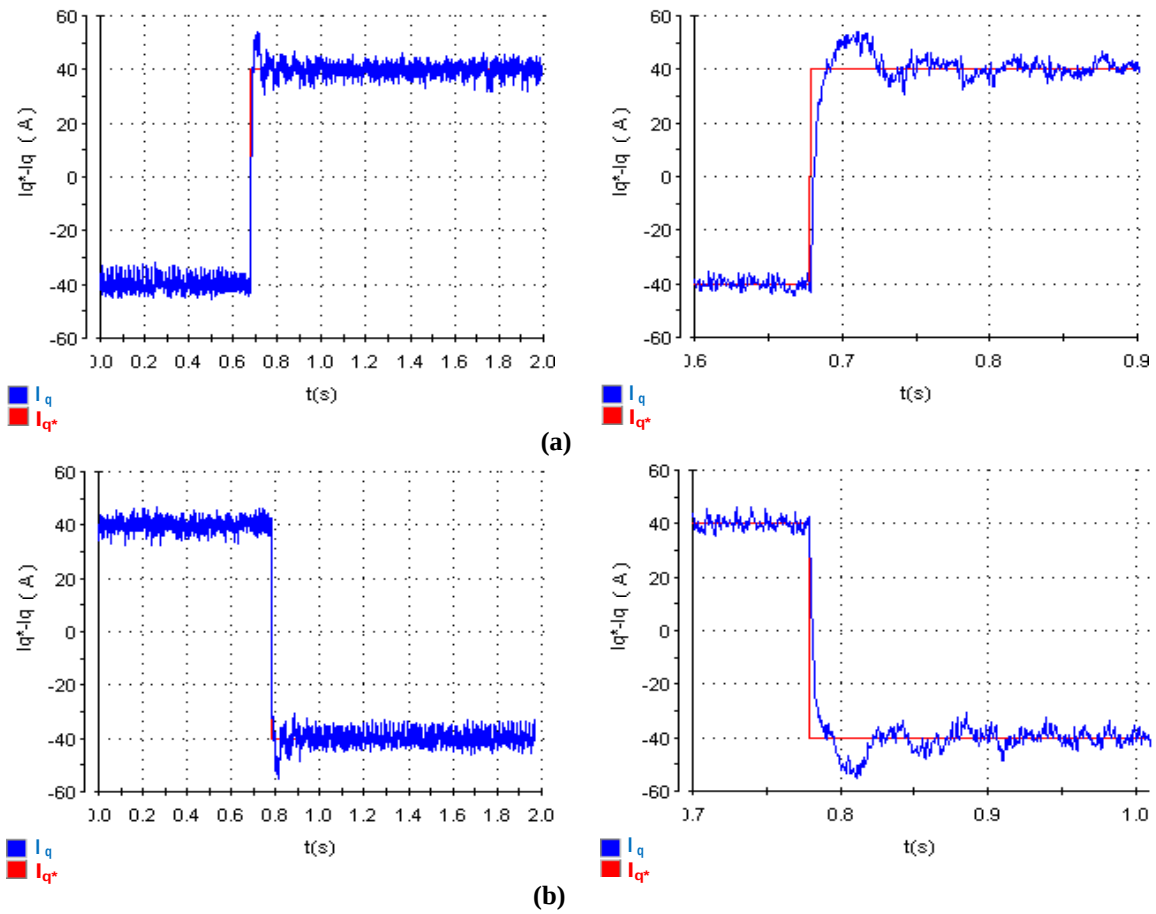
Şekil 6.14. a) Bekleme durumundan endüktif çalışmaya geçiş esnasında M_a 'nın değişimi
b) Bekleme durumundan kapasitif çalışmaya geçiş esnasında M_a 'nın değişimi

D-STATKOM'un bekleme durumundan endüktif çalışmaya ve bekleme durumundan kapasitif çalışmaya geçişi esnasında bir fazına ait akım ve geriliminin dalga şekilleri p.u cinsinden Şekil 6.15'de gösterilmiştir. Endüktif çalışmada şebekeden çekilen akım Şekil 6.15(a)'da görüldüğü gibi gerilimden geride ve kapasitif çalışmada şebekeye verilen akım Şekil 6.15(b)'den görüldüğü gibi gerilimden ileridedir.



Şekil 6.15. D-STATKOM'un pu cinsinden bir fazının akım ve gerilim dalga şekilleri
a) Bekleme durumundan endüktif çalışmaya geçiş durumu
b) Bekleme durumundan kapasitif çalışmaya geçiş durumu

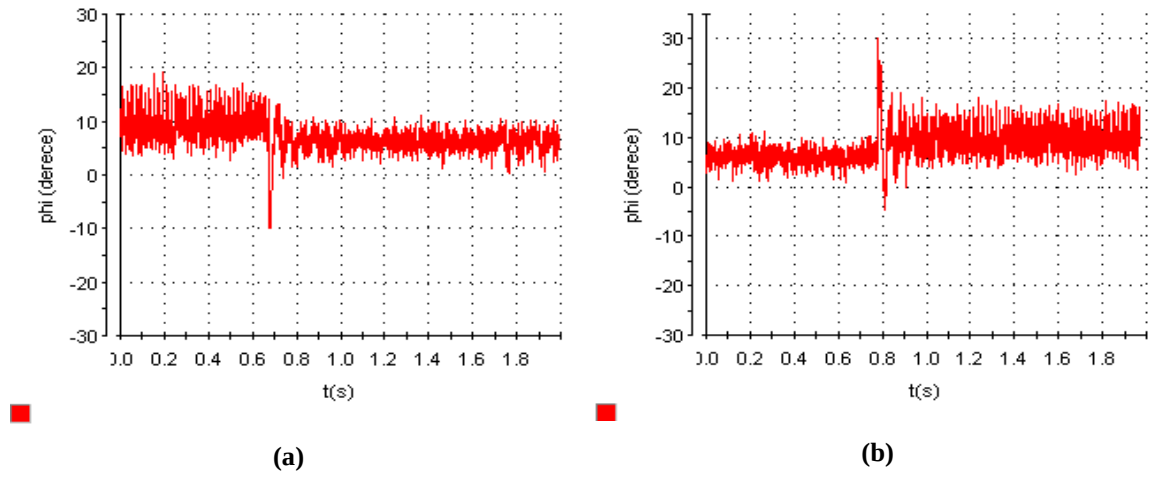
UVDGM anahtarlama tekniği kullanan D-STATKOM'un dinamik kompanzasyon performansı; reaktif akım bileşeni I_{qref} ilk olarak $-40A$ 'dan $+40A$ 'ya (endüktif çalışmadan kapasitif çalışmaya) ve daha sonra $+40A$ 'dan $-40A$ 'ya (kapasitif çalışmadan endüktif çalışmaya) değiştirilerek ayrıca incelenmiştir. Endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçiş durumunda UVDGM anahtarlama D-STATKOM'un çektiği/verdiği reaktif akımın değişimine ilişkin deneysel sonuçlar Şekil 6.16(a) ve (b)'de verilmiştir. Şekil 6.16'dan görüldüğü gibi D-STATKOM tarafından çekilen/verilen I_q , I_{qref} 'i hızlı ve başarılı bir şekilde izlemektedir.



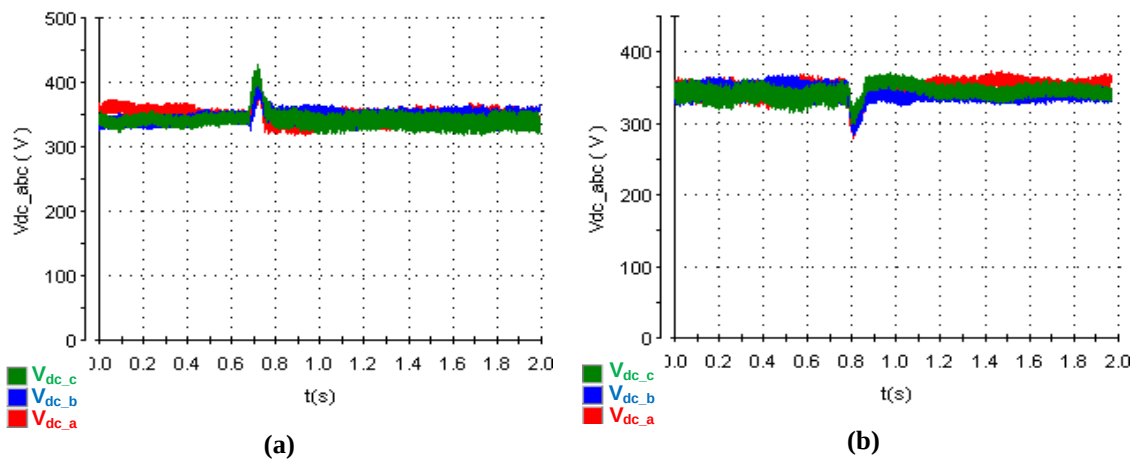
Şekil 6.16. a) Endüktif çalışmadan kapasitif çalışmaya geçişte I_q 'nin I_{qref} 'i izleme başarımı
b) Kapasitif çalışmadan endüktif çalışmaya geçişte I_q 'nin I_{qref} 'i izleme başarımı

UVDGM anahtarlama tekniği kullanan D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçiş esnasında faz farkının değişimini gösteren deneysel sonuçlar Şekil 6.17'de verilmiştir. Şekilden görüldüğü gibi, kapasitif çalışmadan endüktif çalışmaya

geçişte faz açısı artmakta, tersi durumda ise azalmaktadır. Böylece eviriciye doğru akan aktif gücün ve buna bağlı olarak d.a-hat gerilimlerin sabit kalması sağlanmaktadır. Bu geçişler esnasında d.a-hat gerilimlerinin değişimine ilişkin deneysel sonuçlar ise Şekil 6.18’de verilmiştir. Faz açısının başarılı şekilde denetlenmesi sayesinde, Şekil 6.18’den görüldüğü gibi d.a-hat gerilimleri referans değerleri gerilim dengesizlik problemi olmadan izleyebilmektedir.

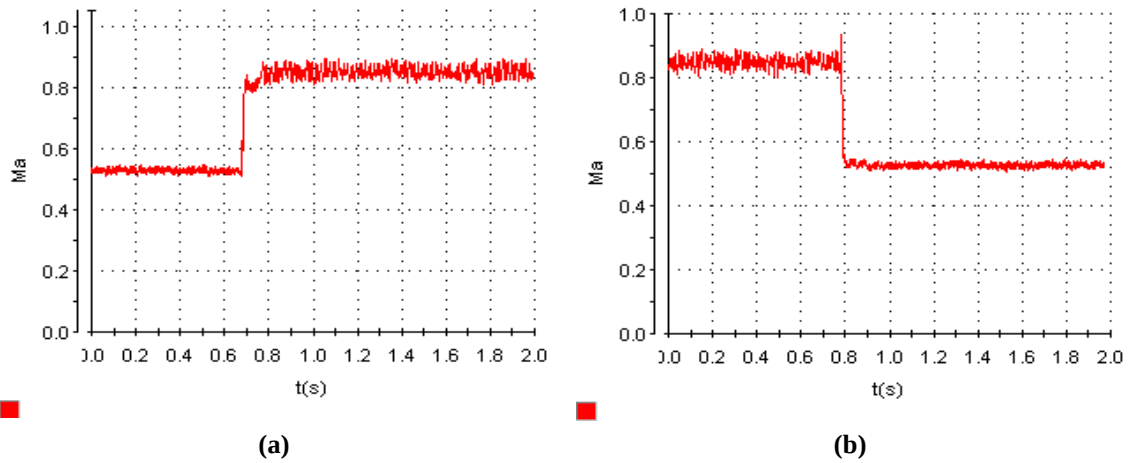


Şekil 6.17. a) Endüktif çalışmadan kapasitif çalışmaya geçişte faz farkının değişimi
b) Kapasitif çalışmadan endüktif çalışmaya geçişte faz farkının değişimi



Şekil 6.18. a) Endüktif çalışmadan kapasitif çalışmaya geçişte d.a hat gerilimleri
b) Kapasitif çalışmadan endüktif çalışmaya geçişte d.a hat gerilimleri

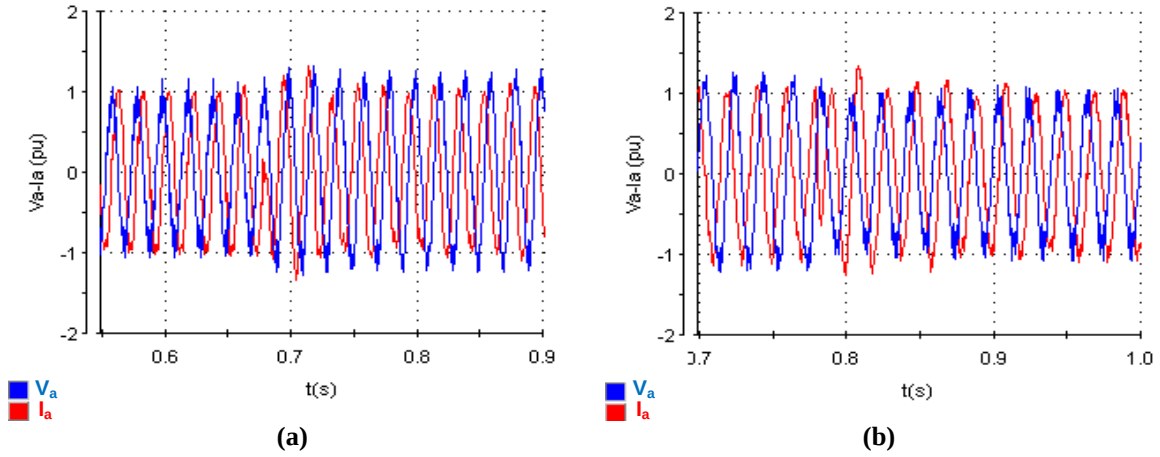
Endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçiş esnasında UVDGM tekniği kullanan D-STATKOM'da modülasyon indeksinin değişimine ait sonuçlar Şekil 6.19'da gösterilmiştir. Bekleme durumuna göre, endüktif çalışmada düşük bir modülasyon indeksi ve kapasitif çalışmada yüksek modülasyon indeksi ile çalışıldığı Şekil 6.19'dan görülmektedir. Bununla birlikte SDGM anahtarlama $I_{qref} = +25A$ 'lık kapasitif çalışma için Şekil 6.9(b)'de görüldüğü gibi $M_a = 0.96$ iken, UVDGM anahtarlama $I_{qref} = +40A$ 'lık kapasitif çalışma için Şekil 6.19(b)'den görüldüğü gibi yaklaşık olarak $M_a = 0.85$ tir. Dolayısı ile UVDGM anahtarlama ile modülasyon indeksi üst sınıra kadar arttırılarak D-STATKOM'un SDGM anahtarlama göre çok daha fazla kapasitif akım vermesi sağlanabilir. Endüktif çalışma durumunda ise her iki anahtarlama tekniği için modülasyon indeksinin alt sınırı aynı oranda azaltılabilir. Ancak D-STATKOM için endüktif ve kapasitif akım değerinin aynı ($\pm I$) olması tercih edilir. SDGM anahtarlama $I_{qref} = -25A$ 'lık endüktif çalışma için Şekil 6.9(a)'da görüldüğü gibi $M_a = 0.7$ iken, UVDGM anahtarlama Şekil 6.19(a)'dan görüldüğü gibi $I_{qref} = -40A$ 'lık endüktif çalışma için yaklaşık olarak $M_a = 0.54$ tir. Bu durum UVDGM anahtarlamanın D-STATKOM'un çalışma aralığını arttırdığının açık göstergesidir.



Şekil 6.19. a) Endüktif çalışmadan kapasitif çalışmaya geçiş esnasında M_a 'nın değişimi
b) Kapasitif çalışmadan endüktif çalışmaya geçiş esnasında M_a 'nın değişimi

Endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya geçişte, UVDGM tekniği kullanan D-STATKOM'un bir fazına ait akım ve gerilimin dalga şekilleri p.u cinsinden Şekil 6.20'de gösterilmiştir. SDGM anahtarlama olduğu gibi

D-STATKOM, endüktif çalışmada gerilimden geride bir akım çekmekte iken, kapasitif çalışmaya geçiş ile birlikte Şekil 6.20(a)'da görüldüğü gibi çok hızlı bir şekilde ileride bir akım çekmeye başlamıştır. Kapasitif çalışmada ise gerilimden ileride bir akım çekmekte iken, endüktif çalışmaya geçiş ile birlikte 6.20(b)'de görüldüğü gibi gerilimden geride bir akım çekmeye başlamıştır.



Şekil 6.20. D-STATKOM'un pu cinsinden bir fazının akım ve gerilim dalga şekilleri,

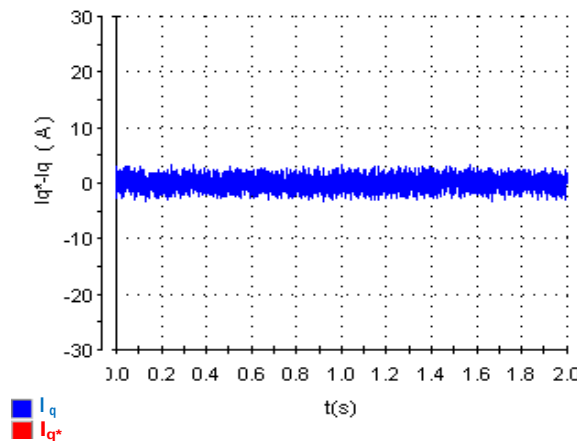
- a) Endüktif çalışmadan kapasitif çalışmaya geçiş durumu
- b) Kapasitif çalışmadan endüktif çalışmaya geçiş durumu

6.2. Faz Açı Denetim Yöntemi Kullanan D-STATKOM'un SDGM ve UVDGM Anahtarlama Teknikleri İçin Deneysel Sonuçlar

Faz açısı denetim yönteminde modülasyon indeksi sabit tutulup ve reaktif güç denetimi amacı ile evirici gerilimi ile şebeke gerilimi arasındaki faz açısı denetlenmektedir. Böylece eviricinin d.a-hat geriliminin değişmesine izin verilmektedir. Bu denetim yöntemi kullanılarak D-STATKOM'un dinamik performansını incelenirken; bekleme, endüktif ve kapasitif çalışma durumları için $M_a = 0.96$ sabit alınmıştır. Faz açısı denetim yöntemi ile denetlenmesi durumunda D-STATKOM'un dinamik performansını gösteren deneysel sonuçlar, dolaylı akım denetim yönteminde olduğu gibi eviricinin anahtarlama için SDGM ve UVDGM teknikleri ile elde edilerek aşağıda verilmiştir.

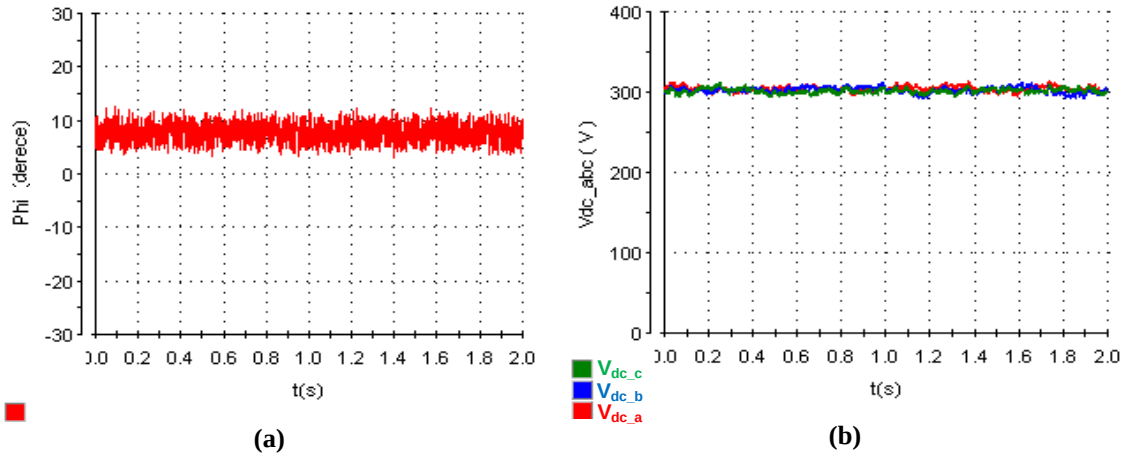
6.2.1. SDGM Anahtarlama Tekniği Kullanan D-STATKOM İçin Deneysel Sonuçlar

Faz açısı denetimli D-STATKOM devreye alınmadan önce, dSPACE ControlDesk ortamında referans reaktif akım I_{qref} 'e sıfır değeri verilerek, D-STATKOM'un devreye alındığı andan itibaren bekleme durumunda çalışması sağlanmıştır. D-STATKOM devreye alındıktan yani eviriciye DGM işaretleri gönderildikten sonra, reaktif akım I_q 'nın değişimini gösteren deneysel sonuç Şekil 6.21'de verilmiştir. D-STATKOM verilen referans reaktif akım değerine uygun olarak, Şekil 6.21'den görüldüğü gibi bekleme durumunda sıfır reaktif akım üretmiştir.



Şekil 6.21. Faz açısı denetimli D-STATKOM için bekleme durumunda I_q 'nın I_{qref} 'i izleme başarımı

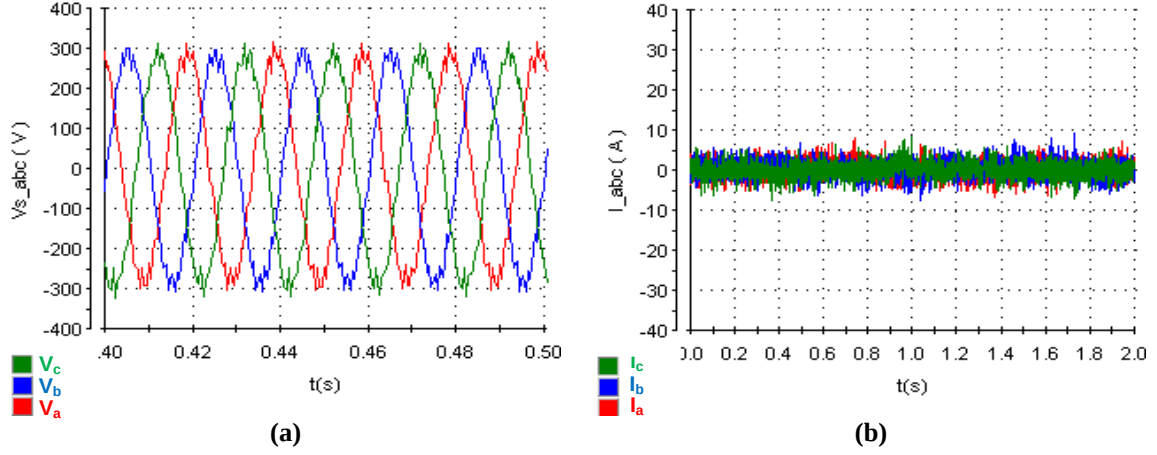
Faz açısı denetimli D-STATKOM devreye alındıktan sonra denetim algoritması devredeki aktif güç kayıplarını karşılamak için şebeke gerilimi ile evirici gerilimi arasında (evirici geri fazda olacak şekilde) küçük bir faz farkı oluşturacaktır. Bekleme durumunda D-STATKOM için şebeke gerilimi ile evirici gerilimi arasındaki faz açısının değişimi gösteren deneysel sonuç Şekil 6.22(a)'da gösterilmiştir. Şekilden görüldüğü gibi iki gerilim kaynağı arasındaki faz farkı yaklaşık 8 derecedir. Bu faz farkından dolayı, a.a şebekeden eviriciye doğru akan aktif güç nedeni ile hem devredeki aktif güç kayıpları karşılanacak hemde d.a-hat gerilimi referans değerine şarj olacaktır. SDGM anahtarlama tekniği kullanan D-STATKOM için eviricinin referans d.a-hat gerilim değeri; denklem (4.8)'deki reaktif güç denklemi yardımı ile hesaplanabilir. Bekleme durumunda reaktif gücün sıfır olabilmesi için, bu denklemde $V_s = 0,707M_a V_{da} \cos \delta$ olmalıdır. Burada, 200V faz-nötr şebeke gerilimi, $M_a = 0.96$ ve 8 derecelik faz farkı için referans d.a-hat gerilim 305V olarak elde edilmektedir. d.a-hat geriliminin değişimini gösteren deneysel sonuç Şekil 6.22(b)'de gösterilmiştir. Şekil 6.22(a)'da görülen faz farkı ile, d.a-hat gerilimleri Şekil 6.22(b)'den görüldüğü gibi referans değerini takip etmiştir.



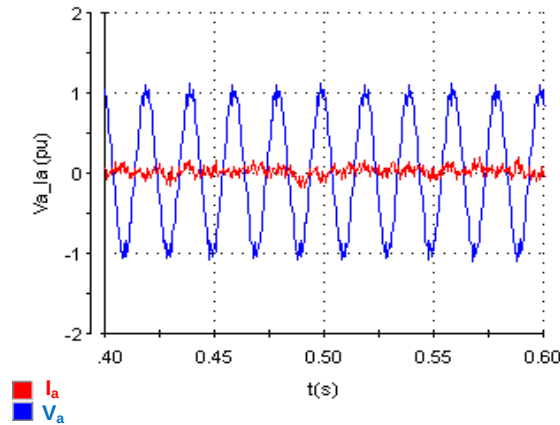
Şekil 6.22. Faz açısı denetimli D-STATKOM için bekleme durumunda **a)** Evirici gerilimi ile şebeke gerilimi arasındaki faz farkının değişimi, **b)** d.a-hat kondansatör gerilimlerinin değişimi

Faz açısı denetimli D-STATKOM'un bekleme durumunda üç faz gerilim ve akımları sırası ile Şekil 6.23(a) ve (b)'de gösterilmiştir. Şekilden görüleceği gibi, aktif güç kayıplarını karşılamak için şebekeden D-STATKOM'a doğru çok küçük bir akım akışı olmaktadır. Bu durum Şekil 6.24(a)'da verilen bir faza ait p.u cinsinden akım ve gerilimin

dalga şekillerinden de görülmektedir. $M_a=0.96$ ve 305V referans d.a-hat gerilimi için D-STATKOM, Şekil 6.24(a)'da görüldüğü gibi birim değerde gerilim üretmektedir.



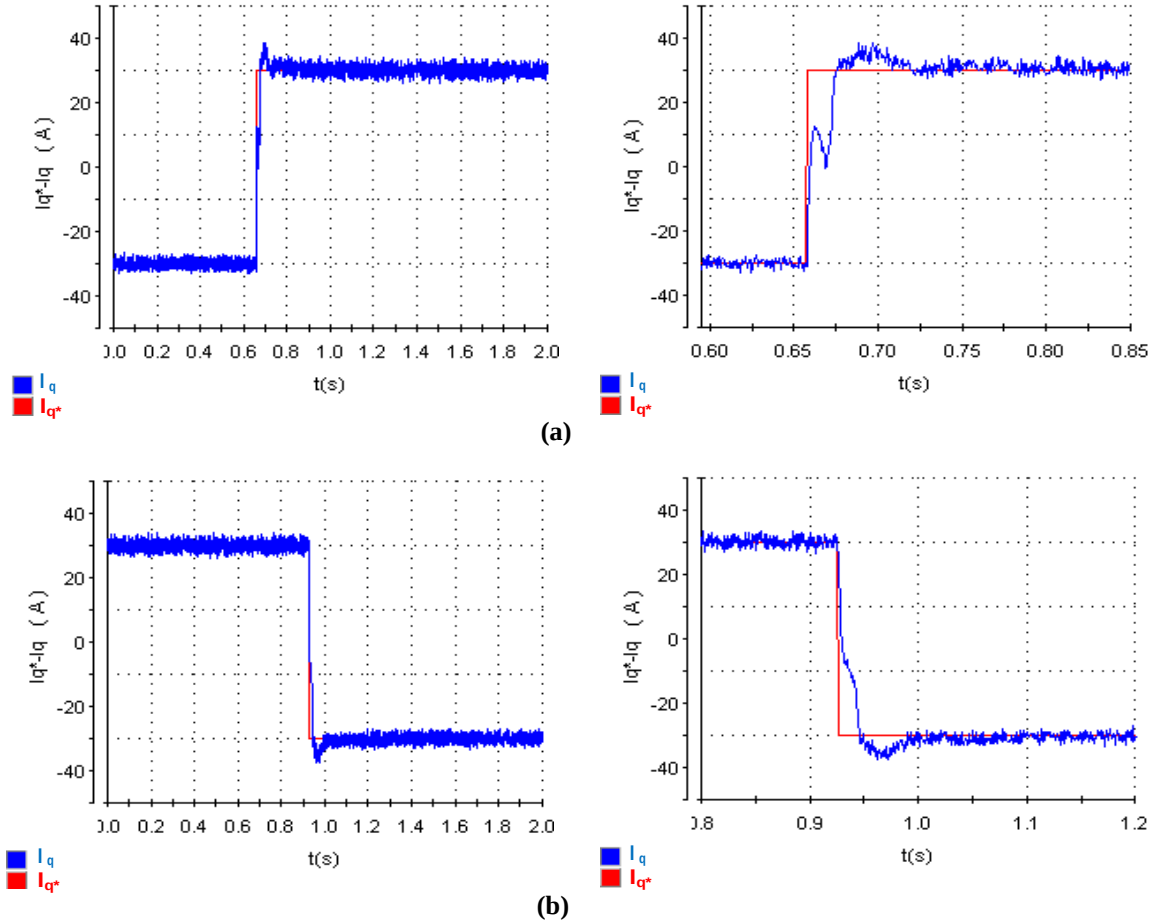
Şekil 6.23. Faz aç denetimli D-STATKOM'un a) Üç faz gerilimleri, b) Üç faz akımları



Şekil 6.24. Bekleme durumunda faz aç denetimli D-STATKOM'un; bir fazına ait akım ve gerilimin dalga şekilleri

Faz aç denetim algoritmasında referans reaktif akım bileşeni I_{qref} ilk olarak -30A'dan +30A'ya ve daha sonra +30A'dan -30A'ya değiştirilip, SDGM anahtarlama tekniği kullanan D-STATKOM'un dinamik kompanzasyon performansı ayrıca incelenmiştir. Endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya geçiş durumunda D-STATKOM'un çektiği/verdiği reaktif akım I_q 'nın, reaktif akım bileşeni I_{qref} 'i izleme başarımına ilişkin deneysel sonuçlar Şekil 6.25(a) ve (b)'de gösterilmiştir.

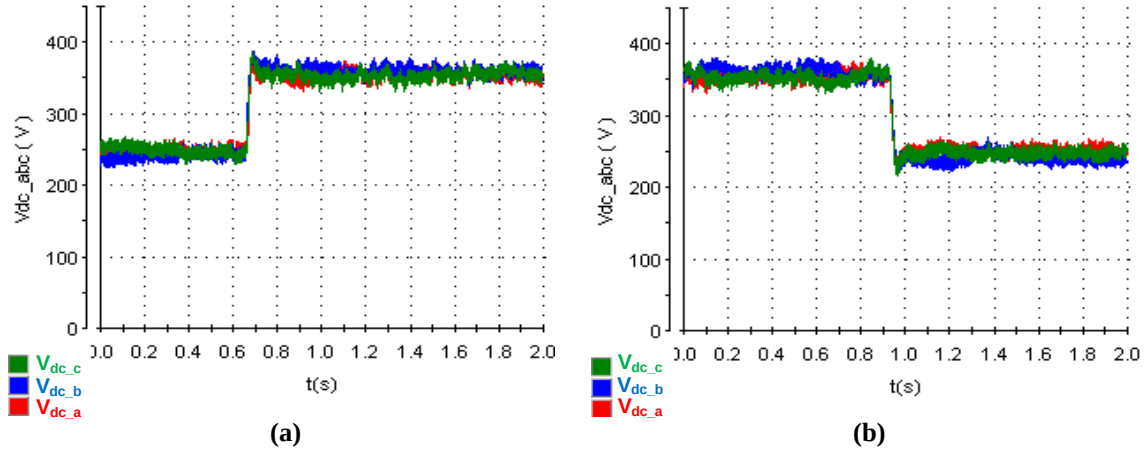
Şekilden görüldüğü gibi D-STATKOM talep edilen reaktif akımı başarılı ve hızlı bir şekilde sağlamıştır.



Şekil 6.25. Faz açısı denetimli D-STATKOM için I_q 'nın I_{qref} 'i izleme başarımı **a)** Endüktif çalışmadan kapasitif çalışmaya geçiş durumu **b)** Kapasitif çalışmadan endüktif çalışmaya geçiş durumu

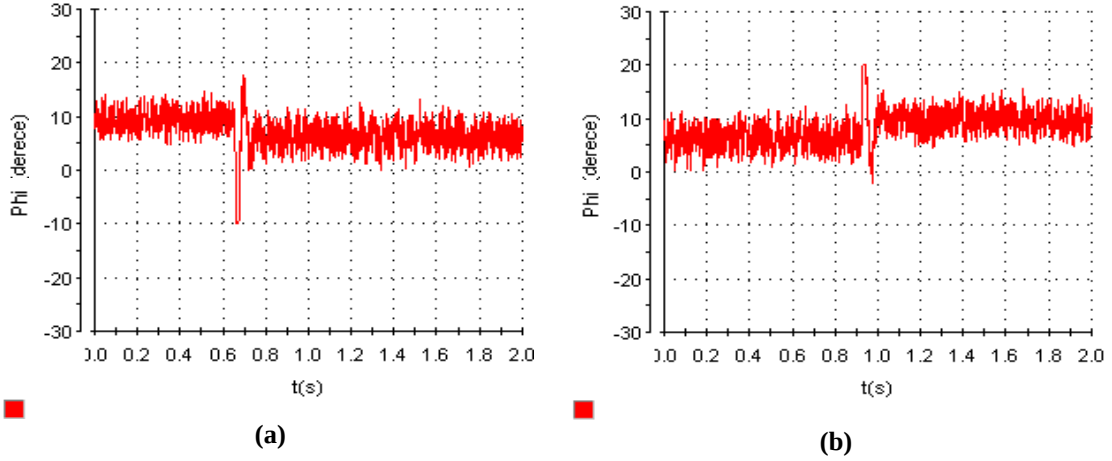
Faz açısı denetim yönteminde modülasyon indeksi sabit olduğu için, reaktif akım alış veriş dolaylı akım denetiminin tam aksine d.a-hat gerilimi değiştirilerek yapılmaktadır. D-STATKOM'un endüktif çalışabilmesi için eviricinin çıkış geriliminin ve dolayısı ile d.a-hat geriliminin azalması ve kapasitif çalışabilmesi için ise d.a-hat geriliminin artması gerekir. Bu geçiş durumlarında SDGM tekniği kullanan D-STATKOM'un d.a-hat gerilimlerinin değişimine ilişkin deneysel sonuçlar ise Şekil 6.26'da gösterilmiştir. Şekilden görüldüğü gibi d.a-hat gerilimleri referans değerlerini takip etmektedir. İlave olarak, faz açısı denetim algoritması endüktif çalışmada d.a-hat geriliminin bekleme

durumundaki değerinden daha küçük bir değere düşmesini ve kapasitif çalışmada ise daha büyük bir değere artmasını sağlamıştır.



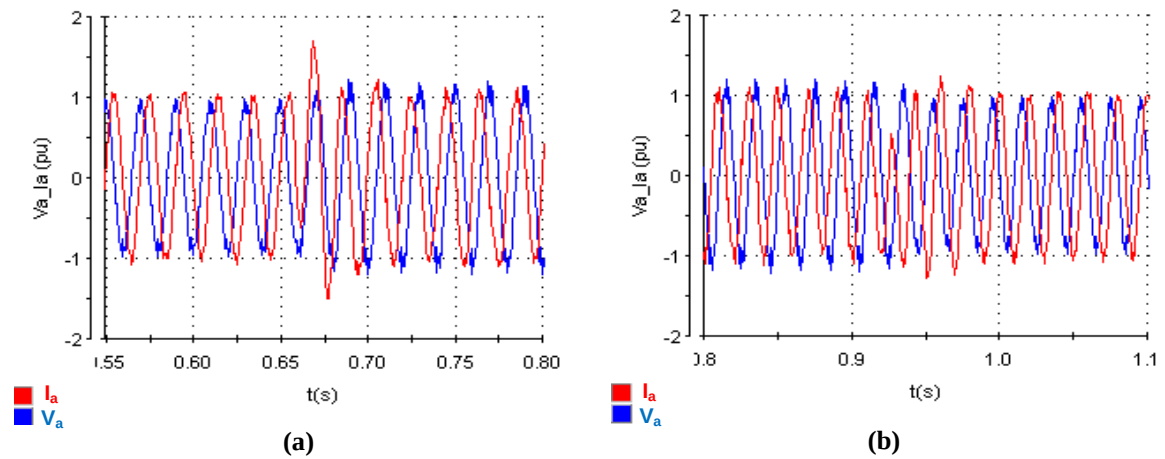
Şekil 6.26. Faz açısı denetimli D-STATKOM için d.a hat gerilimlerinin değişimi **a)** Endüktif çalışmadan kapasitif çalışmaya geçişte, **b)** Kapasitif çalışmadan endüktif çalışmaya geçişte

Faz açısı denetimli D-STATKOM'un çalışma durumu değiştiği zaman şebekeden eviriciye doğru akan aktif gücün sabit kalması oldukça önemlidir. Eğer şebeke ile evirici gerilimleri arasındaki faz farkının denetimi yapılmaz ise evirici çıkış gerilimi değiştiği için çekilen aktif güç miktarı da değişecektir. Denklem (4.7)'deki aktif güç denkleminde faz açısı denetimi için modülasyon indeksi sabittir ve endüktif çalışmada d.a-hat geriliminin azalması gerektiğinden bu denklem ile ifade edilen aktif gücün sabit kalabilmesi için faz açısının artması gerekmektedir. Benzer şekilde kapasitif çalışmada d.a-hat geriliminin artması gerektiğinden aktif gücün sabit kalabilmesi için faz açısının azalması gerekmektedir. Endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçişi esnasında şebeke gerilimi ile evirici gerilimi arasındaki faz farkının değişimini gösteren deneysel sonuçlar Şekil 6.27'de verilmiştir.



Şekil 6.27. Faz aç denetimli D-STATKOM için faz farkının değışimi **a)** Endüktif çalışmadan kapasitif çalışmaya geçiş durumu, **b)** Kapasitif çalışmadan endüktif çalışmaya geçiş durumu

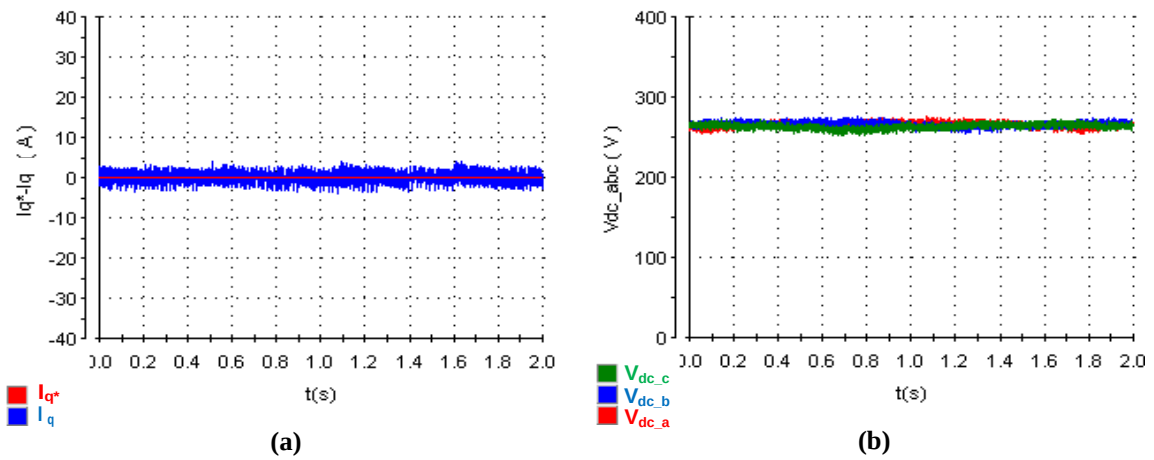
D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçişinde bir fazına ait akım ve gerilimin dalga şekilleri p.u cinsinden Şekil 6.28(a) ve (b)'de gösterilmiştir. SDGM anahtarlama tekniği kullanan D-STATKOM Şekil 6.28(a)'da görüldüğü gibi endüktif çalışmada gerilimden geri fazda bir akım çekmekte iken, kapasitif çalışmaya geçiş ile birlikte çok hızlı bir şekilde gerilimden ileri fazda bir akımı şebekeye vermeye başlamıştır. Benzer şekilde Şekil 6.28(b)'de ise kapasitif çalışmadan endüktif çalışmaya geçiş ile birlikte gerilimden geride bir akım çekmeye başlamıştır.



Şekil 6.28. Faz aç denetimli D-STATKOM'un pu cinsinden bir fazının akım ve gerilim dalga şekilleri **a)** Endüktif çalışmadan kapasitif çalışmaya durumu **b)** Kapasitif çalışmadan endüktif çalışmaya durumu

6.2.2. UVDGM Anahtarlama Tekniği Kullanan D-STATKOM İçin Deneysel Sonuçlar

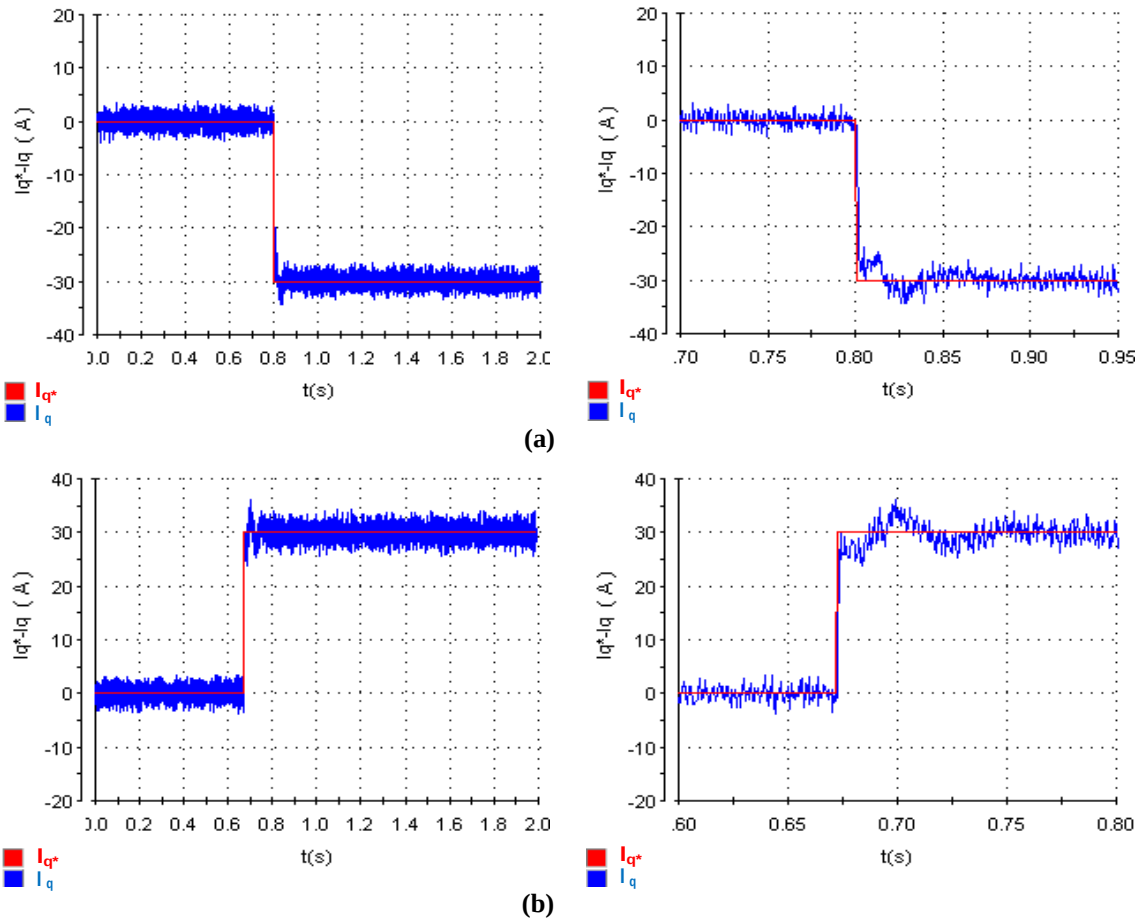
D-STATKOM deney düzeneğinin denetimi için kullanılan faz aç denetim algoritmasında eviricinin anahtarlama için ikinci olarak üç seviyeli UVDGM tekniği kullanılmıştır. D-STATKOM uygulamalarında UVDGM tekniği iki şekilde kullanılır. Birincisi; aynı modülasyon indeksi ve aynı d.a-hat gerilimi için evirici çıkışından SDGM tekniğine göre %15 daha fazla çıkış gerilimi elde edilmektedir. İkincisinde ise; aynı modülasyon indeksi ve aynı evirici çıkış gerilimi için SDGM tekniğine göre yaklaşık %10-15 daha düşük bir d.a-hat gerilimi kullanılmaktadır. Faz aç denetim yönteminde reaktif güç denetimi için d.a-hat geriliminin değişmesine izin verildiği için, bu yöntemde d.a-hat geriliminin değeri önemlidir. Bu sebepten dolayı faz aç denetim yönteminde UVDGM tekniği için ikinci yöntem kullanılarak eviricinin d.a-hat gerilimleri SDGM anahtarlama durumuna göre düşürülmüştür. UVDGM anahtarlama tekniği kullanan D-STATKOM için eviricinin referans d.a-hat gerilim değeri; SDGM anahtarlama tekniğinde olduğu gibi 200V faz-nötr şebeke gerilimi, $M_a = 0.96$ ve 8 derecelik faz farkı için 265V olarak hesaplanmıştır. Bu değer SDGM anahtarlama durumu için daha önce 305V olarak hesaplanmıştı. SDGM anahtarlama faz aç denetim algoritmasında olduğu gibi, UVDGM anahtarlama faz aç denetim algoritması kullanan D-STATKOM'un devreye alındığı anda bekleme durumunda çalışması sağlanmıştır. Bekleme durumunda reaktif akım I_q 'nın değişimini gösteren deneysel sonuç Şekil 6.29(a)'da ve evirici d.a-hat gerilimlerinin değişimini gösteren deneysel sonuç ise Şekil 6.29(b)'de gösterilmiştir.



Şekil 6.29. Faz aç denetimli UVDGM anahatarlama tekniği kullanan D-STATKOM için bekleme durumunda **a)** I_q 'nın I_{qref} 'i izleme başarımı, **b)** d.a-hat gerilimlerinin değişimi

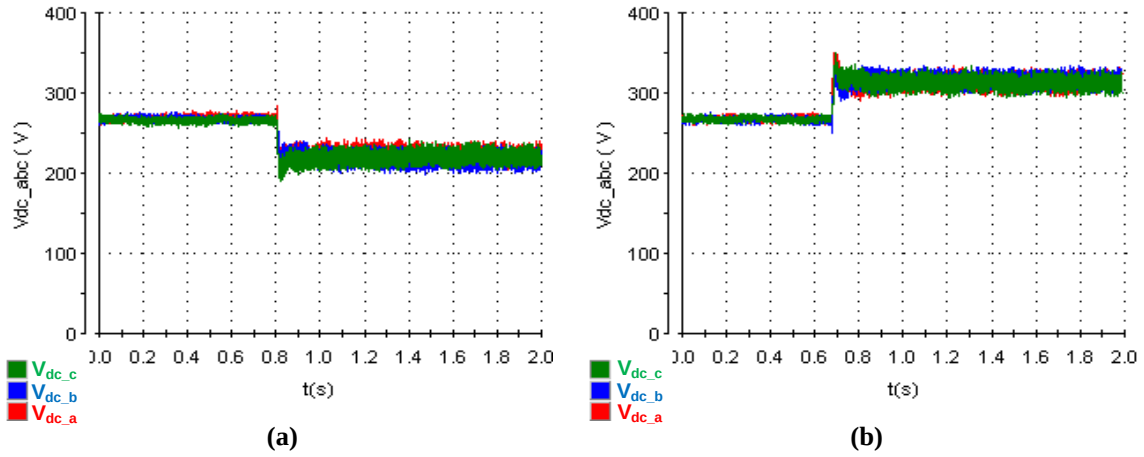
Referans reaktif akıma bağlı olarak bekleme durumunda Şekil 6.29’da görüldüğü gibi reaktif akım üretmeyen D-STATKOM’un d.a-hat gerilimleri referans değerini istenilen şekilde takip etmiştir. Bekleme durumunda UVDGM anahtarlama tekniği kullanan D-STATKOM’un davranışını gösteren diğer deneysel sonuçlar SDGM anahtarlama durumu ile aynı olduğundan burada tekrar verilmemiştir.

UVDGM anahtarlama faz açısı denetim yöntemi kullanan D-STATKOM’un dinamik kompanzasyon performansını gözlemlemek için denetim algoritmasında ilk olarak I_{qref} : 0A’dan -30A’ya ve daha sonra 0A’dan +30A’ya değiştirilmiştir. Bekleme durumundan endüktif çalışmaya ve bekleme durumundan kapasitif çalışmaya geçişte D-STATKOM’un çektiği/verdiği reaktif akım I_q ’nun, referans reaktif akım bileşeni I_{qref} ’i başarılı ve hızlı bir şekilde izlediği Şekil 6.30(a) ve (b)’de verilen deneysel sonuçlardan görülmektedir.



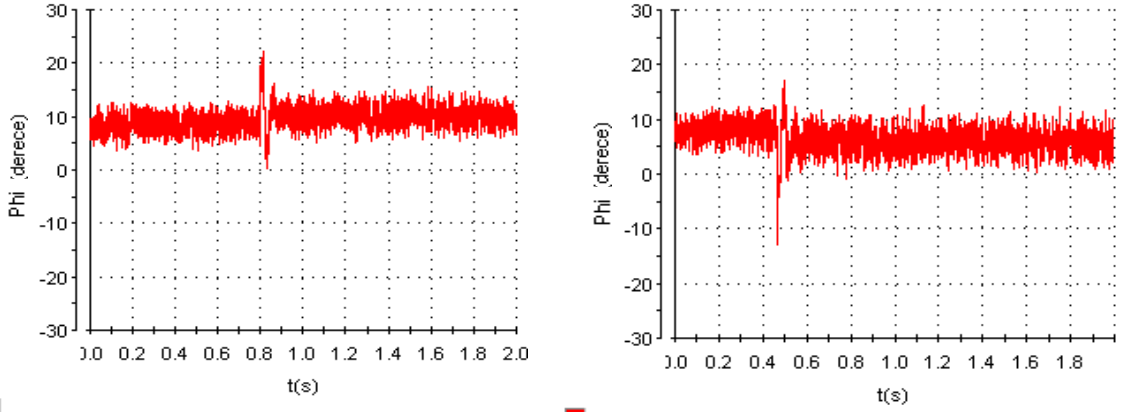
Şekil 6.30. UVDGM anahtarlama faz açısı denetimli D-STATKOM için I_q ’nun I_{qref} ’i izleme başarımı
a) Bekleme durumundan endüktif çalışmaya geçiş durumunda
b) Bekleme durumundan kapasitif çalışmaya geçiş durumunda

Kullanılan anahtarlama tekniğinden bağımsız olarak, faz açısı denetim algoritması endüktif çalışmada d.a-hat gerilimini referans değerinden daha küçük bir değere düşürerek D-STATKOM'un reaktif güç çekmesini ve kapasitif çalışmada ise daha büyük bir değere arttırarak D-STATKOM'un reaktif güç vermesini sağlamaktadır. UVDGM anahtarlama tekniği kullanan D-STATKOM için bekleme durumundan endüktif çalışmaya ve bekleme durumundan kapasitif çalışmaya geçişte, d.a-hat gerilimlerinin değişimine ilişkin deneysel sonuçlar Şekil 6.31(a) ve (b)'de gösterilmiştir. Şekil 6.31'de bekleme, endüktif ve kapasitif çalışma durumlarındaki d.a-hat gerilimleri, SDGM anahtarlama durumuna göre daha düşük olmaktadır. Bu durum daha küçük anma gerilimli d.a-hat kondansatörlerinin kullanılmasını sağlayacak ve dolayısı ile kondansatörün hem fiyatı hem de fiziksel boyutu küçülecektir.



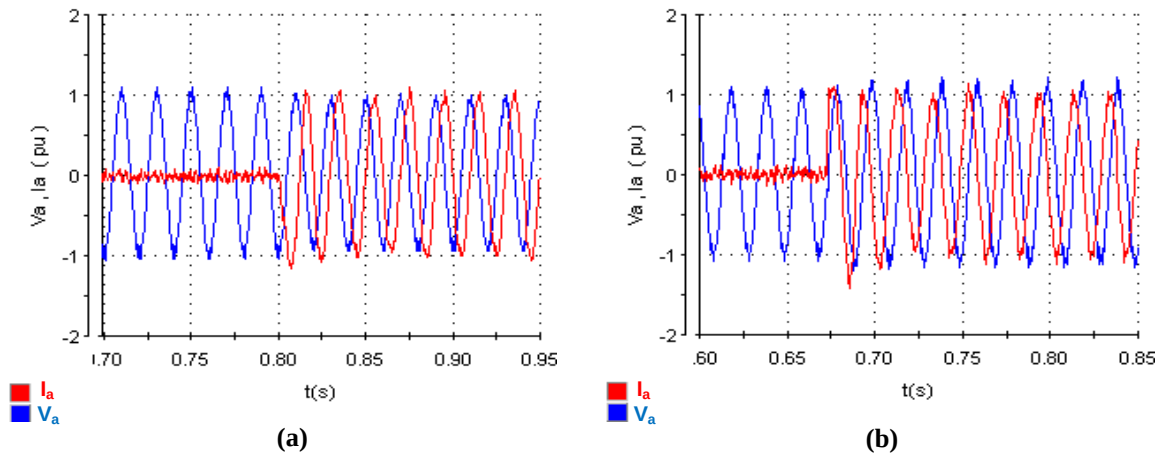
Şekil 6.31. UVDGM anahtarlama faz açısı denetimli D-STATKOM için d.a hat gerilimlerinin değişimi
a) Bekleme durumundan endüktif çalışmaya geçiş durumu
b) Bekleme durumundan kapasitif çalışmaya geçiş durumu

Faz açısı denetimli D-STATKOM'da şebekeden eviriciye doğru akan aktif gücün ve dolayısı ile evirici d.a-hat geriliminin denetimi, şebeke ile evirici gerilimleri arasındaki faz farkının denetimi yapılarak sağlanmaktadır. UVDGM anahtarlama tekniği kullanan D-STATKOM'un çalışma durumu değiştiği zaman, faz açısı denetim algoritması şebekeden eviriciye doğru akan aktif gücün sabit kalabilmesi için d.a-hat geriliminin azaldığı endüktif çalışmada faz açısını arttırmakta ve d.a-hat geriliminin arttığı kapasitif çalışmada ise faz açısını azaltmaktadır. Faz açısı denetim yöntemi kullanan UVDGM anahtarlama D-STATKOM'un bekleme durumundan endüktif çalışmaya ve tam tersi geçişte faz farkının değişimi Şekil 6.32'de verilmiştir.



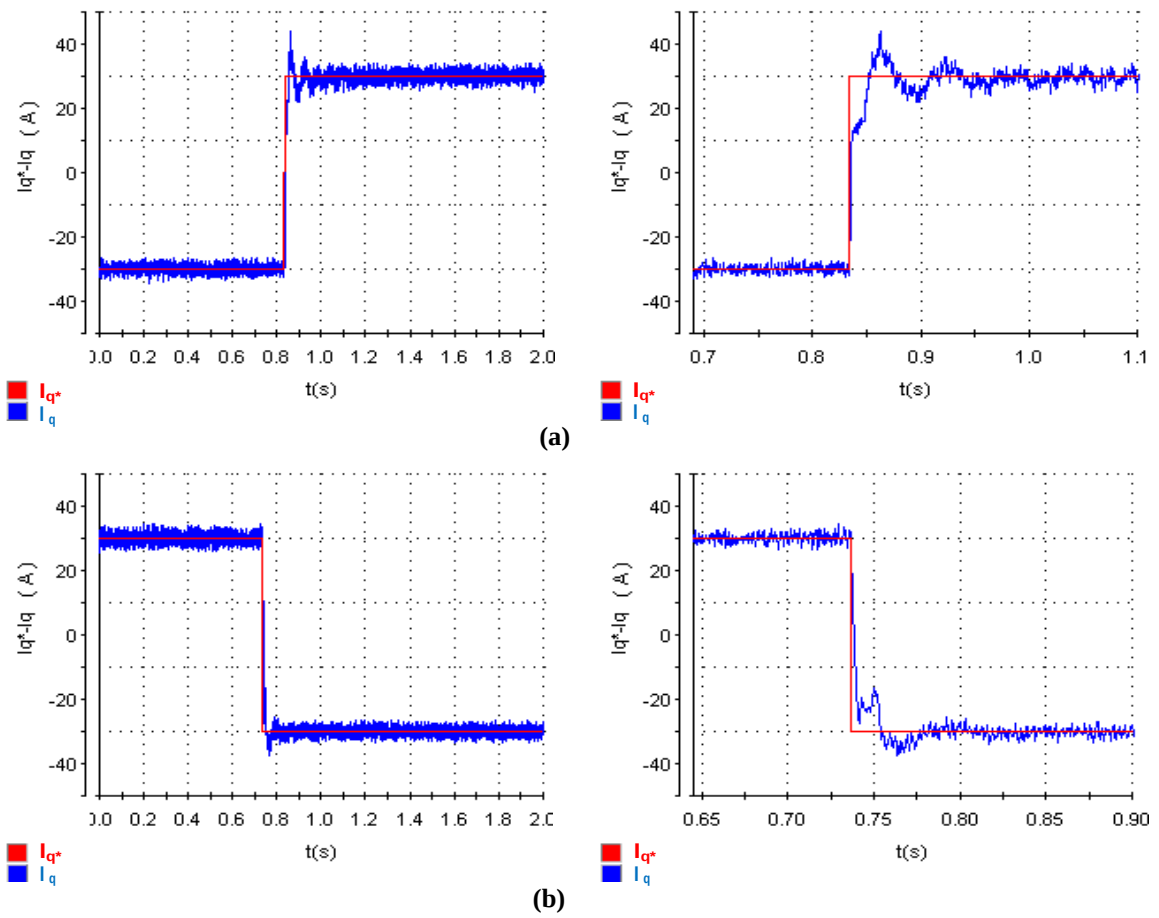
Şekil 6.32. UVDGM anahtarlama faz açısı denetimli D-STATKOM için faz açısının değişimi
a) Bekleme durumundan endüktif çalışmaya durumu
b) Bekleme durumundan kapasitif çalışmaya durumu

UVDGM anahtarlama tekniği kullanan D-STATKOM'un bekleme durumundan endüktif çalışmaya ve bekleme durumundan kapasitif çalışmaya geçişi esnasında bir fazına ait akım ve geriliminin dalga şekilleri p.u cinsinden Şekil 6.33'de gösterilmiştir. Endüktif çalışmada D-STATKOM'un şebekeden çektiği akım Şekil 6.33 (a)'da görüldüğü gibi gerilimden geride ve kapasitif çalışmada şebekeye verdiği akım Şekil 6.33 (b)'den görüldüğü gibi gerilimden ileridedir.



Şekil 6.33. UVDGM anahtarlama D-STATKOM'un bir fazının akım ve gerilim dalga şekilleri
a) Bekleme durumundan endüktif çalışmaya geçiş durumu
b) Bekleme durumundan kapasitif çalışmaya geçiş durumu

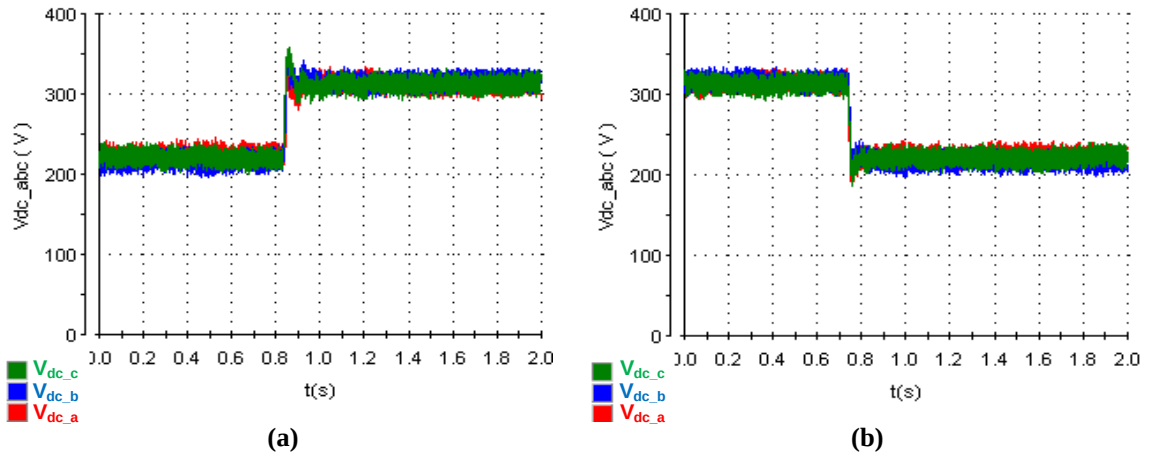
UVDGM anahtarlama tekniđi kullanan D-STATKOM'un dinamik kompanzasyon performansını ayrıca incelemek amacıyla, faz açđ denetim algoritmasında I_{qref} öncelikle -30A'dan +30A'ya ve daha sonra +30A'dan -30A'ya deđiştirilmiştir. Bu geçiř durumlarında D-STATKOM'un çektiđi/verdiđi reaktif akım I_q 'nın, reaktif akım bileřeni I_{qref} 'i izleme başarımına iliřkin deneysel sonuçlar řekil 6.34(a) ve (b)'de gösterilmiştir. řekilden görüldüđu gibi, bu geçiřler esnasında D-STATKOM tarafından çekilen/verilen I_q , I_{qref} 'i hızlı ve başarılı bir řekilde izlemektedir.



řekil 6.34. Faz açđ denetimli UVDGM anahtarlama D-STATKOM için I_q 'nın I_{qref} 'i izleme başarımı
a) Endüktif çalışmadan kapasitif çalışmaya geçiř durumu
b) Kapasitif çalışmadan endüktif çalışmaya geçiř durumu

Bu geçiř durumlarında UVDGM anahtarlama tekniđi kullanan D-STATKOM'un d.a-hat gerilimlerinin deđiřimini gösteren deneysel sonuçlar ise řekil 6.35'de verilmiştir. Faz açđ denetiminde modüasyon indeksi sabit olduđu için, denetleyici D-STATKOM'un

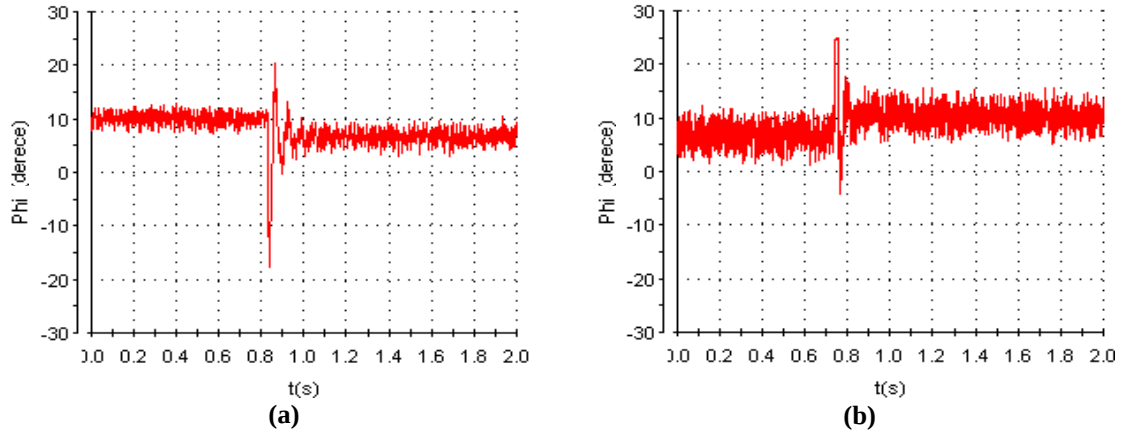
endüktif çalışmada bekleme durumuna göre daha düşük ve kapasitif çalışmada ise daha yüksek d.a-hat gerilimi ile çalıştırarak talep edilen reaktif akımı sağlamıştır. Bununla birlikte elde edilen sonuçlar, Şekil 6.26'da SDGM anahtarlama için elde edilen sonuçlarla karşılaştırıldığında, Şekil 6.35'de elde edilen d.a-hat gerilim değerlerinin daha küçük olduğu görülmektedir.



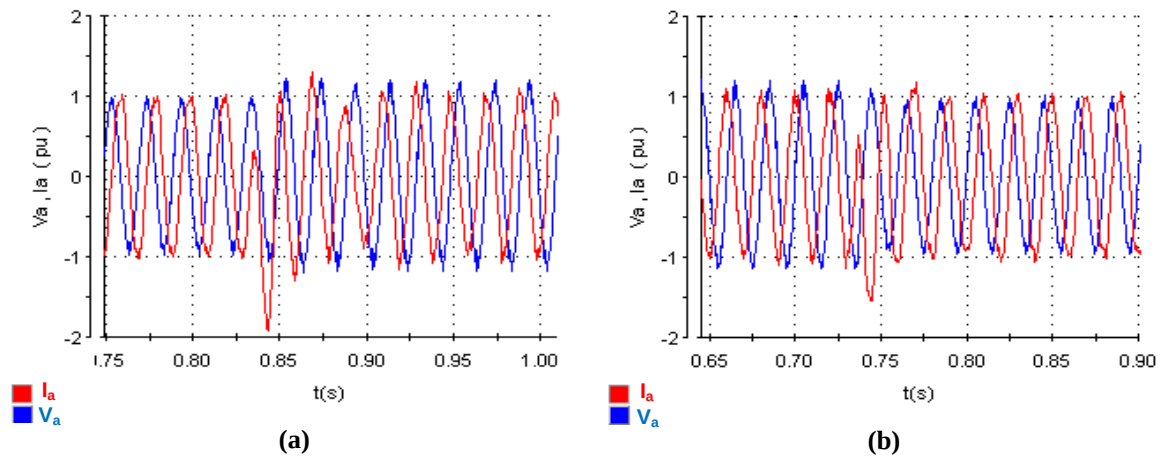
Şekil 6.35. Faz aç denetimli UVDGM anahtarlama D-STATKOM için d.a-hat gerilimlerinin değişimi
a) Endüktif çalışmadan kapasitif çalışmaya geçiş durumu
b) Kapasitif çalışmadan endüktif çalışmaya geçiş durumu

Kullanılan anahtarlama tekniğinden bağımsız olarak faz aç denetimli D-STATKOM'da endüktif çalışmadan kapasitif çalışmaya geçişte faz açısı azaltılarak, tersi durumda ise faz açısı artırılarak eviriciye doğru akan aktif gücün sabit kalması sağlanmaktadır. Bu çalışma durumlarına ilişkin faz farkının değişimi Şekil 6.36'da gösterilmiştir.

UVDGM anahtarlama durumunda endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçişte D-STATKOM'un bir fazına ait akım ve gerilimin dalga şekilleri ise p.u cinsinden Şekil 6.37'(a) ve (b)'de gösterilmiştir. Şekilden görüldüğü gibi D-STATKOM farklı çalışma durumlarına geçişte hızlı bir şekilde gerilimden geri veya ileri fazda akım çekmekte veya verebilmektedir.



Şekil 6.36. Faz açı denetimli UVDGM anahtarlamalı D-STATKOM için faz açısının değişimi
a) Endüktif çalışmadan kapasitif çalışmaya geçişte
b) Kapasitif çalışmadan endüktif çalışmaya geçişte



Şekil 6.37. UVDGM anahtarlamalı D-STATKOM'un bir fazının akım ve gerilim dalga şekilleri
a) Endüktif çalışmadan kapasitif çalışmaya geçiş durumu
b) Kapasitif çalışmadan endüktif çalışmaya geçiş durumu

6.3. Deneysel Sonuçların İrdelenmesi

Dolaylı ve faz açısı denetimli D-STATKOM'a ilişkin deneysel sonuçlardan elde edilen reaktif akım, modülasyon indeksi, d.a-hat gerilimi ve d.a-hat gerilim dalgalanmasına ait değerler SDGM ve UVDGM teknikleri için Tablo 6.2 ve 6.3'de verilmiştir. Tablolardan görüldüğü gibi, dolaylı akım denetim yönteminde; aynı d.a hat gerilimi için UVDGM anahtarlama kullanılarak SDGM ye kıyasla daha küçük modülasyon indekslerinde D-STATKOM'un reaktif akım verebilme kapasitesi arttırılmıştır. Faz açısı denetim yönteminde ise; aynı modülasyon indeksi ve aynı reaktif akım değeri için UVDGM anahtarlama kullanılarak SDGM ye kıyasla bütün çalışma durumlarında eviricinin d.a-hat gerilim değerlerinin azalması sağlanmıştır.

Tablo 6.2. Dolaylı akım denetim yöntemine ait I_q , M_a , V_{da} ve ΔV_{da} değerleri

	SDGM					UVDGM				
	I_q	M_a	V_{da}	ΔV_{da}	$\% \Delta V_{da}$	I_q	M_a	V_{da}	ΔV_{da}	$\% \Delta V_{da}$
Bekleme	0	0.83	345V	12V	3,47	0	0.78	345V	12V	3,47
Endüktif	+25A	0.96	345V	19V	5,5	+40A	0.84	345V	20V	5,8
Kapasitif	-25A	0.71	345V	23V	6,66	-40A	0.54	345V	25V	7,2

Tablo 6.3. Faz açısı denetim yöntemine ait I_q , M_a , V_{da} ve ΔV_{da} değerleri

	SDGM					UVDGM				
	I_q	M_a	V_{da}	ΔV_{da}	$\% \Delta V_{da}$	I_q	M_a	V_{da}	ΔV_{da}	$\% \Delta V_{da}$
Bekleme	0	0.96	305V	10V	3,27	0	0.96	265V	10V	3,77
Endüktif	+30A	0.96	245V	21V	8,57	+30A	0.96	220V	21V	9,0
Kapasitif	-30A	0.96	355V	25V	7,04	-30A	0.96	315V	25V	7,93

D-STATKOM uygulamalarında, eviricinin görevini tam olarak yapabilmesi için d.a-hat gerilimindeki dalgalanmanın %10'un altında olması gerekir [36, 37, 40, 70,74]. Tablo 6.2 ve 6.3'den görüldüğü gibi bu tez çalışmasında bütün çalışma durumları için d.a-hat gerilimindeki dalgalanma %10'un altındadır. Bununla birlikte, tezin 5. Bölümünde anlatılanlara uygun olarak dolaylı akım denetiminde reaktif akım değeri arttıkça % olarak dalgalanmanın arttığı görülmektedir. Faz açısı denetiminde ise her iki anahtarlama tekniği

için aynı değerde olan dalgalanma miktarı, d.a-hat gerilimi daha düşük olan UVDGM anahtarlama için % olarak daha büyük değerde olmaktadır.

Dağıtım sistemlerine bağlı hassas yüklerin güç kalitesi problemlerinden zarar görmemesi için D-STATKOM'un talep edilen reaktif akımı yüksek anahtarlama frekanslı SDGM, UVDGM teknikleri kullanarak bir kaç periyot gibi kısa bir sürede sağlaması istenmektedir [37, 70,71,75,76]. Bu süre yüksek anahtarlama kayıplarını azaltmak için tercih edilen HEDGM tekniği kullanılması durumunda birkaç 100ms olabilir [36,40]. Bununla birlikte D-STATKOM'un dinamik cevap hızı, kullanılan evirici, anahtarlama tekniği, anahtarlama frekansı, denetim yöntemi, örnekleme zamanı, PI denetleyicinin tasarım kriterlerine bağlı olarak değişiklik gösterebilir. Bu tez çalışmasında denetimi dolaylı ve faz açısı denetim yöntemleri ile gerçekleştirilen D-STATKOM'un endüktiften kapasitif çalışmaya ve tam tersi geçiş durumları için reaktif akım cevap hızına ilişkin değerler SDGM veya UVDGM teknikleri için Tablo 6.4 ve 6.5'de verilmiştir. Tablolardan görüldüğü gibi bütün çalışma durumlarında D-STATKOM un cevap hızı yaklaşık olarak 1 periyottur ve bu süre literatürde belirtilen sınırlar içerisinde yer almaktadır.

Tablo 6.4. Dolaylı akım denetim için reaktif akım cevap hızı

SDGM		UVDGM	
Çalışma Durumu	t (ms)	Çalışma Durumu	t (ms)
Endüktiften Kapasitif (-25A $\Rightarrow$ +25A)	18,5ms	Endüktiften Kapasitif (-40A $\Rightarrow$ +40A)	15,3ms
Kapasitiften Endüktif (+25A $\Rightarrow$ -25A)	17,2ms	Kapasitiften Endüktif (+40A $\Rightarrow$ -40A)	17,5ms

Tablo 6.5. Faz açısı denetim için reaktif akım cevap hızı

SDGM		UVDGM	
Çalışma Durumu	t (ms)	Çalışma Durumu	t (ms)
Endüktiften Kapasitif (-30A $\Rightarrow$ +30A)	15,7ms	Endüktiften Kapasitif (-30A $\Rightarrow$ +30A)	19,4ms
Kapasitiften Endüktif (+30A $\Rightarrow$ -30A)	20,1ms	Kapasitiften Endüktif (+30A $\Rightarrow$ -30A)	16,4ms

6.4. Uygulamada Karşılaşılan Sorunlar ve Çözümleri

Bu tez çalışmasında, D-STATKOM deney düzeneğine ilişkin deneysel sonuçlar alınırken üç önemli sorunla karşılaşmıştır. Bu sorunlar ve önerilen çözüm yöntemleri aşağıda açıklanmıştır.

Bu sorunlardan birincisi; D-STATKOM devreye alınmadan önce, deney düzeneğindeki üç seviyeli H-köprü eviricinin d.a-hat kondansatörlerinin şarj edilmek zorunda olmasıdır. Aksi takdirde IGBT IPM modüllerinin boşluk diyotları, evirici anahtarlarının zarar görmesine sebep olan yüksek aşırı akımlar çekecektir. Şarj işlemi için kullanılan farklı yöntemler olmasına rağmen, bu tez çalışmasında d.a-hat kondansatörlerinin şarjı daha ekonomik olması sebebi ile IPM modüllerinin boşluk diyotları üzerinden dirençler yardımıyla gerçekleştirilmiştir. Bu yöntemde her bir d.a-hat kondansatörü şebeke faz-faz geriliminin tepe değerinin yarısına şarj olmaktadır. d.a-hat kondansatörleri şarj edildikten sonra, şarj dirençleri bir anahtar yardımıyla devre dışına çıkarılmıştır.

Dikkat edilmesi gereken ikinci sorun; a.a şebeke ile D-STATKOM'un senkronizasyonudur. Eğer bu sağlanmaz ise, şebeke gerilimi ile D-STATKOM'un gerilimi arasında faz farkı oluşacaktır. Bu durumda aralarında faz farkı olan iki kaynağın paralel bağlantısı gerçekleştirileceğinden geri fazda olan a.a kaynağa doğru çok yüksek akımlar akacak ve dolayısı ile akım yolundaki elemanlar zarar görecektir. Deney düzeneğinde senkronizasyonu sağlamak amacı ile, denetim için kullanılan dolaylı ve faz açısı denetim algoritmalarında yazılımsal PLL kullanılmıştır. PLL anlık frekans değişimlerine hızlı cevap vererek, evirici anahtarlarının şebeke ile senkron bir şekilde anahtarlanmasını sağlamaktadır.

d.a-hat kondansatörleri şarj edildikten ve PLL'in şebekenin frekansını doğru tespit ettiği kontrol edildikten sonra dikkat edilmesi gereken üçüncü sorun; dolaylı ve faz açısı denetim algoritmalarından elde edilen faz açısı bilgisidir. Eviriciye DGM işaretleri uygulanmadan önce her bir d.a-hat kondansatörü IPM'lerin boşluk diyotları üzerinden şebeke hat geriliminin tepe değerinin yarısına (244.95V) şarj olmaktadır. Ancak bekleme durumunda d.a geriliminin referans değeri; dolaylı akım denetim yöntemi için 340.8V ve faz açısı denetim için 305V olarak belirlenmiştir. d.a gerilim referans değerinin d.a-hat kondansatör gerilim değerinden büyük olması, DGM işaretleri uygulanana kadar (bu süre boyunca denetleyici işlem yaptığı için) denetleyici çıkışını doyuma çekmekte ve faz açısı $\pm 45^\circ$

olmaktadır. Bu durumda eviriciye DGM uygulandığında, d.a-hat kondansatörleri $t=0$ anında 244.95V'tan 340.8V'a veya 305V'a 45° lik bir açıyla dolmaya başlamaktadır. Bu sebepten dolayı, ilk anda şebekeden eviriciye doğru çok yüksek bir aktif akım akmakta ve bunun sonucunda olarakta d.a gerilimlerde ve alternatif akımlarda çok yüksek sıçramalar görülmektedir. Bu sorunu gidermek için, eviriciye DGM işaretleri uygulanmadan önce d.a gerilim referansı, kondansatörlerin diyotlar üzerinden şarj olduğu değer olan 244.95V'a eşit seçilerek hatanın sıfırda kalması sağlanmıştır. Böylece denetleyicilerin D-STATKOM devreye girmeden sıfır çıkış üretmeleri ve sonuçta D-STATKOM devreye alındığı anda (DGM işaretleri uygulandığı anda) faz açısının doyum değeri olan $\pm 45^\circ$ yerine sıfırdan başlaması sağlanmıştır. Bu sayede alternatif akım ve d.a gerilimlerde oluşan sıçramaların önüne geçilmiştir.

Yukarıda bahsedilen önlemlere ek olarak, oluşabilecek herhangi bir hata durumunda D-STATKOM deney düzeneğini korumak amacıyla aşağıdaki önlemlerde alınmıştır.

- Deney düzeneğinde meydana gelebilecek herhangi bir kısa devre durumunda üç fazlı üç seviyeli evirici devresini korumak için yarı iletken sigortalar kullanılmıştır.
- Kısa devre, aşırı akım, aşırı sıcaklık vb. durumlar sebebi ile IPM'lerde oluşabilecek hata durumlarına karşı evirici devresini korumak için, IPM'in hata çıkışları AND kapılarından geçirilerek IXDP630PI ölü zaman entegresinin 7 nolu girişine verilmiştir. Böylece herhangi bir hata durumunda tüm DGM işaretlerinin kesilmesi sağlanmıştır.
- Kullanıcı veya güç devresinden kaynaklanan bir hata durumunda koruma amaçlı olarak, D-STATKOM'un denetimi için kullanılan dolaylı akım ve faz açısı denetim algoritmalarında modülasyon indeksi ve referans reaktif akım bilgileri için sınırlamalar konulmuştur.

7. SONUÇLAR

Güç kalitesi standartları çerçevesinde birçok ülkede uygulanan reaktif enerji sınırlamaları; yaklaşık birim güç faktöründe çalışmayı ve bunu sağlayacak güç elektroniği tabanlı kompanzatörlerin kullanılmasını gerektirmektedir. Bu amaçla kullanılan SVC ve D-STATKOM geniş bir aralıkta problem çözme yeteneğine sahip, şönt bağlı Özel Güç kompanzatörleridir. Tristör tabanlı olan SVC, daha düşük maliyetli olması nedeni ile evirici tabanlı D-STATKOM'a göre daha çok tercih edilmektedir. Bununla birlikte, D-STATKOM'un yapısındaki evirici; şebeke frekansında hem endüktif hem de kapasitif reaktif güç üretebilmektedir. Bu durumda, 1QkVA'lık bir kurulu güce sahip eviricinin reaktif güç üretme kapasitesi 2QkVAr olmaktadır ve bu açıdan SVC sistemlerine göre üstünlük sağlamaktadır. D-STATKOM sisteminin SVC sistemine göre diğer bir üstünlüğü ise, bağlı bulunduğu noktanın gerilim değişimlerinden etkilenmeden, istenilen reaktif akımı hızlı bir şekilde sağlayabilmesidir. Bu açılardan D-STATKOM, dağıtım ve iletim sistemlerinin güç kalitesi problemlerinin çözümünde doğrudan kullanılacak geleceğin teknolojisi olarak gözükmektedir. D-STATKOM sistemlerinin temel dezavantajı, şu anda eşdeğer SVC sistemlerine göre daha pahalı olmalarıdır. Ancak yarı iletken güç anahtarları ve mikroişlemci teknolojisindeki hızlı gelişmeler birkaç yıl içerisinde bu sistemlerin eşdeğer SVC sistemleri ile aynı veya düşük maliyetle üretilebileceğini göstermektedir.

STATKOM/D-STATKOM uygulamaları için, çok seviyeli evirici yapıları arasında kaskat çok seviyeli evirici en umut verici alternatif olarak görünmektedir. Çünkü faz bacaklarındaki H-köprü evirici sayısı artırılarak, kaskat eviricinin bağlı olduğu güç sisteminin ihtiyaçlarına karşılık gelen çıkış güç/gerilim kapasitesi kolayca arttırabilir ve evirici bağlantı trafosu kullanılmadan orta gerilim dağıtım hattına doğrudan bağlanabilir. Kaskat eviricinin en önemli dezavantajı aktif güç uygulamaları için kullanılması durumunda her bir H-köprü için izoleli d.a kaynaklara gereksinim duymasındır. Ancak STATKOM/D-STATKOM uygulamalarında evirici sadece reaktif güç sağladığı için izoleli d.a kaynaklara ihtiyaç kalmaz. En düşük seviyeli kaskat evirici yapısı olan üç-seviyeli H-köprü evirici ise STATKOM/D-STATKOM uygulamalarında d.a-hat gerilim dengesizlik problemi yaşanmayan tek çok seviyeli evirici yapısıdır. Bu nedenle, bu tez çalışmasında gerçekleştirilen D-STATKOM deney düzeneği için üç-seviyeli H-köprü evirici yapısı tercih edilmiştir.

D-STATKOM'un dinamik kompanzasyon performansını etkileyen en önemli unsur; denetim yönteminde kullanılan anahtarlama tekniğidir. Genellikle D-STATKOM uygulamaları için, basit ve uygulamasının kolay olması nedeni ile SDGM anahtarlama tekniği kullanılmaktadır. Bununla birlikte, özellikle orta gerilim seviyelerinde kullanılan yedi ve daha büyük seviyeli uygulamalar için anahtarlama kayıplarını azaltmak amacı ile HEDGM tekniği kullanılır. UVDGM anahtarlama tekniği ise, geleneksel iki seviyeli evirici tabanlı D-STATKOM uygulamaları dışında kaskat çok seviyeli evirici tabanlı uygulamalar için kullanılmamıştır. Bu durumun iki önemli nedeni vardır. Birincisi; UVDGM tekniğinin kullanılmasının daha uygun olduğu üç ve beş seviyeli kaskat eviricilerin orta gerilim seviyesine doğrudan bağlanacak çıkış gerilim seviyesini üretememesi, ikincisi ise orta gerilim seviyesinde doğrudan bağlanabilen yedi ve daha büyük seviyeli kaskat eviriciler için UVDGM anahtarlama tekniğinin uygulamasının çok karmaşık olmasıdır. Ancak son birkaç yılda yarı iletken teknolojisindeki gelişmeler ile 6500V/300 IGBT anahtarların ticari olarak satılması, bağlantı trafosuna gerek kalmadan üç-seviyeli kaskat eviricilerin 6.3kV, beş seviyeli kaskat eviricilerin ise 10.5kV orta gerilim seviyesine bağlanabilmesini sağlamıştır. Dolayısı ile bu durum özellikle üç ve beş seviyeli kaskat eviriciler için daha elverişli olan UVDGM tekniğinin kullanılmasına imkân sağlamıştır.

Bu tez çalışmasında; dolaylı akım denetim yönteminde SDGM anahtarlama tekniği kullanılması durumunda D-STATKOM'dan elde edilen çıkış reaktif akım miktarı, aynı d.a-hat gerilimi ve aynı modülasyon indeksi için UVDGM anahtarlama tekniği kullanılarak daha büyük değerlere çıkarılmıştır. Böylece D-STATKOM'un güç devresinde bir değişiklik yapmadan sadece anahtarlama tekniği ile kompanzatörün reaktif akım verebilme yeteneği arttırılmıştır. Faz açısı yönteminde ise, SDGM anahtarlama tekniği kullanılması durumunda bekleme, endüktif ve kapasitif çalışma için d.a-hat gerilim değerleri, UVDGM anahtarlama tekniği kullanılarak aynı modülasyon indeksi ve aynı evirici çıkış gerilimi için daha küçük değerlere düşürülmüştür. Böylece d.a-hatta kullanılacak d.a kondansatörlerin hem fiyat hem de fiziksel boyutunun küçülmesi sağlanmıştır.

Her iki denetim yöntemi için elde edilen sonuçlardan, D-STATKOM'un istenilen kompanzasyon akımını sağlayabilme hızı ve kapasitesi bakımından oldukça iyi bir performansa sahip olduğu görülmüştür. Elde edilen sonuçlar, gerçekleştirilen D-STATKOM deney düzeneğinin dağıtım sistemlerinde yük kompanzasyonu, gerilim regülasyonu ve harmonik kompanzasyonu amaçları için kullanılabileceği göstermiştir.

KAYNAKLAR

- [1] **Bilgin, H. F.**, 2007. Design and Implementation of A Current Source Converter Based STATCOM For Reactive Power Compensation, *PhD Thesis*, The Graduate School of Natural and Applied Science of Middle East Technical University, Ankara.
- [2] **Ghosh, A. and Ledwich, G.**, 2002. Power Quality Enhancement Using Custom Power Devices, Kluwer Academic Publishers, USA.
- [3] **IEEE Std. 1159**, 1995. IEEE Recommended Practice for Monitoring Electric Power Quality, *IEEE Standards*, USA.
- [4] **Uyar, M.**, 2008. Güç Kalitesindeki Bozulma Türlerinin Akıllı Örüntü Tanıma Yaklaşımları İle Belirlenmesi, *Yüksek Lisans Tezi*, F.Ü. Elektrik-Elektronik Mühendisliği, Doktora Tezi, Sayfa:160, Elazığ 2008.
- [5] **Padiyar, K. R.**, 2007. FACTS Controllers in Power Transmission and Distribution, Department of Electrical Engineering Indian Institute of Science, New Age International (P) Ltd., New Delhi.
- [6] **Abdulahovic, T.**, 2006. Modelling and Comparison of Synchronous Condenser and SVC, *Master Thesis*, Chalmers University Department of Energy and Environment Electric Power Engineering, Sweden.
- [7] **Arifoğlu, U.**, 2002. Güç Sistemlerinin Bilgisayar Destekli Analizi, Alfa Basım yayım Dağıtım Ltd. Şti., İstanbul.
- [8] **Gyugyi, L.**, 1979. Reactive Power Generation and Control by Thyristor Circuits, *IEEE Transactions on Industry Applications*, **IA-15**, 521-532.
- [9] **Hingorani, N. G. and Gyugyi, L.**, 2000. Understanding FACTS: Concept and Technology of Flexible AC Transmission Systems, The Institute of Electrical and Electronics Engineers, New York.
- [10] **Hingorani, N.**, 1991. FACTS: Flexible ac transmission systems, *IEE 5th International Conference on AC and DC Power Transmission*, London, U.K., 17-20 September, 1-7.
- [11] **Hingorani, N. G.**, 1995. Introducing Custom Power, *IEEE Spectrum*, **32(1)**, 41–48.
- [12] **Sirisukprasert, S., Huang, A. Q., and Lai, J. S.**, 2003. Modelling, analysis and control of cascaded-multilevel converter-based STATCOM, *Power Engineering Society General Meeting*, Canada, 13-17 July, 2561-2568.

- [13] **Gyugyi, L., and Otto, R.A.**, 1976. Static Compensation for Voltage Flicker Reduction and Power Factor Correction, *Proceedings of the American Power Conference*, USA, 1272-1286.
- [14] **Sumi, Y., Harumoto, Y. , Hasegawa, T., Yano, M., Ikeda, K., Matsuura, T.**, 1981. New Static Var Control Using Force-Commutated Inverters, *Power Apparatus and Systems, IEEE Transactions on*, **9**, 4216-4224.
- [15] **Trainber, D.R., Tenakoon, S.B. and Morrison, R.E.**, 1994. Analysis of GTO Based Static Var Compensator, *IEEE proceedings-Electrical Power Application*, **141(6)**, 293-302.
- [16] **Tuncer, S., ve Tatar, Y.**, 2006. Çok Seviyeli Eviriciler İçin Sabit V/f Özellikli Bir UVDGM Algoritması”, *Gazi Üniversitesi Mühendislik Mimarlık Fakültesi Dergisi*, **21(3)**, 509-517.
- [17] **Ran, L., Holdsworth, L., Putrus, G.A.**, 2002. Dynamic Selective Harmonic Elimination of a Three-Level Inverter Used for Static Var Compensation, *IEE Proceedings, Generation, Transmission and Distribution*, **149(1)**, 83-89.
- [18] **Cetin, A., and Ermis, M.**, 2009. VSC-Based D-STATCOM with Selective Harmonic Elimination, *IEEE Transactions on Industry Applications*, **45(3)**, 1000-1015.
- [19] **Deniz, M., Gultekin, B., Gercek, C.O., Atalik, T., Cadirci, I., Ermis, M.**, 2007. A New DC Voltage Balancing Method for Cascaded Multilevel Inverter Based STATCOM, *ACEMP'07 International Aegean Conference on Electrical Machines and Power Electronics*, Bodrum, 10-12 September, 532-5352007.
- [20] **Moran, L.T., Ziogas, P.D., Joos, G.**, 1989. Analysis and Design of a Three-Phase Synchronous Solid-State VAR Compensator, *IEEE Transactions on Industry Applications*, **25(4)**, 598-608.
- [21] **Schauder, C., and Mehta, H.**, 1993. Vector Analysis and Control of Advanced Static VAR Compensators, *IEE Proceedings C-Generation, Transmission and Distribution*, **140(4)**, 299-306.
- [22] **Peng, F. Z., Lai, J.S., McKeever, J.W., and VanCoevering, J.A.**, 1995. Multilevel Voltage-Source Inverter with Separate DC Sources for Static Var Generation, *IAS '95 Thirtieth IAS Annual Meeting*, Orlando, 8-12 October, 2541-2548.
- [23] **Mwinyiwiwa, B., Wolanski, Z., Ooi, B.T.**, 1997. Current Equalization in SPWM FACTS Controllers at Lowest Switching Rates, *PESC '97 IEEE 28th Annual Power Electronics Specialists Conference*, St. Louis, 22-27 June, 325-330.

- [24] **Muni, B.P., Rao, S.E., Vithal, J.V.R., Saxena, S.N., Lakshminarayana, S., Das, R.L., Lal, G., Arunachalam, M.,** 2003. Development of ± 500 kVar D-STATCOM for Distribution Utility and Industrial Applications, *TENCON 2003 Conference on Converter Technologies for Asia-Pacific Region*, India, 15-17 October, 278-282.
- [25] **Marei, M.I., El-Saadany, E.F., Salama, M.M.A.,** 2004. A Novel Control Scheme for STATCOM Using Space Vector Modulation Based Hysteresis Current Controller, *11th International Conference on Harmonics and Quality of Power*, Canada, 12-15 September, 58-65.
- [26] **Voraphonpiput, N., and Chatratana, S.,** 2005. STATCOM Analysis and Controller Design for Power System Voltage Regulation, *Asia and Pacific 2005 IEEE/PES Transmission and Distribution Conference and Exhibition*, Dalian, 5-6 December, 1-6.
- [27] **Muni, B.P., Eswar, R.S., Vithal, J.V.R.,** 2006. SVPWM Switched D-STATCOM for Power Factor and Voltage Sag Compensation, *PEDES'06 International Conference on Power Electronics, Drives and Energy Systems*, New Delhi, 12-15 December, 1-6.
- [28] **Saeedifard, M., Nikkhajoei, H., Iravani, R.,** 2007. A Space Vector Modulated STATCOM Based on a Three-Level Neutral Point Clamped Converter, *IEEE Transactions on Power Delivery*, **22(2)**, 1029-1039.
- [29] **Schauder, C., Gernhardt, M., Stacey, E., Lemak, T., Gyugyi, L., Cease, W.T., Edris, A.,** 1995. Development of a ± 100 MVar Static Condenser for Voltage Control of Transmission Systems, *IEEE Transactions on Power Delivery*, **10 (3)**, 1486-1496.
- [30] **Schauder, C., Gernhardt, M., Stacey, E., Lemak, T., Gyugyi, L., Cease, W.T. and Edris, A.,** 1997. Operation of ± 100 MVar TVA STATCON, *IEEE Transaction on Power Delivery*, **12(4)**, 1805-1811.
- [31] **EPRI,** D-STATCOM Waves Away Pollution for Flicker Free Power on BC Hydro Lines, 1998.
- [32] **Bilgin, H.F., and et. al.,** 2007. Reactive Power Compensation of Coal Mining Excavators By Using A New Generation STATCOM, *IEEE Transaction on Industrial Applications*, **43(1)**, 97-110.
- [33] **Wang, J.,** 2005. Multilevel Inverters and Their Applications in Power Systems, *PhD Thesis*, Michigan State University, Department of Electrical and Computer Engineering, USA.
- [34] **IEEE P1409,** 2002. Distribution Custom Power Task Force, IEEE/PES 2002 Summer Meeting, Chicago, 23-24 July, 1-6.

- [35] **Zhang, X.P., Rehtanz, C., Pal, B.,** 2006. Flexible AC Transmission Systems: Modelling and Control, Springer-Verlag Berlin Heidelberg, Germany.
- [36] **Çetin, A.,** 2007. Design and Implementation of A Voltage Source Converter Based STATCOM for Reactive Power Compensation and Harmonic Filtering, *PhD Thesis*, METU Electrical and Electronic Engineering Department, Ankara.
- [37] **Sirisukprasert, S.,** 2004. The Modeling and Control of a Cascaded-Multilevel Converter-Based STATKOM, *PhD Thesis*, Virginia The United State of America, Blacksburg.
- [38] **Kumar, S.,** 2003. Static Synchronous Compensators, *Lecture Note*.
- [39] **Uzunovic, E.,** 2001. EMTP, Transient Stability and Power Flow Models and Controls of VSC Based FACTS Controllers, *PhD Thesis*, University of Waterloo, Electrical and Computer Engineering, Canada.
- [40] **Deniz, M.,** 2009. Investigation Of Multilevel Inverters For D-STATKOM Applications, *Master Thesis*, The Graduate School of Natural and Applied Science of Middle East Technical University, Ankara.
- [41] **Mori, S., Katsuhiko, M., Hasegawa, T., et.al.,** 1993. Development of a Large Static Var Generator Using Self-Commutated Inverters for Improving Power System Stability, *IEEE Transactions on Power Systems*, **8(1)**, 371-377.
- [42] **Choi, N. S., Cho, J.G. and Cho, G.H.,** 1991. A General Circuit Topology of Multilevel Inverter, *PESC'91 22nd Annual IEEE Power Electronics Specialists Conference*, Cambridge, MA, 24-27 June, 96-103.
- [43] **Sirisukprasert, S.,** 1999. Optimized Harmonic Stepped Waveform for Multilevel Inverter, *Master Thesis*, Blacksburg Virginia, USA.
- [44] **Nabae, A., Takahashi, I., Agaki, H.,** 1981. A New Neutral-Point-Clamped PWM Inverter, *IEEE Transactions on Industry Applications*, **IA-17(5)**, 518-523.
- [45] **Peng, F.Z.,** 2000. A Generalized Multilevel Inverter Topology with Self Voltage Balancing, *IEEE Industry Applications Conference*, Rome, 8-12 October, 2024-2031.
- [46] **Lai, J.S., Peng, F.Z.,** 1996. Multilevel Converters A New Breed of Power Converters," *IEEE Transactions on Industry Applications*, **32(3)**, 509-517.
- [47] **Rodriguez, J., Lai, J.S., and Peng, F.Z.,** 2002. Multilevel Inverter: A Survey of Topologies, Controls and Applications, *IEEE Transactions on Industrial Electronics*, **49(4)** , 724-738.

- [48] **Tuncer, S.**, 2004. Uzay Vektör Darbe Genişlik Modülasyonu Kullanan Beş Seviyeli İnverter Tasarımı ve Uygulaması, *Doktora Tezi*, Fırat Üniversitesi Elektrik Elektronik Mühendisliği, Elazığ.
- [49] **Deniz, E.**, 2005. Beş Seviyeli İnverterlerin SDGM İle Kontrolü, *Yüksek Lisans Tezi*, Fırat Üniversitesi Elektrik Elektronik Mühendisliği, Elazığ.
- [50] **Tuncer, S., Tatar, Y.**, 2003. Çok Seviyeli Kaskat İnverterlerde SPWM Tekniğinin Kullanımı, *SAU Fen Bilimleri Enstitüsü Dergisi*, **2(3)**, 56-61.
- [51] **Carrara, G., Gardella, S., Marchesoni, M.**, 1992. A New Multilevel PWM Method: A Theoretical Analysis, *IEEE Transactions on Power Electronics*, **7(3)**, 497-505.
- [52] **Tolbert, L.M., Habetler, T.G.**, 1999. Novel Multilevel Inverter Carrier-Based PWM Method, *IEEE Transactions on Industry Applications*, **35(5)**, 1098-1107.
- [53] **Tolbert, L.M., Peng, F.Z., Habetler, T.G.**, 2000. Multilevel PWM Methods at Low Modulation Indices, *IEEE Transactions on Power Electronics*, **15(4)**, 719-725.
- [54] **Deniz, E., Altun, H.**, 2007. Beş Seviyeli İzole DC Kaynaklı Kaskat İnverterin SPWM Tekniği İle Kontrolü, *SAU Fen Bilimleri Enstitüsü Dergisi*, **11(1)**, 1-9.
- [55] **Mohan, N., Undeland M., and Robbins, W.**, 1995. Power Electronic: Converters Applications and Design, 2nd Edition, John Wiley & Sons Inc., USA.
- [56] **Broeck, H.W., Skudenly, H. C., Stanke, G.**, 1988. Analysis and Realization of a Pulse Width Modulator Based on The Voltage Space Vectors, *IEEE Transactions on Industry Applications*, **24(1)**, 142-150.
- [57] **Rathnakumar, D., Perumal, J.L., Srinivasan, T.**, 2005. A New Software Implementation of Space Vector PWM, *IEEE Southeast Conference*, India, 8-10 April, 131-136.
- [58] **Kocalmış, A.**, 2005. Uzay Vektör PWM Kontrollü Çok Seviyeli İnverterin Modellenmesi ve Benzetimi, *Yüksek Lisans Tezi*, Fırat Üniversitesi Elektrik Elektronik Mühendisliği, Elazığ.
- [59] **Wu, B.**, 2006. High-Power Converters and AC Drives, IEEE Press, Hoboken, New Jersey.
- [60] **Kocalmış, A., Sunter, S.**, 2006. Simulation of a Space Vector PWM Controller For a Three-Level Voltage-Fed Inverter Motor Drive, *IECON2006 32nd Annual Conference on IEEE Industrial Electronics*, Paris, France, 7-10 November, 1915-1920.

- [61] **Hu, H., Yao, W., and Lu, Z.,** 2007. Design and Implementation of Three-Level Space Vector PWM IP Core for FPGAs, *IEEE Transactions on Power Electronics*, **22(6)**, 2234-2244.
- [62] **Michael, P.A., Devarajan, N.,** 2009. FPGA Implementation of Multilevel space Vector PWM Algorithms, *International Journal of Engineering and Technology*, **1(3)**, 208-212.
- [63] **Mathworks Inc.,** MATLAB 2009a, Licence ID: 585775.
- [64] **Deniz, E., Tuncer, S., and Gencoglu, M.T.,** 2009. Voltage Regulation in A Distribution System By Using STATCOM with Three Level Diode Clamped Inverter, *IATS'09 5th-International Advanced Technologies Symposium*, Karabuk/Turkey, 13-15 May, 1-7.
- [65] **Masand, D., Jin, S., Agnihotri, G.,** 2006. Control Algorithms for Distribution Static Compensator, *Internal Symposium on Industrial Electronics*, Montreal, Que, 9-13 July, 1830-1834.
- [66] **Kazmierkowski, M.P., and Malesani, L.,** 1998. Current Control Techniques for Three-Phase Voltage-Source PWM Converters: A Survey, *IEEE Transactions on Industrial Electronics*, **45(5)**, 691-703.
- [67] **Akagi, H., Kanazawa, Y., Nabae, A.,** 1984. Instantaneous Reactive Power Compensators Comprising Switching Devices without Energy Storage Components, *IEEE Transactions on Industrial Applications*, **IA-20(3)**, 625-630.
- [68] **Deniz, E., Coteli, R., Dandil, B., Tuncer, S., Ata, F., and Gencoglu, M.T.,** 2010. Neuro-Fuzzy Current Controller for Three-Level Cascade Inverter Based D-STATCOM, *UPEC2010 45thInternational Universities' Power Engineering Conference*, Cardiff, Wales, UK, 31st-August-3rd September, 1-5.
- [69] **Giroux, P., Sybille, G., Le-Huy, H.,** 2001. Modeling and Simulation of a Distribution STATCOM Using Simulink's Power System Blockset, *IECON'01 The 27th Annual Conference of the IEEE Industrial Electronics Society*, Denver, CO, 29 November-02 December, 990-994.
- [70] **Chong, H.,** 2006. Power System Dynamic Voltage Management with Advanced STATCOM and Energy Storage System, *PhD Thesis*, Graduate Faculty of North Carolina State University, Raleigh, North Carolina.
- [71] **Akagi, H., Inoue, S., and Yoshii, T.,** 2007. Control and Performance of a Transformerless Cascade PWM STATCOM with Star Configuration, *IEEE Transactions on Industrial Applications*, **45(4)**, 1041-1049.

- [72] **Erdem, E., Tatar, Y.**, 2007. Matris Çeviriciden Beslenen Bir Asenkron Motor Sürücüsünün Tasarımı ve Kontrol Algoritmalarının Uygulamasında Yeni Bir Yaklaşım, *Doktora Tezi*, Fırat Üniversitesi Elektrik Elektronik Mühendisliği, Elazığ.
- [73] **Tuncer, S., Tatar, Y.**, 2004. Üç-fazlı 5-seviyeli Kaskad İnverter Tasarımı ve Gerçekleştirilmesi, *Fırat Üniversitesi Fen Bilimleri Enstitüsü Dergisi*, **16(4)**, 702-717.
- [74] **Gerçek, C.Ö., Gültekin, B., Deniz, M., ve Atalık, T.**, 2007. 7-seviyeli STATKOM Prototipi için Yapılan Tasarım ve Modelleme Çalışmaları, *EMO 2. Enerji Verimliliği Sempozyumu*, Kocaeli, 17-18 Mayıs., 230-234.
- [75] **Akagi, H., Fujita, H., Yonetani, S.**, Kondo, Y., 2008. A 6.6-kV Transformerless STATCOM Based on a Five-Level Diode-Clamped PWM Converter: System Design and Experimentation of a 200-V 10-kVA Laboratory Model, *IEEE Transactions on Industrial Applications*, **44(2)**, 672.
- [76] **Y, Zhaoning.**, 2006. Digital Controller Design for Cascaded-Multilevel Converter Based STATCOM, Master *Thesis*, Graduate Faculty of North Carolina State University, Raleigh, North Carolina.

ÖZGEÇMİŞ

Erkan DENİZ

edeniz@firat.edu.tr

Tlf: 424 2370000 / 4351

Fırat Üniversitesi Teknik Eğitim Fakültesi

Elektrik Eğitimi Bölümü

ELAZIĞ

- 1977** : Elazığ’ın Keban ilçesinde doğdu.
- 1991-1994** : Keban Lisesini tamamladı.
- 1997-2001** : Fırat Üniversitesi Teknik Eğitim Fakültesi Elektrik Eğitimi Bölümünden mezun oldu.
- 2001** : Fırat Üniversitesi Teknik Eğitim Fakültesi Elektrik Eğitimi Bölümünde Araştırma Görevlisi olarak çalışmaya başladı.
- 2002-2005** : Fırat Üniversitesi, Fen Bilimleri Enstitüsü, Elektrik Eğitimi Anabilim Dalında “*Beş Seviyeli Eviricilerin SDGM ile Kontrolü*” isimli yüksek lisans tez çalışmasını tamamladı.
- 2005** : Fırat Üniversitesi, Fen Bilimleri Enstitüsü, Elektrik-Elektronik Mühendisliği Anabilim Dalında doktora eğitimine başladı.
- 2010** : Halen Fırat Üniversitesi, Teknik Eğitim Fakültesi, Elektrik Eğitimi Bölümünde Araştırma Görevlisi olarak görev yapmaktadır.